

EP2AGX FPGA를 이용한 광대역 고주파신호의 주파수 측정장치 설계

임중수
백석대학교 정보통신학부

Design of Wideband RF Frequency Measurement System with EP2AGX FPGA

Joong-Soo Lim
Division of Information Communication, Baekseok University

요약 본 논문은 광대역 고주파신호의 주파수를 정확하게 측정하기 위해서 아날로그 디지털변환기(ADC), EP2AGX FPGA와 STM32 프로세서를 이용한 주파수 측정 장치 설계에 대해서 기술하였다. 본 논문에서 사용한 ADC 소자는 샘플링 주파수가 250 MSPS이고 처리주파수 대역폭은 100 MHz 수준으로서 샘플링 주파수가 높아서 일반 컴퓨터나 프로세서에서 직접처리가 힘들어 Altra EP2AGX65 FPGA를 사용하여 주파수 측정 알고리즘을 구현하였다. 측정된 주파수는 실시간으로 방향 탐지 제어기로 보내지며 위상신호와 융합하여 고주파 신호의 입사방위각을 계산한다. 설계한 주파수 측정 장치는 주파수 측정 오차가 0.2 Mhz 수준으로 Anaren DFD-x 보다 오차가 30% 이상 감소하여 전파감시 및 방향 탐지 장치 설계에 크게 기여하리라 판단된다.

• 주제어 : 고주파신호, 융합, 센서, 방향 탐지, 주파수

Abstract This paper presents the design of a frequency measurement device using ADC, EP2AGX FPGA and STM32 processor to accurately measure the frequency of a broadband high frequency signal. The ADC device used in this paper has a sampling frequency of 250 MSPS and a processing frequency bandwidth of 100 MHz. Due to its high sampling frequency, it is difficult to process in ordinary computers or processors, so we implemented the frequency measurement algorithm using the Altra EP2AGX FPGA. The measured frequency is sent to the direction detection controller in real time and fused with the phase signal to calculate the incident azimuth angle of the high frequency signal. The designed frequency measurement device is about 0.2 Mhz in frequency measurement error and 30% less than Anaren DFD-x, which is considered to contribute greatly to the design of radio monitoring and direction detection device.

• Key Words : Radio frequency, Convergence, Sensor, Direction finding, Frequency

1. 서론

전파감시나 군사용으로 많이 사용되는 광대역 주파수

방향 탐지 장비는 광대역 주파수 신호를 수신하여 신호의 주파수와 신호원의 방향과 위치를 찾아야 한다. 이처럼 전파를 자체적으로 송신하지 않고 상대방에서 송신한

*Corresponding Author : 임중수 (jslim@bu.ac.kr)

Received April 28, 2017
Accepted July 20, 2017

Revised June 7, 2017
Published July 28, 2017

신호를 수신하여 상대방의 전파를 탐지하는 방법을 수동형(passive) 신호탐지라 부르며 불법전파 사용감시, 조난 신호 탐지, 군사용 감시 장비로 사용된다.

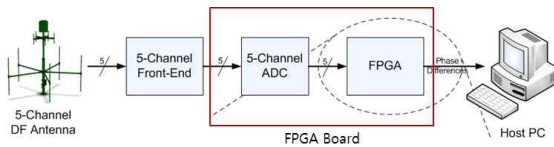
수동형 방향 탐지 방법에는 진폭비교 방향 탐지 방법이 가장 간단하며, 이 외에도 위상비교 방향 탐지, 시간차 비교 방향 탐지, 주파수편이 방향 탐지, 복합방식 방향 탐지 등이 있다[1,2,3].

본 논문에서는 전파감시 및 수동형 방향 탐지 장치에서 필요한 고주파신호의 주파수를 복잡한 하드웨어로 구성된 주파수 변별기 방식이 아닌 디지털 방식으로 측정하기 위해서 개발된 FPGA(field programmable gate array) 설계에 대해서 기술한다.

본 논문은 2장에서는 위상비교 방향 탐지 장치에 대해서 기술하고, 3장에서는 FPGA 보드 설계와 제작, 4장에서는 방탐장치 GUI(graphic user interface) 구성, 5장에서는 시스템 분석 및 평가에 대해서 기술하였다.

2. 위상비교 방향 탐지 장치

선형 위상비교 방향 탐지 장치는 [Fig. 1]과 같이 다수개로 구성된 안테나(본 논문에서는 5개 안테나 사용)와 수신 고주파 신호를 중간주파대역(IF: intermediate frequency)로 바꾸는 RF Front-End, 아날로그 신호를 디지털로 변환하는 ADC(analog to digital converter), 디지털 신호를 이용해서 IF 신호의 주파수를 측정하는 FPGA, 표시 및 제어가능을 하는 Host PC 등으로 구성되어 있다.



[Fig. 1] Linear interferometer direction finding system

2.1 방향 탐지 안테나 구성

위상비교 방향 탐지 장치 안테나는 [Fig. 1]과 같이 여러 개의 안테나가 360도에서 들어오는 신호를 탐지하지만, 신호의 방향을 측정하기 위해서는 [Fig. 2]와 같이 두 개의 안테나에 들어오는 신호의 주파수와 위상을 측정하여야 한다. 두 개의 안테나로 수신된 전파는 위상 비교기

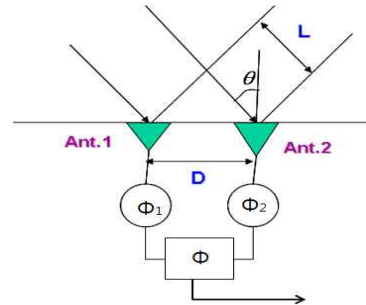
로 전달되어서 전파의 입사 방향에 따른 두 안테나에 도달한 신호의 주파수와 상대적인 위상을 측정한다. 두 안테나의 전기적 중심을 연결하는 선을 안테나기준선(antenna baseline)이라 부르며, 기준선의 길이가 D , 입사 고주파신호의 파장이 λ 일 때, 전파가 입사하는 방위각이 θ 이면 두 안테나에서 측정되는 신호의 위상차 ϕ 는 식 (1)과 같이 유도된다[4,5].

$$\phi = \frac{2\pi}{\lambda} D \cdot \sin\theta \quad (1)$$

전파의 입사 방위각 θ 는 식(1)을 사용하여 식 (2)와 같이 유도할 수 있으며 입사 방위각 오차, 즉 방향탐지 정확도 θ_e 는 식 (2)를 방위각 θ 에 대해서 미분해서 구해보면 식 (3)과 같다. 여기서 ϕ_e 는 위상오차이다.

$$\sin\theta = \frac{\phi\lambda}{2\pi D} \quad (2)$$

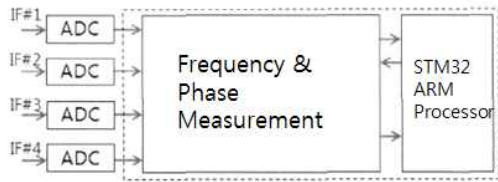
$$\theta_e = \phi_e \left(\frac{\lambda}{2\pi D \cos\theta} \right) \quad (3)$$



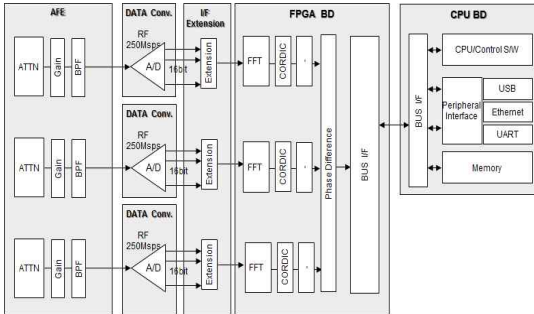
[Fig. 2] Antenna Array of interferometer direction finding system

3. FPGA 보드 설계와 제작

설계한 FPGA 보드는 [Fig. 3]과 같이 다수의 ADC 채널, 주파수 및 위상 측정부, STM32 프로세서부 등으로 구성으로 되어 있으며, 주파수 측정과 위상측정을 주로 하고 있다. ADC 소자는 샘플링 주파수가 250 MSPS이고 처리주파수 대역폭은 100 MHz 수준이며, FPGA 칩에서는 FFT를 사용하여 주파수를 측정하고, 힐버트 알고리즘을 이용하여 위상을 측정한다. 측정된 주파수와 위상은 STM32 프로세서를 이용한 데이터 전송장치를 통해 방향 탐지 제어기인 Host PC로 보내진다[6].



[Fig. 3] Functional diagram of FPGA board



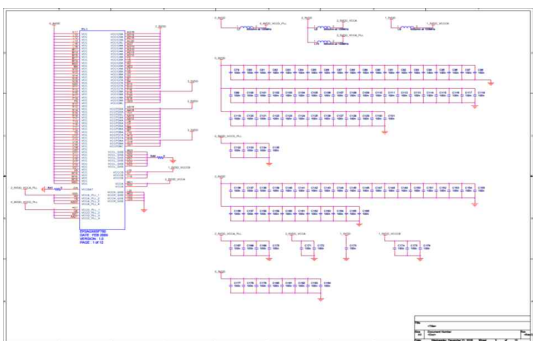
[Fig. 4] Block diagram of FPGA board

3.1 EP2AGX FPGA 보드

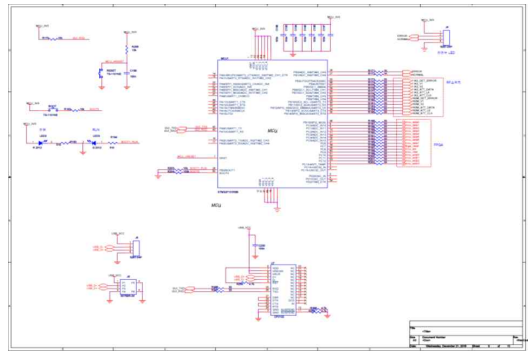
FPGA 보드 제작에 사용된 주요 부품은 STM32F407 Processor, Arria EP2AGX, CP2102 Regulator, ADS42LB69 ADC 등이며, [Table 1]에 자세하게 기록되어 있다. 또한 [Fig. 5]는 EP2AGX65 FPGA의 주변회로 연결도이고, [Fig. 6]은 STM32 MCU 주변회로 연결도로서 데이터 전송 포트와 연결되어 있으며, [Fig. 7]은 ADS42LB69 ADC의 연결도이다.

<Table 1> Main Components of Designed FPGA Board

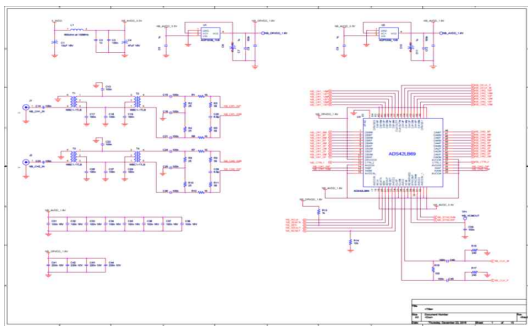
Function	Model	MFR
FPGA	Arria EP2AGX65	altera
Configuration ROM	EPCS64	altera
Regulator(power)	CP2102	Enpirion
MCU	STM32	ST-micro



[Fig. 5] Connection of EP2AGX65 FPGA



[Fig. 6] Connection of STM32 MCU



[Fig. 7] Connection of ADS42LB69 ADC

3.2 STM32 프로세서부

프로세서부에 사용한 MCU는 [Fig. 8]에 보이는 Cortex-M4 기반의 168MHz 동작 주파수를 가지는 STM32F407이며 세부 기능 및 규격은 [Table 2]와 같다[7,8].

또한 프로세서부에서는 FPGA 칩에서 계산한 주파수와 위상을 실시간으로 방향 탐지 표시 및 제어조종장치로 데이터를 전송한다. 이때 전송되는 데이터의 양은 많지 않아서 별도의 고속 데이터 전송 칩은 사용하지 않는다[9].



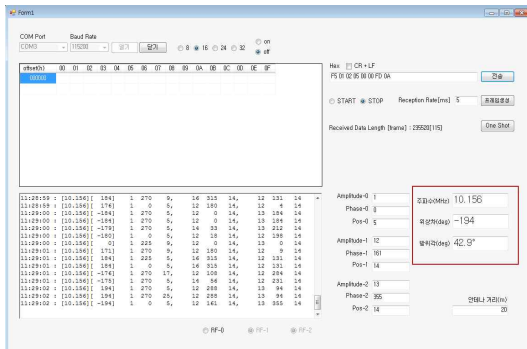
[Fig. 8] STM32F407 Processor

<Table 2> Features of STM32F407 Processor

	Feature
Processor	Stitra AM3358BZCZ100 1GHz, 2000 MIPS
Graphics Engine	SGX530 3D, 20M Polygons/S
SDRAM Memory	512MB DDR3L 800MHz
Onboard Flash	4GB, 8bit Embedded MMC
PMIC	TPS65217C PMIC regulator and one additional LDO.
Debug Support	Optional Onboard 20-pin CTI/JTAG, Serial Header
Power Source	miniUSB USB or DC Jack 5VDC External Via Expansion Header
PCB	3.4" x 2.1" 6 layers
Indicators	1-Power, 2-Ethernet, 4-User Controllable LEDs
HS USB 2.0 Client Port	Access to USB0, Client mode via miniUSB
HS USB 2.0 Host Port	Access to USB1, Type A Socket, 500mA LS/FS/HS
Serial Port	UART0 access via 6 pin 3.3V TTL Header. Header is populated
Ethernet	10/100, RJ45
SD/MMC Connector	microSD, 3.3V
User Input	Reset Button Boot Button Power Button
Video Out	16b HDMI, 1280x1024 (MAX) 1024x768, 1280x720, 1440x900, 1920x1080@24Hz w/EDID Support
Audio	Via HDMI Interface, Stereo Power 5V, 3.3V, VDD_ADC(1.8V) 3.3V IO on all signals
Expansion Connectors	McASP0, SPI1, I2C, GPIO(69 max), LCD, GPMC, MMC1, MMC2, 7 AD(1.8V MAX), 4 Timers, 4 Serial Ports, CAN0, EHRPWM(0.2), XDMA Interrupt, Power button, Expansion Board ID (Up to 4 can be stacked)
Weight	1.4 oz (39.68 grams)
Power	Refer to Section 6.1.7

4. GUI 구성

방향 탐지 장치 제어 및 표시장치는 FPGA 보드로부터 ADC 채널별로 측정된 주파수와 위상값을 받아서 표시하고, 식 (2)를 사용하여 계산한 고주파 신호 입사 방향 각을 계산하여 표시해준다. 또한 FPGA로부터 데이터를 연속 모드 또는 일회 모드로 선택하여 받을 수 있도록 설계되어 있다. 또한 입력단에 영상신호나 모터의 회전 신호 등을 입력할 경우에도 유사한 GUI 로서 측정신호를 처리할 수 있다[10,11].



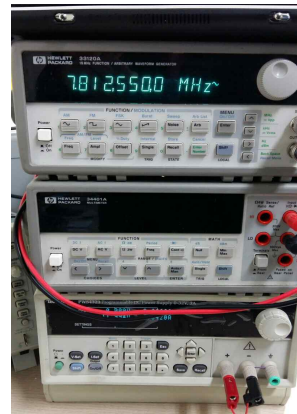
[Fig. 9] GUI of Digital DF System

5. 시스템 분석 및 평가

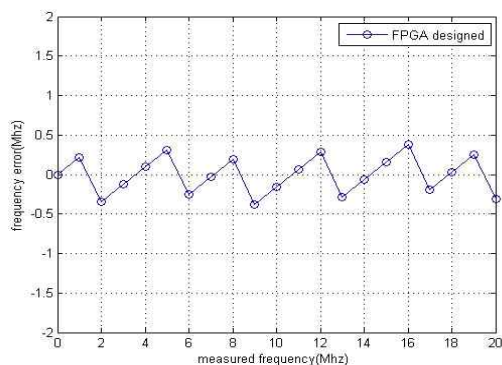
3장에서 설계한 FPGA 보드는 [Fig. 10]에서 보는 바와 같이 3개의 ADC 채널과 STM32 F407 Processor, Arria EP2AGX65, CP2102 regulator 등으로 제작되었다 [12,13]. 제작된 보드의 2개의 ADC 채널에 0.5-20 Mhz 고주파 신호를 입력한 후에 FPGA에서 측정된 주파수를 읽어서 입력한 주파수와 비교한 결과 측정치가 매우 정확하며 전 주파수 영역에서 측정정확도는 0.2 MHz(RMS) 이하이다. 주파수 측정정확도는 FPGA에서 처리할 수 있는 소자 수와 입출력 성능을 확장하면 주파수 측정 정확도를 높일 수 있다. [Fig. 11]은 시험한 신호발생기이며 [Fig. 12]는 0-20 Mhz 주파수 대역에서 측정한 주파수 오차이다[14,15].



[Fig. 10] FPGA Board for frequency measurement



[Fig. 11] Signal Generator for FPGA Board test



[Fig. 12] Frequency Error of FPGA Frequency Measurement Board

6. 결론

본 논문에서 설계한 주파수 측정용 FPGA 보드는 TI사의 ADS42LB69 ADC, EP2AGX65DF29 FPGA와 STM32 프로세서를 사용하여 제작하였다. 제작된 보드는 0-20MHz의 광대역 주파수에서 주파수 측정오차가 0.2 Mhz 수준이므로 Anaren의 DFD-x 모델의 주파수 측정오차 0.3 Mhz 보다 30% 이상 감소하였으며, 실시간으로 데이터 전송을 안정되게 수행하고 있어서 진파감시 및 방향 탐지 장치 설계에 크게 기여하리라 판단되나 주파수 측정정확도를 향상시키기 위해서 ADC 회로 개선 등에 대한 지속적인 연구가 필요할 것으로 판단된다.

ACKNOWLEDGMENTS

본 논문은 2017년도 백석대학교 학술연구공모과제의 지원을 받아 수행된 것임

REFERENCES

- [1] Filippo Neri, Introduction to electronic Defense Systems, 2nd ed., Artech House, Boston, 2001, pp. 324-330.
- [2] G. D. Curtis Schleher, A Electronic Warfare in the Information Age, Artech House, Boston, 1999, pp. 310-320.
- [3] Andrea De Martino, Introduction to Modern EW Systems, Artech House, Boston, 2012, pp. 221-244.
- [4] J. S. Lim, "Analysis of Direction Finding Accuracy for amplitude-Phase Comparison and Correlative Interferometer Method," Journal of digital Convergence, Vol. 14, No. 1, pp. 195-201, 2016.
- [5] Y. H Kim, J. S. Lim, G. S. Chae, K. C. Kim, "An investigation of the Azimuth Error for Correlative Interferometer Direction Finding", Journal of the Korea Convergence Society, Vol. 6, No. 5, pp. 249-255, 2015.
- [6] Chuiliu Zhou, Binhao Ye, Zili Cao, Bixin Zeng, "Development of a multi-parameter spirometer based on STM32", International Journal of Engineering Trand and Technology, Vol. 17, No. 8, pp. 353-356, 2014.
- [7] <http://www.stm32circle.com/projects/project.php?id=258>
- [8] Joseph Yiu, The Definitive Guide to Arm(r) Cortex(r) -M3 and Cortex(r)-M4 Processors(third edition), Newwnes, 2013.
- [9] www.ftdichip.com/Products/ICs/FT232R.htm
- [10] Wei He, Tian Yu, Yujia Zhai, "PID auto-tuning controller design via fussy logic", Journal of the Korea Convergence Society, Vol. 4, No. 4, pp. 31-40, 2013.
- [11] Yong-Tae Kim, Yoon-Su Jeong, "Optimization Routing Protocol based on the Location, and Distance information of Sensor Nodes ", Journal of digital Convergence, Vol. 13, No. 2, pp. 127-133, 2015.
- [12] J. S. Lim, "Design of High Speed Data Acquisition and Fusion System with STM-32 Processor", Journal of the Korea Convergence Society, Vol. 7, No. 1, pp. 9-15, 2016.
- [13] J. S. Lim, "Design of Fusion Multilabeling System Controlled by Wi-Fi Signals", Journal of the Korea Convergence Society, Vol. 6, No. 1, pp. 1-5, 2015.
- [14] Yang-Jae Park, "Remote Temperature Control System using a Zigbee Communication", Journal of digital Convergence, Vol. 14, No. 4, pp. 259-265, 2016.

- [15] Joong-Soo Lim, Young-Ho Kim, Kichul Kim, "A Simulator for Analyzing the Accuracy of Correlative Interferometer Direction Finder," Journal of Convergence for Information Technology, Vol. 7, No. 2, pp. 53-58, 2017.

저자소개

임 중 수(Joong-Soo Lim)

[중신회원]



- 1978년 2월 : 경북대학교 공과대학 전자공학과
- 1994년 3월 : Auburn대학교 공과대학 전자공학과 (공학박사)
- 1994년 3월 ~ 2003년 2월 : 국방과학연구소 책임연구원, 전자전연구실장
- 2003년 3월 ~ 현재 : 백석대학교 정보통신학부 교수

<관심분야>

IT융합, 전자기기, 전자전 시스템, 레이더