

Z-소스 인버터의 최대승압 불연속 PWM 방법

Maximum Boost Discrete PWM method of Z-Source Inverters

김성환*, 박장현*, 박태식*

Seonghwan Kim*, Janghyun Park*, Taesik park*

Abstract

In this paper, maximum boost discrete PWM(DPWM) method of Z-Source Inverter(ZSI) is proposed. In general, a DPWM method is used to reduce the switching losses of the inverters and increase the efficiencies. The maximum boost PWM method of Z-Source Inverters is combined with the DPWM method. The proposed Maximum boost DPWM of ZSI is analyzed and it shows how to reduce the switching losses of ZSI. An experimental system has been built and tested to verify the effectiveness of the proposed method.

요약

본 논문에서는 Z-소스 인버터의 최대승압 불연속 PWM 방법을 설계하였다. 일반적으로 불연속 PWM 방법은 스위칭 손실을 줄이고, 효율을 향상시키기 위하여 사용되어 왔으며 본 논문에서는 기존에 연구되었던 Z-소스 인버터의 최대승압 PWM 방법과 함께 불연속 PWM 기법을 결합하여 적용함으로써 전체 효율을 향상시킬 수 있었다. 제안된 방법은 실험을 통하여, 기존의 PWM 방법들과의 효율을 비교함으로써 효율성을 입증하였다.

Key words : Z-Source Inverter, Discrete PWM, Maximum boost PWM, Switching Loss, Efficiency Improvement

1. 서론

* Dept. of Electrical and Control Engineering, Mokpo National University

★ Corresponding author

e-mail: tspark@mokpo.ac.kr tel: 061-450-2465

※ Acknowledgment

This paper was supported by Research Funds of Mokpo National University in 2015

Manuscript received Apr.5, 2017; revised May 7, 2017; accepted Jun 12, 2017

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

Z-소스 인버터는 단일 단의 구조를 가지면서 승압-강압이 가능한 장점과, 인버터의 단락에 대한 우려가 없고 향상된 EMI 특성과 신뢰성을 갖는다. 그림 1은 Z-소스 인버터의 기본적인 구조를 보여주고 있으며 인버터의 레그를 단락시키는 시비율(Duty-ratio)에 따라 출력 전압의 크기가 결정된다.[1][2]

$$\hat{V}_{inv} = 2V_c - V_{dc} = \frac{1}{1-2D_{sh}} V_{dc} = BV_{dc} \quad (1)$$

$$\hat{v}_{ac} = M \frac{\hat{V}_{inv}}{2} = BM \frac{V_{dc}}{2} = \frac{1-D_{sh}}{1-2D_{sh}} \frac{V_{dc}}{2} = G \frac{V_{dc}}{2} \quad (2)$$

여기서 \hat{V}_{inv} , \hat{v}_{ac} 는 인버터의 최대 입력 직류전압과 인버터 출력 교류전압의 최대값을 나타내며, 단락 시비율 $D_{sh} = T_{sh}/T_s$ 이고 T_s , T_{sh} 는 스위칭 주기와 단락 시간이다.

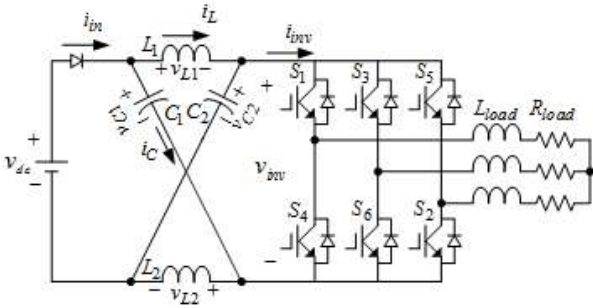


Fig.1 Basic structure of a ZSI.
그림 1. Z-소스 인버터의 기본 구조

ZSI의 단락상태는 기존의 전압원 인버터(VSI)의 PWM 패턴 중 영상태 벡터 구간에 삽입되어 출력전압의 파형 왜곡이 발생하지 않는다. 기존의 여러 가지 PWM 방법들을 수정하여 ZSI에 적용하기 위한 연구가 이루어져 왔다. 특히, 이 중에서도 기존의 SPWM과 같이 삼각파와 정현파기준전압을 비교하는 단순한 과정을 통해 공간벡터변조 방식과 동일한 효과를 얻을 수 있는 디지털스칼라 PWM(DSPWM) 또는 하이브리드PWM 방식을 사용한 연구가 많이 이루어졌다.[3]

ZSI에 어떠한 PWM 방법을 적용하던 간에 기존의 영상태 벡터 구간 동안 최소한 1쌍 이상의 인버터 레그에 단락상태가 삽입되어야 하고, 단락된 인버터 스위치에는 인버터의 상전류와 함께 Z-네트워드의 인덕터 전류가 흐르게 된다. 따라서 단락 상태 시에 인버터 스위치에 흐르는 전류가 일반 스위칭보다 크기 때문에 스위칭 손실이 많이 발생하게 된다. 따라서 ZSI의 PWM 방법에 따른 스위칭 손실 분석과 함께, ZSI의 스위칭 손실을 줄이기 위하여 ZSI의 PWM 패턴에 단락상태를 삽입하는 여러 가지 방법에 대한 연구가 이루어졌다.[4][5] 본 논문에서는 ZSI의 스위칭 손실을 최소화하기 위하여 최대승압 불연속 PWM 방법을 제안하여 적용하고, 기존의 방법과 그 효율을 비교 분석하였다.

II. ZSI의 최대승압 불연속 PWM

ZSI의 최대승압 PWM은 PWM의 영상태 벡터를 전부 단락상태로 이용함으로써 스위칭 소자의 최소 전압 스트레스와 최대의 전압 이득을 얻을 수 있는 장점을 갖고 있다.[2],[4] 서론에서 언급한 바와 같이 ZSI에는 단락상태가

PWM패턴의 영상태 구간에 삽입되는데 이 때 인버터의 상전류와 함께 Z-네트워드의 인버터 전류가 흐르게 되어 스위칭 손실이 커지게 된다. 따라서 ZSI의 스위칭 손실을 줄이고 효율을 향상시키기 위해서는 단락 시비율(shoot-through duty ratio)을 동일하게 유지하면서 단락 스위칭 동작의 수를 최소화하여야 한다. 본 논문에서는 이를 위해 최대승압 PWM방식에 불연속 PWM(DPWM)을 결합하여 최대의 전압 이득을 얻으면서 스위칭 손실을 최소화하기 위한 ZSI의 최대승압 불연속 PWM 방법을 제안한다. 불연속 PWM(DPWM)을 발생시키기 위해서는 디지털스칼라 PWM(DSPWM)방식을 이용하여 다음과 같이 쉽게 구현할 수 있다.

인버터의 3상 정현파기준전압 중 가장 큰 신호를 v_M , 가장 작은 신호를 v_m 이라고 하면 각 상의 기준전압에 더해져야 할 영상 (zero sequence) 성분은 다음과 같다.

$$v_h = - \left\{ (1-2\mu) \frac{V_{dc}}{2} + \mu v_M + (1-\mu)v_m \right\} \quad (3)$$

이 때 μ 의 값을 매 60° 마다 0에서 1로, 다시 1에서 0으로 변화시켜 간다. 이렇게 발생시킨 영상 성분을 인버터 3상 정현파 기준전압에 더하면 새로운 기준전압이 생성되고, 이를 삼각파와 비교하여 인버터 스위치의 게이트 신호를 만들어 내면 불연속 PWM이 발생한다. 불연속 PWM은 각 스위칭 주기마다 3상의 모든 스위치가 ON/OFF 동작을 하지 않고 2상의 스위치만 동작하게 되어 스위칭 손실을 줄일 수 있게 된다. 식 (3)을 이용하여 DPWM에서 만들어진 새로운 3상 기준신호를 V_{max}^* , V_{mid}^* , V_{min}^* 로 정의하고, 이들 신호를 이용하여 DPWM과 더불어 최대 승압 PWM을 발생시킨다. 최대승압 PWM을 발생시키기 위하여 식 (4)와 같이 가장 큰 기준전압의 윗 상 신호를 삼각파 비교전압의 최대 값으로, 가장 작은 기준전압의 아랫 상 신호를 삼각파 비교전압의 최소 값으로 변경하게 되면 그림 2와 같이 영상태의 모든 구간이 단락 상태가 되어 ZSI의 최대 승압이 이루어지면서, Sector I의 경우 S_1 과 S_2 가 스위칭 동작을 하지 않게 된다. 또한 DPWM 동작에 의해 Sector I에서는 S_1 과 S_4 가 스위칭을 하지 않으므로, 결과적으로 S_1 , S_2 , S_4 의 3개 IGBT가 스위칭 동작을 하지 않게 되어 ZSI의 스위칭 손실을 최소화 할 수 있다.

$$\begin{cases} V_{\max}^{+*} = 1/2 V_{dc} \\ V_{\max}^{-*} = V_{\max}^* \end{cases} \begin{cases} V_{\text{mid}}^{+*} = V_{\text{mid}}^* \\ V_{\text{mid}}^{-*} = V_{\text{mid}}^* \end{cases} \begin{cases} V_{\min}^{+*} = V_{\min}^* \\ V_{\min}^{-*} = -1/2 V_{dc} \end{cases} \quad (4)$$

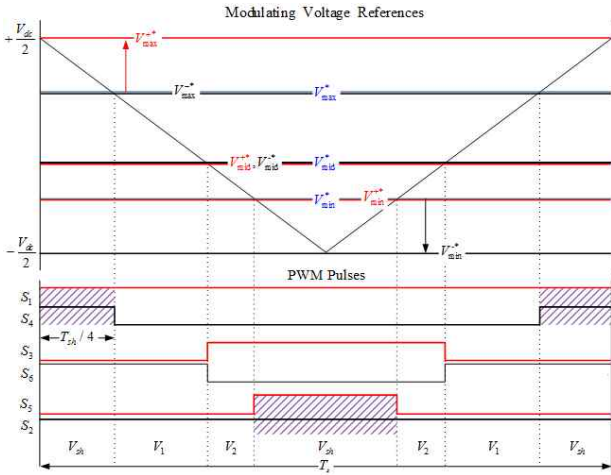


Fig.2 Modulating voltage references and PWM pulses for the proposed MBDPWM (in case of Sector 1).
 그림 2. 제안된 최대승압 DPWM 방식의 전압기준신호와 PWM 펄스(Sector 1의 경우)

III. 실험 결과

제안된 방식의 효용성을 검증하기 위하여 그림 3과 같이 ZSI 시스템을 설계하여 실험을 행하였다.

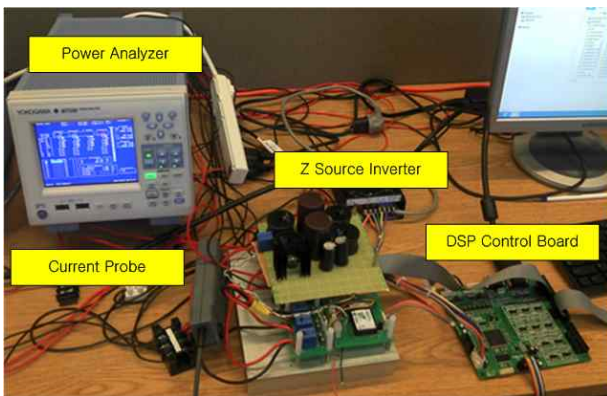
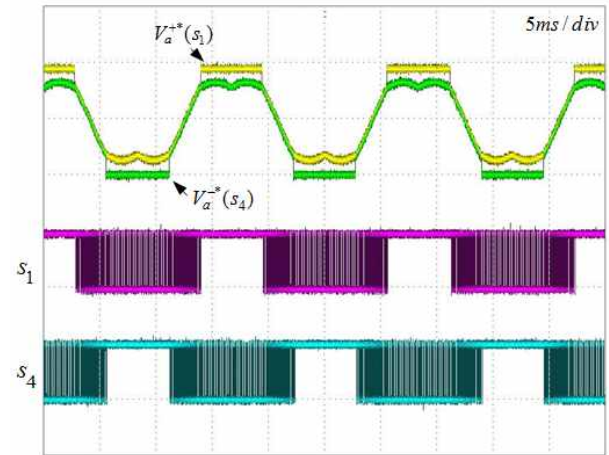


Fig.3 Experimental Z-Source Inverter System
 그림 3. Z-소스 인버터 시스템

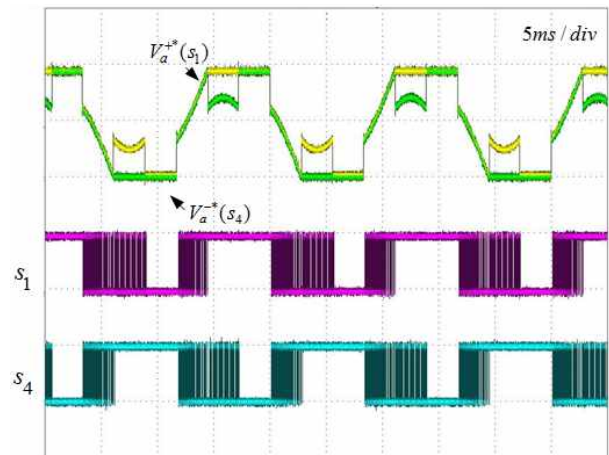
Z-소스 인버터의 인덕터와 커패시터는 각각 2mH, 470μF이며 3상 RL 부하는 9.5Ω, 4mH로 설계하였다. Z-소스 인버터의 입력전압은 20V, 스위칭 주파수는 10kHz이다. Z-소스 인버터는 TI DSP(TMS320F28335) 제어 보드에 의해 다양한 전압 이득(G)에 따라 제안된 최대승압 DPWM이 구현되었으며, 전력 분석기(YOKOGAWA WT500)

에 의해 전체 효율을 측정하였다.

그림 4는 참고문헌[4]의 최대승압 PWM과 제안된 최대승압 DPWM의 전압기준신호와 PWM 펄스를 비교한 것이다. 그림 4에서 볼 수 있듯이 기존의 최대승압 PWM과 제안된 최대승압 DPWM 모두 스위치 S1과 S4가 동작하지 않는 구간이 나타나고 있으며, 최대승압 DPWM에서 스위칭이 발생하지 않는 구간이 더욱 많음을 알 수 있다.



(a) Previous Maximum Boost PWM strategy



(b) Proposed Maximum Boost DPWM strategy

Fig. 4 Modulating voltage references and PWM pulses.
 그림 4. 기준전압 신호와 PWM 펄스 신호

그림 5와 6은 기존의 최대승압 PWM 방식과 제안된 최대승압 DPWM 방식에서의 상전류와 인버터 전압 파형이며, 기존의 최대승압 PWM 방식과 제안된 방식 모두 상전류가 정현파를 이루고 있으며, 인덕터 전류와 인버터 DC전압에 120Hz의 리플 성분이 발생함을 알 수 있다.

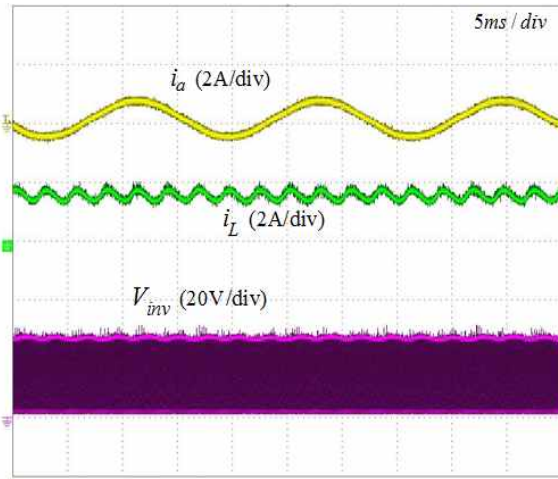


Fig. 5 Waveforms of the ZSI with Previous Maximum Boost PWM strategy when G is 1.5.

그림 5. 종래의 ZSI의 최대승압 PWM 방식의 파형(G=1.5)

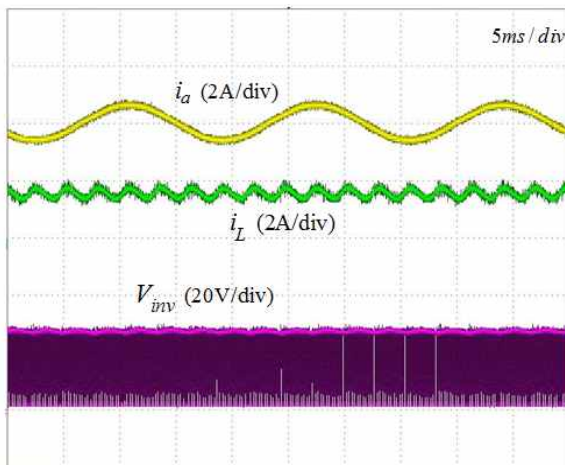


Fig. 6 Waveforms of the ZSI with Proposed Maximum Boost DPWM strategy when G is 1.5.

그림 6. 제안된 ZSI의 최대승압 DPWM 방식의 파형(G=1.5)

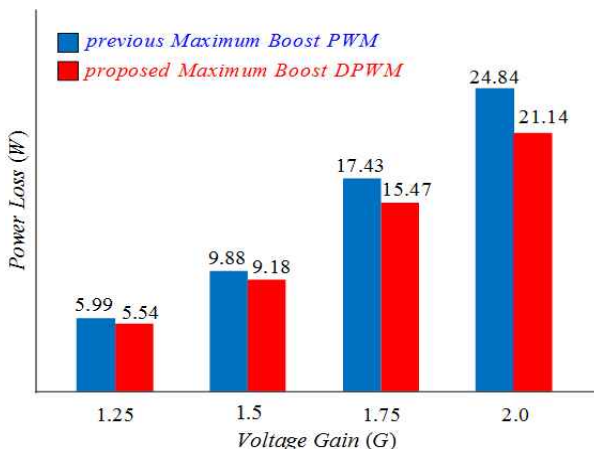


Fig. 7 Total Power Losses of the Z-Source Inverter.

그림 7. Z-소스 인버터의 손실 비교

그림 7은 기존의 최대승압 PWM과 제안된 최대 승압 DPWM 방식의 다양한 전압 이득에 대한 손실을 측정 한 값이다. 실험 결과에서 알 수 있듯이 제안된 최대승압 DPWM 방식이 모든 전압 이득 조건에 대하여 낮은 손실 저하를 나타낸다.

III. 결론

본 논문에서는 Z-소스 인버터의 스위칭 손실을 줄이기 위하여 최대승압 불연속 PWM을 제안하였다. 제안된 방식은 한 스위칭 주기 동안 3개의 스위치가 동작을 하지 않게 되어 스위칭 손실을 저감할 수 있으며, 실험 결과를 분석하여 제안된 방식의 효율성을 입증하였다.

References

- [1] F. Z. Peng, "Z-Source Inverter," *IEEE Trans. Ind. Appl.*, vol. 39, no. 2, pp. 504-510, 2003
- [2] F. Z. Peng, M. Shen, and Z. Qian, "Maximum Boost Control of the Z-Source Inverter," *IEEE Trans. Power Electron.*, vol. 20, no. 4, pp. 833-838, 2005
DOI:10.1109/TPEL.2005.850927
- [3] C. Jacobina, and P. Seixas, "Digital Scala Pulse-Width Modulation : A Simple Approach to Introduce Non-Sinusoidal Modulating Waveforms," *IEEE Trans. Power Electron.*, vol. 16, no. 3, pp. 351-359, 2001
DOI:10.1109/63.923767
- [4] S. Kim and J. Park, "Maximum Boost Space Vector Pulse-Width Modulation Strategy of Z-Source Inverters," *J. Inst. Korean. Electr. Electron. Eng.* vol.19, no.1, pp. 073~079, 2015
DOI:10.7471/ikeee.2015.19.1.073
- [5] S. Kim, J. Park, K. Lee, T. Kim, "Novel Pulse-width Modulation Strategy to Minimize the Switching Losses of Z-Source Inverters," *Electric Power Components and Systems*, vol. 42, pp. 1223-1225, 2014