

MEMS의 소형화 기술을 이용한 마이크로 스마트 그리드 시뮬레이터 설계를 위한 고장해석법에 대한 연구

고윤석* · 오세필** · 김효성** · 김인수***

A Study on the Fault Analysis for a Micro Smart Grid Simulator Design Using MEMS' Miniaturization Technology

Yun-Seok Ko* · Se-Pil Oh** · Hyo-Seong Kim** · In-Soo Kim***

요약

분산전원이 도입된 스마트 그리드는 기존 전력망의 문제들뿐만 아니라, 새로운 전기적 현상에 기인한 보호 협조 문제 등 다수의 문제들을 새롭게 제기한다. EMTP 기반의 해석 방법은 계통구성의 유연성과 편리성을 가지지만 설계 및 해석결과의 불확실성 때문에 실험적 검증이 요구된다. 반면에 실증 시스템은 상당한 경제적, 공간적 건설비용 요구, 계통구성 제약 때문에 대규모 계통에 대한 정확한 고장 관측이 어렵고 스마트 그리드의 분산, 자율적, 적응제어 전략의 실증도 쉽지 않다. 따라서 본 연구에서는 최소의 경제적, 공간적 비용 하에서 22.9kV 스마트 그리드의 외란에 대한 전기적인 현상들과 분산, 자율적 적응제어 전략을 안전하고 자유롭게 실험, 관측할 수 있는 MEMS의 소형화 기술을 이용한 마이크로 스마트 그리드 시뮬레이터 설계를 위한 기초이론을 연구한다.

ABSTRACT

The smart grid with distributed power supply introduces a number of problems including not only the problems of the existing power grid but also the problem of protection co-operation due to new electric phenomenon because it has a mixed operation structure combining the existing radial operation structure and the new loop operation structure. The EMTP based power system analysis method has flexibility and convenience from the view of system configuration but it requires another experimental verification because of uncertainty of design and analysis results. On the other hand, the real demonstration system has difficulties in observing accurate fault on large scale system due to considerable economical and spatial construction cost, system configuration constraint, and it is difficult to demonstrate the distributed, autonomous and adaptive control strategy of smart grid. In this paper, a basic theory for a micro smart grid simulator design using MEMS(Micro Electro-Mechanical Systems) miniaturization technology is studied which can safely and freely experiment and observe electrical phenomena, and distribution, autonomous adaptive control strategy for disturbances on 22.9kV smart grid under minimum economic and spatial cost.

키워드

Smart Grid, Micro Smart Grid Simulator, Miniaturization, Symmetrical Coordinate Method
스마트 그리드, 마이크로 스마트 그리드 시뮬레이터, 소형화, 대칭 좌표법

** 남서울대학교 전자공학과(ohsepir@naver.com, * Received : Jan. 29, 2017, Revised : Apr. 13, 2017, Accepted : Apr. 24, 2017
drjswm0249@naver.com) * Corresponding Author : Yun-Seok Ko

*** 한국전기연구원 책임연구원 (iskim@keri.re.kr)

Dept. of Electronic Engineering, Namseoul University,
Email : ysko@nsu.ac.kr

* 남서울대학교 전자공학과

• 접수일 : 2017. 01. 29

• 수정완료일 : 2017. 04. 13

• 게재확정일 : 2017. 04. 24

I. 서론

기존의 전력망에 대한 전기적 현상들은 지금까지 수십년 동안 연구되어 왔지만 HIF(High Impedance Fault), 돌입전류(Inrush Current) 등 다수의 문제들에 대한 해결책은 아직까지 명확하게 제시되지 못하고 있다.[1-3] 더구나 분산전원이 도입된 스마트 그리드는 기존의 수직상 선로구조와 루프 선로구조가 결합된 복합적인 운전구조를 가짐으로서 상이한 전기적 현상 등으로 인해 이들 문제들의 해결을 더욱 어렵게 하고 있다.[4-9]

다행히, 스마트 그리드의 전력설비들은 급속한 발전을 이룬 센서, 마이크로프로세서, 통신기술을 기반으로 16비트 분해능과 사이클 당 128 샘플링 능력을 가지는 강력한 고속 데이터 처리능력과 전력설비 간 정보교환이 가능한 P2P 통신능력을 가지도록 설계된다. 이들 능력들은 기존 전력망의 전기적 현상들에 대한 새로운 접근을 가능하게 할 뿐만 아니라, 더 나아가 기존 DAS의 중앙집중제어방식의 비효율성을 극복하기 위한 분산, 자율적 적응제어를 가능하게 한다.[8]

지금까지 전력계통의 전기적 현상들에 대한 해석은 EMTP 기반의 시뮬레이션 방법을 통해서 수행되었다. 이들 S/W 해석법은 전력망 구성을 자유롭게 구성, 전기적 현상들에 대한 해석에 편리하지만, 설계 및 해석결과와 불확실성 때문에 또 다른 검증이 요구되는 어려움이 따른다. 따라서 많은 전력분야 종사자들은 실증시험을 통해서 그 결과를 검증하게 되는데, 실증 시험장 건설에는 상당한 경제적, 공간적 비용이 요구되며 계통 구성이 제한되고 무 부하 시험이 이루어지기 때문에 대규모 계통에 대한 정확한 고장 특성 관측이 어렵고 다양한 계통구성하에서의 스마트 그리드의 분산, 자율적, 적응제어 전략의 실증도 쉽지 않다. 또한, 실 전압 레벨이기 때문에 실험을 준비, 진행하는데 상당한 시간적 비용이 요구되며 위험이 따를 수 있다. 이 문제는 현실적으로 엔지니어 및 연구자들의 실험적 접근을 어렵게 하여, 스마트 그리드 운전 제어 전략에 대한 창의적이고 융복합적인 연구를 어렵게 한다. 따라서 이를 극복하기 위해서는 연구자들이 실험실에 스마트 그리드를 자유롭게 구성하고 이를 기반으로 쉽고 안전하게 동 특성 관측 및 실험 평가가 가능토록 하는 새로운 패러다임이 요구된다. 이 새

로운 요구를 만족시킬 수 있는 것이 바로 MEMS(Micro Electro-Mechanical Systems) [10-11]의 소형화 기술을 이용한 마이크로 스마트 그리드 시뮬레이터이다.

따라서 MEMS의 소형화 기술을 이용하여 스마트 그리드를 소형화함으로써 22.9kV 스마트 그리드의 외란에 대한 전기적인 현상들과 분산, 자율적 적응제어 전략을 최소의 경제적, 공간적 비용 하에서 안전하고 자유롭게 실험, 관측할 수 있는 마이크로 스마트 그리드 시뮬레이터 설계를 위한 기초이론을 연구한다. 스마트 그리드 시뮬레이터의 소형화 연구는 스마트 그리드의 규모, 전력설비의 정격, 보호기기의 고장차단 용량을 축소하는 문제이기 때문에 분산전원이 도입된 스마트 그리드의 고장해석이론들이 우선적으로 연구된다. 그리고 이들 기초이론을 기반으로 하는 상세 설계 이론 연구 및 MEMS의 소형화 기술을 활용한 구현 문제는 차후 연구에서 수행될 예정이다.

II. 전력망 고장해석법

전력계통은 Y결선 또는 Δ결선 방식인데, 우리나라의 송변전 선로는 주로 그림 1에 보인바와 같은 Y-Y 방식으로 설계된다.

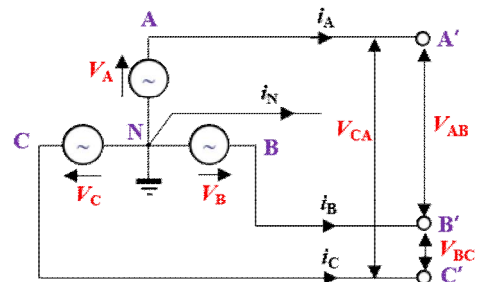


그림 1. Y 결선 방식의 3상 회로
Fig. 1 Three-phase Y-connection circuit

그림 1에서 V_A, V_B, V_C 는 A, B, C상의 상 전압, V_{AB}, V_{BC}, V_{CA} 는 선간전압, i_A, i_B, i_C 는 A, B, C상의 상 전류를 표시한다. 일반적으로, 정상적인 상태에서 배전계통은 각 상이 같은 크기와 같은 위상각(120°)을

가지는 3상 평형상태를 유지한다.

로 표시된 각 상 전압은 식 (3)에 보인다.

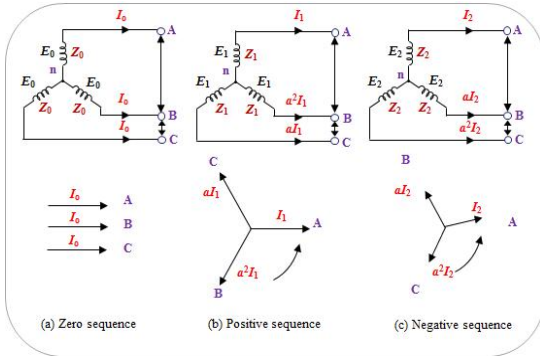


그림 2. 3상전류의 대칭성분들
Fig. 2 Three-phase symmetrical components

하지만 임의의 고장이 발생하면 각 상의 크기와 위상이 불일치하는 불평형 회로가 되는데, 이 불평형 회로를 해석하기 위하여 제안된 방법이 대칭 좌표법이다. 대칭 좌표법에서는 그림 2에 보이바와 같이, 각 상의 불평형 전류들이 크기와 위상이 평형을 이루는 대칭 성분인 영상성분, 정상성분 그리고 역상성분들로 표시된다. 대칭좌표법은 참고문헌 [12-14]를 중심으로 설명될 수 있다. 그림 2에서 I_0 , I_1 , 그리고 I_2 는 각각 영상성분, 정상성분 그리고 역상성분을 나타낸다. 그림 2로부터 각 상의 전류는 식 (1)과 같이, 영상, 정상 그리고 역상전류의 합으로 표시될 수 있다.

$$\begin{cases} I_A = I_0 + I_1 + I_2 \\ I_B = I_0 + a^2 I_1 + a I_2 \\ I_C = I_0 + a I_1 + a^2 I_2 \end{cases} \quad (1)$$

식 (1)로부터 식 (2)를 얻을 수 있다.

$$\begin{bmatrix} I_0 \\ I_1 \\ I_2 \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 1 & 1 & 1 \\ 1 & a & a^2 \\ 1 & a^2 & a \end{bmatrix} \begin{bmatrix} I_A \\ I_B \\ I_C \end{bmatrix} \quad (2)$$

영상전압, 정상전압 그리고 역상전압 성분의 합으

$$\begin{cases} V_A = V_0 + V_1 + V_2 \\ V_B = V_0 + a^2 V_1 + a V_2 \\ V_C = V_0 + a V_1 + a^2 V_2 \end{cases} \quad (3)$$

전압의 대칭성분들은 상 전압들로부터 식 (4)를 통해 얻어질 수 있다.

$$\begin{bmatrix} V_0 \\ V_1 \\ V_2 \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 1 & 1 & 1 \\ 1 & a & a^2 \\ 1 & a^2 & a \end{bmatrix} \begin{bmatrix} V_A \\ V_B \\ V_C \end{bmatrix} \quad (4)$$

전력 그리드 외란 경우들에 대해 3상 전압, 전류 값들을 식 (2)와 식(4)에 적용하면 3상 대칭 성분들을 얻을 수 있다. 표 1은 3상 단락고장, B상과 C상간 상간 단락고장, B상과 C상의 지락고장, A 상 1선 지락고장 경우들에 대한 대칭 성분들을 보이며, 유도된 대칭 값들로부터 그림 3과 그림 4와 같은 테브난 등가 회로를 얻을 수 있다.

표 1. 전력 그리드의 고장 외란들
Table 1. The power grid disturbances

#	Disturbance	Three phase values	Symmetrical vaules
1	Three phase short fault	$I_A, I_B = a^2 I_A, I_C = a I_A$ $V_A = V_B = V_C = 0$	$V_0 = V_1 = V_2 = 0$ $I_0 = 0, I_1 = I_A, I_2 = 0$
2	Phase to phase short fault(B, C)	$I_A = 0, I_B = -I_C$ $V_B = V_C$	$I_0 = 0, I_1 = -I_2$ $V_1 = V_2$
3	Single phase ground fault (A)	$I_B = I_C = 0$ $V_A = 0$	$I_0 = I_1 = I_2$ $V_0 + V_1 + V_2 = 0$
4	Two phase ground fault (B, C)	$I_A = 0$ $V_B = V_C = 0$	$I_1 = -(I_0 + I_2)$ $V_0 = V_1 = V_2 = (1/3)V$

그림 3은 단락고장에 대한 등가회로를 보인다, 그

림 3에서 (a)는 3상 단락 고장, (b)는 상간 단락고장의 경우를 보인다.

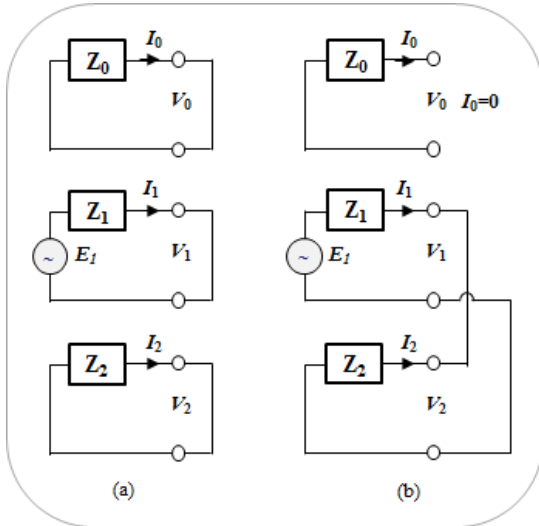


그림 3. 단락고장의 경우 등가회로
Fig. 3 Equivalent circuit of the short fault

3상 단락의 경우 그림 3(a)로부터 정상성분 전류만이 흐름을 알 수 있다. 따라서 3상 단락전류 I_{3s} 는 식 (5)와 같이 정상성분 전류로 표시될 수 있다.

$$I_{3s} = I_1 = \frac{E_1}{Z_1} \quad (5)$$

2상 단락의 경우, 그림 3(b)로부터 정상성분과 영상성분 전류가 식 (6)과 같이 흐름을 알 수 있다,

$$I_1 = -I_2 = \frac{E_1}{Z_1 + Z_2} \quad (6)$$

이때 B상과 C상간 단락상태에 있는 C상전류는 식 (1)로부터 식 (7)로 얻어지기 때문에 상간 단락전류 I_{2s} 는 식 (8)로 표시될 수 있다,

$$I_C = I_0 + aI_1 + a^2I_2 = aI_1 - a^2I_1 = \sqrt{3} I_1 \quad (7)$$

$$I_{2s} = I_C = \sqrt{3} I_1 = \frac{\sqrt{3}}{2} \frac{E_1}{Z_1} \quad (8)$$

반면에 그림 4는 지락고장에 대한 각 상의 등가회로를 보인다. 그림 4에서 (a)는 1선 지락고장 그리고 (b)는 2선 지락고장의 경우를 보인다,

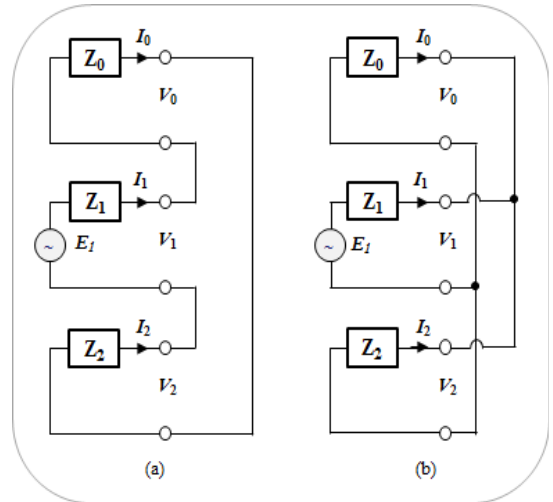


그림 4. 지락고장의 경우 등가회로
Fig. 4 Equivalent circuit of the ground fault

1선 지락 고장의 경우, 그림 4(a)로부터 영상성분, 정상성분, 역상성분 값을 식 (9)와 같이 얻을 수 있다.

$$I_0 = I_1 = I_2 = \frac{E_1}{Z_0 + Z_1 + Z_2} \quad (9)$$

이때, 지락고장 A상전류는 식 (10)과 같이 정리될 수 있다. 따라서 지락고장 전류는 식 (11)과 같이 표시될 수 있다,

$$I_A = I_0 + I_1 + I_2 = 3I_0 \quad (10)$$

$$I_g = I_A = 3I_0 = 3 \frac{E_1}{Z_0 + Z_1 + Z_2} \quad (11)$$

3상 4선식 직전접지(다중접지) 방식은 지락고장 시 저 임피던스 회로를 구성하기 때문에 지락전류가 커서 고장의 선택차단이 확실하다. 하지만 고장전류가 커서 변압기 등에 손상을 입힐 수 있으며, 계통 안전도에도 악 영향을 미칠 수 있기 때문에 지락고장 전류를 줄이기 위해서 저항접지방식이 채택된다. 이때, 중성점 접지저항을 Z_{NGR} , 지락저항을 Z_g 라 하면 지락점에서의 상 전압 V_g 는 그림 4(a)로부터 식 (12)와 같이 유도될 수 있다.

$$\begin{aligned} V_g &= V_A = V_0 + V_1 + V_2 \\ &= -Z_0 I_0 + (E_1 - Z_1 I_1) - Z_2 I_2 \\ &= E_1 - (Z_0 + Z_1 + Z_2) I_0 \end{aligned} \quad (12)$$

고장점 상 전압은 또한 식 (13)과 같이 표시된다.

$$V_g = (Z_{NGR} + Z_g) I_A = 3(Z_{NGR} + Z_g) I_0 \quad (13)$$

식 (12)와 식(13)이 등가관계이므로 이들 식으로부터 영상성분 전류를 구한 다음, 식 (11)을 적용하여 지락전류를 구하면 식 (14)로 표시된다.

$$I_g = 3I_0 = 3 \frac{E_1}{Z_0 + Z_1 + Z_2 + 3Z_{NGR} + 3Z_g} \quad (14)$$

2선 지락 고장의 경우, 그림 4(b)로부터 정상성분, 영상성분 그리고 역상성분 전류는 각각 식 (15), 식 (16), 그리고 (17)로 계산될 수 있다.

$$I_1 = -(I_0 + I_2) = \frac{E_1}{Z_1 + \frac{Z_0 Z_2}{Z_0 + Z_2}} \quad (15)$$

$$I_0 = I_1 \frac{Z_2}{Z_0 + Z_2} \quad (16)$$

$$I_2 = I_1 \frac{Z_0}{Z_0 + Z_2} \quad (17)$$

그러므로 B상과 C상에 흐르는 지락전류는 각각 식 (18)과 식 (19)로 표시될 수 있다.

$$I_{Bg} = I_B = I_0 + a^2 I_1 + a I_2 \quad (18)$$

$$I_{Cg} = I_C = I_0 + a I_1 + a^2 I_2 \quad (19)$$

따라서 만약 영상 임피던스, 정상 임피던스 그리고 역상 임피던스가 주어진다면 식 (5), 식 (8), 식 (11), (14) 그리고 식 (15)로 부터 각 고장들에 대한 고장전류의 크기를 계산할 수 있다.

3상 단락전류 식 (5)와 1선 지락전류 식 (14)를 % 임피던스 법으로 표시하면 각각 식 (20), (21)과 같다.

$$I_{3s} = \frac{100}{Z_1} \frac{P_b}{\sqrt{3} E_b} \quad (20)$$

$$I_g = 3 \frac{100}{Z_0 + Z_1 + Z_2 + 3Z_{NGR}} \frac{P_b}{\sqrt{3} E_b} \quad (21)$$

식 (20)과 식 (21)에서 Z_0 , Z_1 , Z_2 , Z_{NGR} , P_b , E_b 는 각각 퍼센트 임피던스로 표시된 영상 임피던스, 정상 임피던스, 역상 임피던스, 변압기 중성점 접지 임피던스, 기준용량 그리고 기준전압을 표시한다.

III. 적용 연구

본 연구에서는 마이크로 스마트 그리드 시뮬레이터의 설계를 위한 대칭좌표법에 기반 한 고장해석법이 연구되었지만, 하나의 독립된 전원회로에 대한 고장해석 범이기 때문에 분산전원이 도입된 스마트 그리드에 적용하기 위해서는 다중 전원회로를 가지는 계통에 대한 적용 방법론이 검토되어야 한다. 따라서 2

개 전원을 가지는 전력망에 대해 고장해석법을 적용, 검토하고 EMTP-RV를 이용하여 정확성을 검증함으로써 다중 전원을 가지는 전력망 연구에 대한 기본이론을 확립하고자 한다.

그림 5는 고장해석 연구를 위해 본 연구에 도입된 2중 전원으로 연결된 전력망을 보이며[12], 표 2는 그림 5에 보인 전력망의 설비별 %임피던스를 보인다.

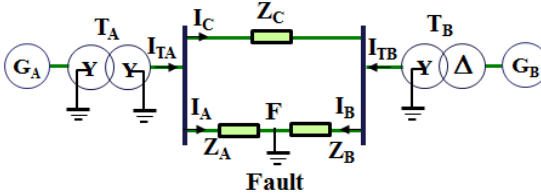


그림 5. 2개 전원을 가지는 시험 전력망
Fig. 5 Test power grid with two sources

표 2. 전력 그리드 모델링 상수
Fig. 2 Power grid modeling constant

Facility	Modeling constant		
	Unit	Capacity	% Impedance
Generator (11kV)	GA	50[MVA]	Z ₁ (Z ₂) = j20, Z ₀ = j20
	GB	50[MVA]	Z ₁ (Z ₂) = j20, Z ₀ = j20
Transformer (11/154kV)	TA	50[MVA]	j10%
	TB	50[MVA]	j10%
Lines	ZA	50[MVA]	Z ₁ (Z ₂) = j6, Z ₀ = j18
	ZB	50[MVA]	Z ₁ (Z ₂) = j6, Z ₀ = j18
	ZC	50[MVA]	Z ₁ (Z ₂) = j6, Z ₀ = j18

3.1 3상 단락고장 해석

마이크로 스마트 그리드 설계를 위해 필요한 보호기기의 차단용량은 그림 5에 보인 시험전력망에 대해 식 (20)을 적용함으로써 결정될 수 있다.

그림 5의 전력망은 선로정수가 모두 같으므로 그림 6의 회로로 등가화 될 수 있다.

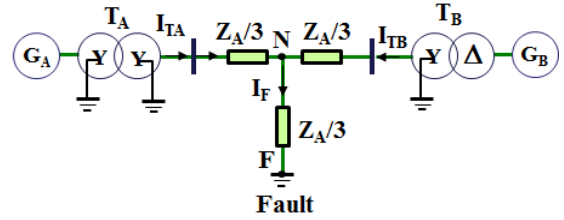


그림 6. 그림 5의 간소화된 등가회로
Fig. 6 The equivalent circuit of Fig. 5

따라서 GA로부터 N까지 정상(역상) 임피던스, GB로부터 N까지 정상(역상) 임피던스가 각각 32(32)이므로 F에서 본 전체 정상(역상) 임피던스 Z_{F1}(Z_{F2})는 식 (22)와 같이 결정될 수 있다.

$$Z_{F1} = Z_{F2} = \frac{32 \times 32}{32 + 32} + 2 = 18 \quad (22)$$

따라서, 3상 단락전류는 식 (23)과 같이 결정된다.

$$I_{3s} = \frac{100}{Z_{F1}(\%)} \frac{P_b}{\sqrt{3} E_b} = \frac{100}{18} \frac{50,000}{\sqrt{3} 154} = 1,041.36 (A) \quad (23)$$

GA, GB로부터 흐르는 고장전류는 식 (23)로부터 식 (24)와 같이 동일하게 520.68(A)임을 알 수 있다.

$$I_{TA_s} = I_{TB_s} = I_F \times \frac{32}{32 + 32} = 520.68 (A) \quad (24)$$

그림 7은 표 2에 보인 2개 전원, 2개의 변압기 그리고 선로들로 구성되는 전력망 모델 데이터를 기반으로 전력망 해석도구인 EMTP-RV를 이용하여 모델링한 후, 3상 단락고장을 모의하여 얻은 3상 전류들 중 A상전류만을 보인 것이다.

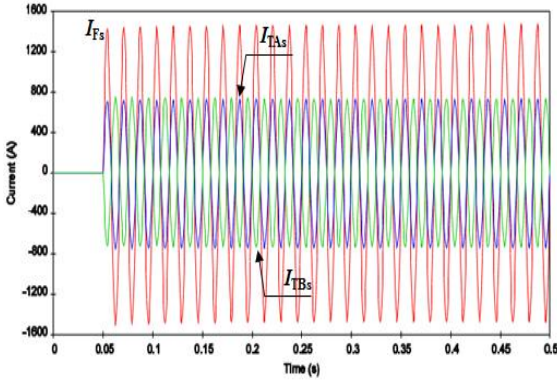


그림 7. 3상 단락고장 시뮬레이션 결과(A상전류)
Fig. 7. Three-phase short fault simulation result

반면에 그림 8은 표 2에 보인 동일한 모델에 대해 3상 단락고장 시 흐르는 3상전류들 즉, A상, B상 그리고 C상 고장전류들을 보인 것이다. 초기에는 과도특성을 보이다가 점차 정상상태로 수렴해감을 확인할 수 있다.

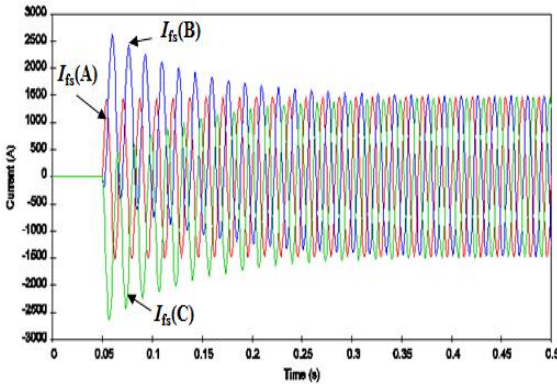


그림 8.. 3상 단락고장 시뮬레이션 결과(3상전류)
Fig. 8. Three-phase short fault simulation result

3.2 1선 지락고장 해석

마이크로 스마트 그리드 시뮬레이터 설계에서 1선 지락고장 해석은 마이크로 스마트 그리드 시뮬레이터 상에 설치되는 보호기들에 대한 지락고장 시 동작전류 설정치를 결정하기 위해 반드시 검토돼야만

한다. G_A 로부터 N 까지 영상 임피던스가 36, G_B 로부터 N 까지 영상 임피던스가 16이므로 F점에서 본 전체 영상 임피던스 Z_{F0} 는 식 (25)와 같이 결정될 수 있다.

$$Z_{F0} = \frac{36 \times 16}{36 + 16} + 6 = 17.08 \quad (25)$$

따라서 1선 지락전류는 식 (26)과 같이 결정된다.

$$\begin{aligned} I_{Fy} &= 3I_0 = 3 \frac{100}{Z_{F1} + Z_{F2} + Z_{F0}} \frac{P_b}{\sqrt{3} E_b} \\ &= 3 \frac{100}{18 + 18 + 17.08} \frac{50,000}{\sqrt{3} 154} = 1,059.41 \quad (26) \end{aligned}$$

G_A , G_B 로부터 N 까지 정상, 역상 그리고 영상 임피던스 합이 각각 $32+32+36=100$, $32+32+16=80$ 이므로 G_A 와 G_B 로부터 F로 흐르는 지락고장전류는 각각 식 (27)과 식 (28)과 같이 계산될 수 있다.

$$I_{TAy} = I_g \times \frac{80}{100 + 80} = 470.84 \quad (27)$$

$$I_{TBg} = I_g \times \frac{100}{100 + 80} = 594.11 \quad (28)$$

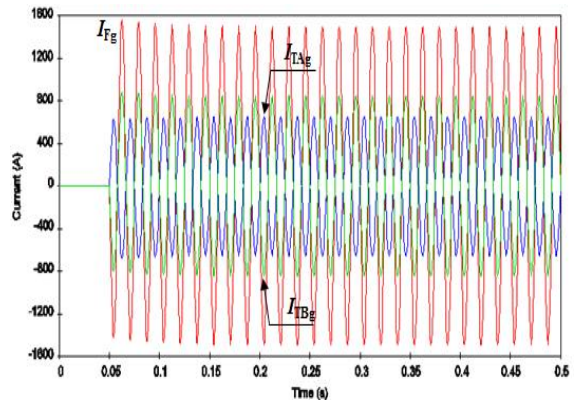


그림 9. 1선 지락고장 시 A상 전류파형
Fig. 9 A phase ground fault current waveform

그림 9는 EMTP-RV를 이용하여 A상 지락고장을 모의한 결과를 보인다. 특히, 3상전류들 중 고장을 경험하지 않는 B, C상을 제외하고 지락고장을 경험하는 A상에 대한 전류들만을 보인다. 그림 10은 A상 지락고장시 변압기 T_A측의 3상 전압의 파형을 보인다, 3상 전압들 중 고장을 경험하는 A상의 전압이 매우 감소함을 확인할 수 있다.

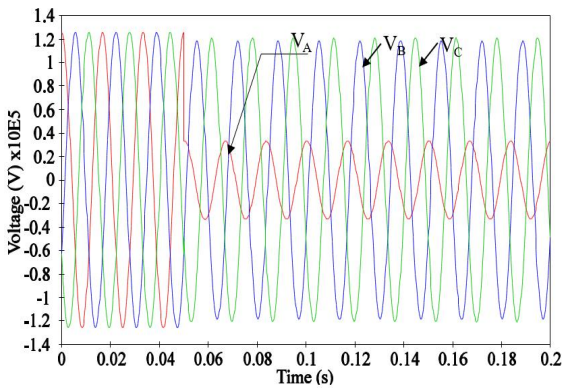


그림 10. 1선 지락고장 시 3상 전압파형
Fig. 10 Three phase voltage waveform in case single-phase ground fault

표 3은 대칭좌표법에 의한 고장해석결과와 계통해석도구인 EMTP-RV를 이용하여 모의한 결과를 비교하여 보인다.

표 3 시뮬레이션 결과
Table 3. Simulation results

Fault	Fault Current		
	Variable	Analyzed Value	Simulated Value
Three phase short fault	I _{Fs}	1,041.36	1,040.76
	I _{TAs}	520.68	520.10
	I _{TBs}	520.68	520.10
Single phase fault	I _{Fg}	1,059.41	1,058.52
	I _{TAg}	470.84	461.26
	I _{TBg}	594.11	596.22

모의결과가 해석결과와 거의 동일함을 보임으로서 대칭 좌표법에 기반 한 고장해석법이 마이크로 스마트 시뮬레이터의 설계를 위해 고장해석법으로 활용될 수 있음을 확인할 수 있다.

IV. 결론

본 논문에서는 MEMS의 소형화 기술을 이용한 마이크로 스마트 그리드 시뮬레이터 설계를 위한 기초 기술로서 대칭좌표법에 근거한 고장해석 방법과 EMTP-RV 시뮬레이션 방법론을 연구하였다. 특히, 2중 전원 시험 전력망에 대해 고장해석법을 적용, 검토하고 EMTP-RV를 이용하여 정확성을 검증, 해석 값이 모의 값과 거의 같음을 보임으로서 다중 전원을 가지는 스마트 그리드 설계를 위한 기본이론을 확립할 수 있었다. 결론적으로, 이들 기초이론들은 앞으로 수행될 마이크로 스마트 그리드의 설계, MEMS의 소형화 기술을 활용한 구현 문제에서 그 스펙을 결정하기 위한 고장해석법으로서 활용될 수 있을 것으로 기대된다.

이 논문은 2016년도 정부(교육부)의 재원으로 한국연구재단의 지원을 받아 연구되었음 (NRF-2016R1D1A1B01013749)

References

- [1] B. M. Aucoin, and B. D. Russell, "Distribution High Impedance Fault Detection Utilizing High Frequency Current Components," *IEEE Trans. Power Apparatus and Systems*, vol. PAS-101, no. 6, June 1982, pp. 1596-1606.
- [2] R. Yacimini and A. Abu-Nasser, "The Calculation of Inrush Current in Three-phase Transformers." *IEE Proc. B-Electric Power Applications*, vol. 133, no. 1, Jan. 1986, pp. 397-407.
- [3] Y. Ko, "A Self-Isolation Method for the HIF Zone under the Network-Based Distribution System," *IEEE Trans. Power Delivery*, vol. 24, no. 2, Apr. 2009, pp. 884-891.

- [4] H. Song, K. Park, and E. Kim, "Design and Implementation of Stand-alone Microgrid Monitoring System," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 10, no. 4, 2015, pp. 527-532.
- [5] W. Seo and M. Jun, "A Direction of Convergence and Security of Smart Grid and Information Communication Network," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 5, no. 5, 2010, pp. 477-486.
- [6] Y. Ko, "The Development of Collection Solution of the Three-Phase Power Data based on the Personal Computer for Supporting the Smart Grid," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 6, no. 4, 2011, pp. 553-558.
- [7] K. Park and Y. Lee, "Implement of Watt-Hour Meter Monitoring System by Internet Map Based GUI using Power Line Communication," *J. of the Electrical Engineering and Technology*, vol. 8, no. 10, Jan. 2013, pp. 1435-1441.
- [8] Y. Ko, "A Study on the Agent (Protective Device)-based Fault Determination and Separation Methodology for Smart Grid Distribution System," *J. of the Electrical Engineering and Technology*, vol. 10, no. 1, Jan. 2015, pp. 102-108.
- [9] Y. Ko, "A Study on the Application Cases Analysis of ESS(Energy Storage System) to Electric Power System," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 11, no. 1, 2016, pp. 53-58.
- [10] Y. Ko, "A Consideration on the Process Technology and Application of MEMS to prepare for upcoming MEMS-based technological paradigm," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 8, no. 7, 2013, pp. 979-986.
- [11] Y. Bae, "Chaotic Phenomena in MEMS with Duffing Equation," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 6, no. 5, 2011, pp. 709-716.
- [12] S. Marx and D. Bender, "An Introduction to Symmetrical Components, System Modelling and Fault Calculation," In *30th Annual Hands-On Relay School*, Washington University, Pullman, Washington, USA, March 2016.
- [13] J. Kirtley Jr., *Introduction to Power System*. Class Note, Massachusetts Institute of Technology, Cambridge, Massachusetts, USA.
- [14] M. Alibeik, E. Dos Snatos, and F. Blaabjerg, "Symmetrical components and power analysis for a two-phase microgrid system," In *Proc. Power and Energy Conf. (PECI 2014)*, University of Illinois at Urbana-Champaign, Champaign, Illinois, USA, Feb. 2014.

저자 소개

고윤석(Yun-Seok Ko)



1984년 2월 광운대 공대 전기공학과 졸업(공학사).

1986년 2월 광운대 대학원 전기공학과 졸업(석사).

1996년 2월 광운대 대학원 전기공학과 졸업(공학박사).

1986년~1996년 한국전기연구소 선임연구원.

1996년~1997년 포스코 경영연구소 연구위원.

1997년~현재 남서울대학교 전자공학과 교수.

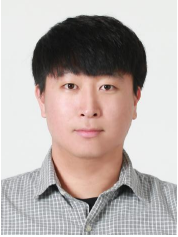
2012년~2013년 University of Utah 방문교수

※ 주 관심분야 : 전력시스템 자동화, 배전자동화, 주택자동화, 인공지능, 로봇제어

오세필(Se-Pil Oh)



2011년 3월~현재 남서울대학교 전자공학과 학부과정 4학년 재학 중



김호성(Hyo-Seong Kim)

2011년 3월~현재 남서울대학교 전
자공학과 학부과정 4학년 재학 중



김인수(In-Soo Kim)

1984년 2월 동아대학교 공대 전
자공학과 졸업(공학사)

1986년 2월 동아대학교 대학원
전자공학과 졸업(공학석사)

2013년~2016년 남서울대학교 대학원 전자공학과 박
사수료

1986년~현재 한국전기연구원 책임연구원

1997년~1998년 상하이 803연구소 파견과학자

1998년~2000년 중국과학원 SIOM연구소 파견연구원

2003년~2004년 러시아 SUT대학 방문연구원

2007년~2010년 한국정보통신학회 이사

2007년~2015년 정보통신산업진흥원 기술동향 편집
위원

※ 관심분야 : 전자의료기기 및 광학의료기기 시스
템, 유헬스케어시스템, 양자암호시스템, 전력선통
신 시스템