

# Annealing 효과가 Diketopyrrolopyrrole 기반 고분자 박막 트랜지스터의 양극성 특성에 미치는 영향

윤규복, 이지열<sup>a</sup>

부경대학교 인쇄정보공학과

## Annealing Effects on Ambipolar Characteristics of Diketopyrrolopyrrole-Based Polymer Thin-Film Transistors

Gyu Bok Yoon and Jiyoul Lee<sup>a</sup>

Department of Graphic Arts Information Engineering, Pukyong National University, Busan 48547, Korea

(Received January 4, 2017; Revised January 31, 2017; Accepted February 6, 2017)

**Abstract:** In this study, we examine the electrical properties of diketopyrrolopyrrole (DPP) containing polymer semiconductors that have been reported to show high performance with ambipolar characteristics. We prepared three different DPP based polymer semiconductors (PDPP3T, PDPP3T, and PDPP2T-TT) and fabricated organic thin film transistors (OTFTs) with ambipolar polymer semiconductors as an active layer. All three DPP polymers showed only p-type properties at initial measurements. However, after annealing in vacuum oven for 24 hours, it was found that the DPP based polymers have both p-type and n-type properties. It is speculated that the residual impurities supposedly regarded as a strong electron trap source were eliminated during the vacuum process.

**Keywords:** Annealing effect, Polymer semiconductor, Thin-film transistors, Ambipolar behavior

### 1. 서론

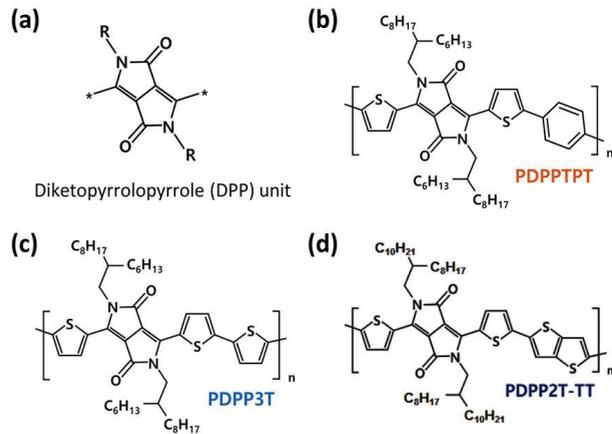
최근 사물 인터넷에 대한 관심이 증가하면서, 전자 기기의 휴대성을 극대화하기 위해 접거나 구부릴 수 있는 유연전자기기(flexible electronics) 더 나아가 항시 몸에 부착이 가능한 의복형 전자기기(wearable electronics)의 개발이 점차 가시화되어가고 있다. 이러한 유연전자기기 또는 의복형 전자기기를 개발하기 위해서는 기존의 단단한 반도체 기판을 기반으로 구현되었던 전자 소자와는 다른 새로운 패러다임의 소자

제조 기술이 필요하다. 즉, 기존 실리콘 웨이퍼를 깎아서 만들었던 top-down식의 전자소자 제조 방법과는 차별화 되어 유연한 기판 위에 여러 가지 전자 응용소자들을 bottom-up 방식으로 쌓아서 집적시키는 가산 공정(additive process) 기술의 개발이 필수적이다.

고분자 기반의 반도체는 기계적으로 유연한 성질을 가지고 있을 뿐만 아니라 용매에 용해되어 잉크형태로 제조하는 것이 가능하기 때문에 앞서 언급한 가산공정을 통해 유연한 전자기기의 제조에 사용하기에 적합한 재료로 여겨진다 [1-4]. 특히, 여러 합성 가능한 고분자 반도체 중에서 그림 1(a)에 보인 diketopyrrolopyrrole (DPP) 유도체 기반의 고분자 반도체는 박막 트랜지스터의 활성층으로 적용되었을 때에 비정질 상을 가지면서도  $10 \text{ cm}^2/\text{Vs}$  이상의 높은 이동도를 보이며, 절연체 층과 접하면서 형성되는 계면의 물리·화학적인 상

a. Corresponding author; [jiyoul\\_lee@pku.ac.kr](mailto:jiyoul_lee@pku.ac.kr)

Copyright ©2017 KIEEME. All rights reserved.  
 This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.



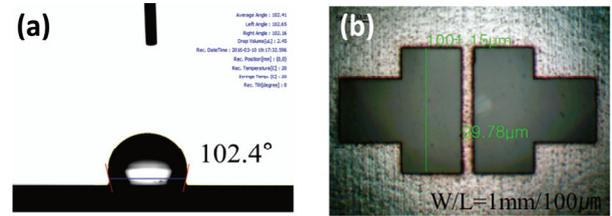
**Fig. 1.** Molecular structure of (a) diketopyrrolopyrrole (DPP) unit, (b) PDPPTPT, (c) PDPP3T, and (d) PDPP2T-TT.

태에 따라 n-type의 전하와 p-type의 전하가 동시에 흐를 수 있는 양극성(Ambipolar property)을 갖기 때문에, 관련 연구자로부터 많은 관심을 끌고 있다 [5-9].

본 연구에서는 3,6-di-2-thienyl-1,4-diketopyrrolo [3,4-c]pyrrole (T-DPP-T)에 1,4-phenylene 단위가 붙여진 PDPPTPT (그림 1(b))와 2,5-thienylene이 붙여진 PDPP3T (그림 1(c)), 그리고 thieno [3,2-b] thiophenes 단위가 더해진 PDPP2T-TT (그림 1(d)), 이렇게 세 가지 종류의 DPP 기반 고분자 반도체를 활성층으로 하는 박막트랜지스터를 제작하여 진공 어닐링 효과가 양극성 특성에 미치는 영향을 살펴보았다.

## 2. 실험 방법

박막 트랜지스터를 제작하기 위해 기판은 열산화법으로 성장된 300 nm 두께의 SiO<sub>2</sub>를 가진 n<sup>++</sup>-Si 웨이퍼를 사용하였다. 이 때 n<sup>++</sup>-Si 웨이퍼는 기판이자 게이트 전극으로 사용되었으며 절연층으로 사용되는 SiO<sub>2</sub>는 약 11 nF/cm<sup>2</sup>의 정전용량을 가지는 것으로 측정되었다. 기판의 표면을 세척하기 위해, Acetone과 IPA에 각각 10분 동안 담그고, 초음파를 가하여 불순물을 제거하였다. 그 다음으로, 기판의 잔여 불순물을 제거하고 동시에 SiO<sub>2</sub> 표면에 자기 조립 단분자막 (self-assembled monolayer, SAM)이 잘 성장되도록 -OH기를 공급해주기 위해 UV-O<sub>3</sub> 처리를 1시간 동안 진행하였다. SAM 처리는 n-Hexane에 10 mM 농도



**Fig. 2.** (a) Deionized water contact angle of ODTS-treated SiO<sub>2</sub> surface and (b) shadow mask for S/D electrodes (with channel width/length=1 mm/100 μm).

의 octadecyltrichlorosilane (ODTS)를 넣은 용액에 기판을 담그고, 반응이 일어나도록 하였다. 30분 후 n-Hexane, ethanol의 순서로 기판을 세척하고, 질소 가스를 불어준 후, 핫플레이트에서 120°C의 온도로 30분 동안 baking하였다. 이어서 기판 표면과 화학적으로 반응하지 않고 물리적으로 붙어있는 ODTS를 제거하고, 기판과 반응한 단분자층만 남기기 위해 chloroform에서 5분 동안 초음파 세척을 한 다음 다시 동일한 용매로 헹군 이후 질소가스를 불어서 잔유 용매를 제거하였다.

그림 2(a)에 나타난 바와 같이, SiO<sub>2</sub> 표면에 ODTS 단분자층이 처리된 표면에 deionized water를 떨어뜨려 측정한 접촉각은 102° 이상으로 ODTS가 처리된 SiO<sub>2</sub> 표면은 소수성 (疏水性)을 가지고 있음을 알 수 있다. 그 다음 단계로, 박막 트랜지스터의 활성층을 형성하기 위해, 아르곤 분위기의 글러브 박스 내에서 합성된 DPP 기반의 고분자 반도체 3종의 용질을 chloroform에 5 mg/mL의 농도로 녹였다. 이 때 사용된 3종의 DPP 고분자 반도체 중에서 PDPPTPT와 PDPP3T는 기존에 보고된 합성법을 따라 합성하였고 [8, 9], 합성된 고분자의 분자량 (Mw)은 각각 37,046 (PDI: 2.52)와 38,968 (PDI: 2.71)이었다. 그리고, PDPP2T-TT (분자량 (Mw): 75,000, PDI: 2.5)는 ONE-material (社)에서 구입한 것을 추가적인 정제 과정 없이 사용하였다. 준비된 고분자 반도체 용액은 앞서 세척 후 표면 처리한 기판 위에 적당량 떨어뜨리고, 1,000 rpm으로 5초, 1,500 rpm으로 30초 동안 스피ن코팅으로 박막을 형성한 후, 고분자 박막이 코팅된 기판을 아르곤 분위기의 핫플레이트에서 200°C의 온도로 1시간 동안 열처리 하였다. Atomic force microscope를 통해 측정된 고분자 박막의 최종적인 두께는 약 30 nm로 확인되었다. 마지막으로 고분자 반도체 박막위에 소스/드레인 전극을 형성하여, 하부

게이트/상부전극 구조의 박막트랜지스터를 완성하기 위해 열증착법으로 약 50 nm 두께의 금을 증착하였다. 그림 2(b)는 소스/드레인 전극을 위해 사용한 shadow mask를 보여주고 있다.

### 3. 결과 및 고찰

제작한 소자의 전기적 특성은 Labview 프로그램으로 제어되는 Keithley 236과 Keithley 2635에 연결된 진공 probe station을 사용하여 측정되었다. 그림 3은 각기 다른 3종의 DPP 고분자 (PDPPTPT, PDPP3T, 그리고 PDPP2T-TT) 기반 박막 트랜지스터에서 측정된 게이트 전압 - 드레인 전류 전달 곡선을 보여주고 있다. DPP 고분자 기반의 박막트랜지스터의 소스 전극은 접지시키고 드레인 전극에 -60 V의 전압을 가하면서 게이트 전극에 60 V에서 -60 V까지 -0.5 V씩 전압을 감소시켰을 때, 그림 3에서 나타낸 바와 같이 세 가지의 DPP 고분자 반도체 기반 트랜지스터에서 모두 공통적으로 양의 게이트 전압에서는 전류가 흐르지 않다가 음의 게이트 전압으로 진입하면서 점차 드레인의 전류가 증가하는 것을 확인할 수 있었다. 즉, 양의 게이트 전압을 가하여 음의 전하를 띠는 전자의 축적을 통해서는 DPP 고분자 채널의 전도성이 충분히 부여되지 않다가 음의 게이트 전압에서는 양전하인 정공이 충분히 축적되면서 전도성을 가지는 p-type 특성을 갖는다. 한편, 전달곡선에서 보인 각 박막 트랜지스터 내 정공의 포화 영역 전계효과 이동도는 아래의 식을 통해 PDPPTPT, PDPP3T, PDPP2T-TT에 대하여 각각  $\sim 0.43 \text{ cm}^2/\text{Vs}$ ,  $\sim 0.98 \text{ cm}^2/\text{Vs}$ , 그리고  $\sim 0.77 \text{ cm}^2/\text{Vs}$ 으로 계산되었다.

$$I_{DS} = \frac{W}{2L} \mu_{sat} C_{ox} (V_{GS} - V_{TH})^2 \quad (1)$$

여기서,  $W$ 는 채널의 폭,  $L$ 은 채널의 길이,  $\mu_{sat}$ 는 포화 전계효과 이동도,  $C_{ox}$ 는 단위 면적당 게이트 유전체의 정전용량,  $V_{TH}$ 는 문턱 전압을 나타낸다 [10].

그림 4에서는 DPP 고분자 기반의 트랜지스터의 소스 전극은 접지시키고 게이트 전압을 각각 0 V, -20 V, -40 V, -60 V로 고정시키면서 각 게이트 전압에서 드레인 전압을 0 V에서 -60 V까지 -0.5 V씩 감소시키면서 측정된 출력곡선을 보여주고 있다. 앞서 보인 그림 3의 전달곡선에서 예상할 수 있는 바와 같이 게이트 전압의 크기가 음의 방향으로 커짐에 따라 정공

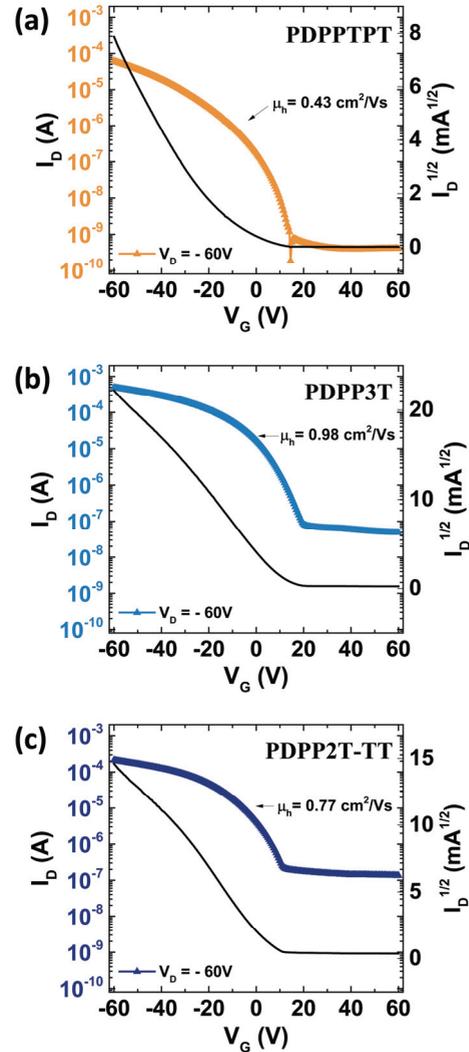
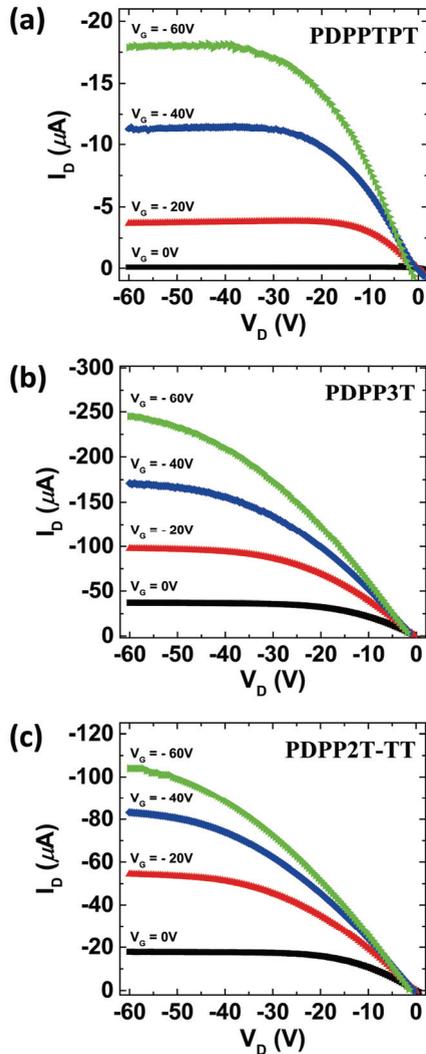


Fig. 3. Transfer characteristics of (a) PDPPTPT, (b) PDPP3T, and (c) PDPP2T-TT based polymer thin-film transistors at initial measurements.

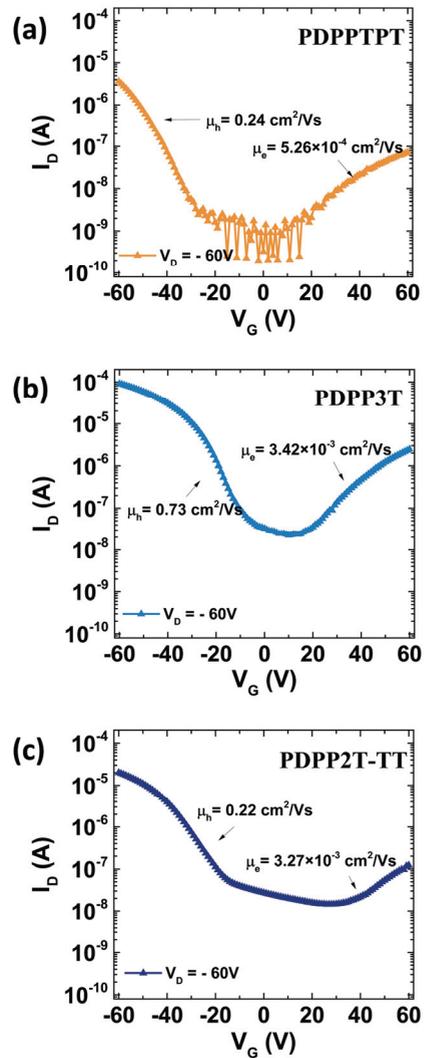
의 축적이 많아지면서 포화되는 드레인 전류의 크기가 단계별로 증가하는 것을 알 수 있다.

일반적으로 DPP 기반의 고분자 반도체의 경우, n-type 성질을 갖기 쉬운 전자받개(electron acceptor)인 DPP 유도체와 p-type 성질을 갖기 쉬운 benzene 또는 thiophene과 같은 전자주개(electron donor) 단위의 조합으로 이루어져 있기 때문에, 박막 트랜지스터의 활성층으로 DPP 계열의 고분자 반도체를 사용한 경우 n-type과 p-type의 전하 수송 특성을 동시에 갖는 양극성 특성을 보이는 것으로 보고되고 있다 [5,8,9]. 그러나 앞선 측정에서 확인된 바와 같이 본



**Fig. 4.** Output curves of (a) PDPPTPT, (b) PDPP3T, and (c) PDPP2T-TT based polymer thin-film transistors for pristine state.

연구에서 제작된 DPP 기반 고분자 반도체 박막 트랜지스터의 경우 양극성 특성이 나타나지 않고 오직 p-type 특성만 나타났다. 이는 제작된 소자가 공기 중에 노출되면서 공기 중의 수분(H<sub>2</sub>O)이 소자의 채널 안으로 확산되어 들어가서 전자의 수송을 방해하는 trap site로 작용하였기 때문으로 추측된다 [11-14]. 따라서, p-type 특성만 나타나고 있는 우리의 DPP 고분자 반도체 기반 트랜지스터에서 양극성 특성을 얻기 위해서는 확산되어 들어간 수분 분자의 제거가 필요하다. 이를 위해, 그림 3과 그림 4에서 보인 전기적 특성을 갖는 DPP 기반 고분자 박막 트랜지스터를 진공 오븐



**Fig. 5.** Transfer characteristics of (a) PDPPTPT, (b) PDPP3T, and (c) PDPP2T-TT after vacuum annealing.

에서 200°C의 온도로 24시간 동안 어닐링하였다.

그림 5는 어닐링 후, DPP 기반 고분자 박막 트랜지스터의 소스 전극은 접지하고, 드레인 전극의 전압을 -60 V로 고정시키면서 게이트 전압을 60 V에서 -60 V까지 -0.5 V씩 변화시킬 때 얻은 전달 곡선을 보여 주고 있다. 그림 5에서 보듯이 진공 오븐에서 어닐링을 한 후 재측정한 결과, 음의 게이트 전압뿐만 아니라 양의 게이트 전압에서도 전하가 축적되어 어닐링 전에는 나타나지 않았던 n-type 특성도 나타나는 것을 확인할 수 있었다. 한편, 어닐링 후 측정된 각 DPP 고분자 반도체 기반 박막 트랜지스터의 포화 영역 이동

도를 식 (1)을 사용하여 구한 결과, 정공 이동도는 PDPPTPT, PDPP3T, PDPP2T-TT에 대하여 각각  $\sim 0.24 \text{ cm}^2/\text{Vs}$ ,  $\sim 0.73 \text{ cm}^2/\text{Vs}$ , 그리고  $\sim 0.22 \text{ cm}^2/\text{Vs}$ 으로 계산되었고 전자 이동도는  $\sim 5.26 \times 10^{-4} \text{ cm}^2/\text{Vs}$ ,  $\sim 3.42 \times 10^{-3} \text{ cm}^2/\text{Vs}$ , 그리고  $\sim 3.27 \times 10^{-3} \text{ cm}^2/\text{Vs}$ 으로 계산되었다. 이 때, 한 가지 눈여겨 볼 점은 정공의 이동도가 어닐링 전보다 어닐링 후에 보다 낮은 값을 갖는다는 것인데, 이는 어닐링 후 전자의 trap site로 작용할 수 있는 수분들이 제거되면서 전자가 채널 내에 존재하게 되고, 이러한 전자들이 정공과 재결합하면서 정공의 양이 상대적으로 감소했기 때문으로 추측된다.

#### 4. 결론

본 연구에서는 DPP 기반 고분자 반도체 3종 (PDPPTPT, PDPP3T, PDPP2T-TT)으로 박막 트랜지스터를 제작하고, 제작한 소자의 어닐링 전, 후 전기적 특성을 측정하고 비교하였다. 그 결과, 어닐링 전에는 공기 중의 수분이 DPP기반 고분자 반도체 트랜지스터의 채널층으로 확산됨으로 인해 전자의 수송이 제약을 받아 n-type 특성이 나타나지 않았으나, 200°C의 온도로 24시간 동안 진공 오븐에서 어닐링한 이후에는 전자의 Trap site로 작용할 수 있는 수분이 효과적으로 제거되어 p-type과 n-type이 동시에 나타나는 양극성 특성을 보여주었다.

#### 감사의 글

이 논문은 부경대학교 2016년 자율창의학술연구비 (CD 2016-1223)에 의하여 연구되었음.

#### REFERENCES

- [1] G. Gelinck, P. Heremans, K. Nomoto, and T. D. Anthopoulos, *Adv. Mater.*, **22**, 3778 (2010). [<https://doi.org/10.1002/adma.200903559>]
- [2] T. Someya, *Stretchable Electronics* (Wiley-VCH Verlag GmbH & Co. KGaA, Weinheim) (2013) p. 271.
- [3] E. Cantatore, *Applications of Organic and Printed Electronics* (Springer, Heidelberg, 2013) p. 3. [DOI: <https://doi.org/10.1007/978-1-4614-3160-2>]
- [4] J. Jang, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **29**, 527 (2016). [DOI: <https://doi.org/10.4313/JKEM.2016.29.9.52>]
- [5] C. B. Nielsen, M. Turbiez, and I. McCulloch, *Adv. Mater.*, **25**, 1859 (2013). [DOI: <https://doi.org/10.1002/adma.201201795>]
- [6] J. Li, Y. Zhao, H. S. Tan, Y. Guo, C. A. Di, G. Yu, Y. Liu, M. Lin, S. H. Lim, Y. Zhou, H. Su, and B. S. Ong, *Sci. Rep.*, **2**, 754 (2012).
- [7] J. D. Yuen, J. Fan, J. Seifert, B. Lim, R. Hufschmid, A. J. Heeger, and F. Wudl, *J. Am. Chem. Soc.*, **133**, 20799 (2011). [DOI: <https://doi.org/10.1021/ja205566w>]
- [8] J. S. Lee, S. K. Son, S. Song, H. Kim, D. R. Lee, K. Kim, M. J. Ko, D. H. Choi, B. S. Kim, and J. H. Cho, *Chem. Mater.*, **24**, 1316 (2012). [DOI: <https://doi.org/10.1021/cm2037487>]
- [9] J. C. Bijleveld, V. S. Gevaerts, D. D. Nuzzo, M. Turbiez, S.G.J. Mathijssen, D. M. de Leeuw, M. M. Wienk, and R.A.J. Janssen, *Adv. Mater.*, **22**, E242 (2010). [DOI: <https://doi.org/10.1002/adma.201001449>]
- [10] S. M. Sze, *Physics of Semiconductor Devices, 2nd ed.* (John Wiley & Sons, New York, 1981) p. 442.
- [11] L. L. Chua, J. Zaumseil, J. F. Chang, E.C.W. Ou, P.K.H. Ho, H. Sirringhaus, and R. H. Friend, *Nature*, **434**, 194 (2005). [DOI: <https://doi.org/10.1038/nature03376>]
- [12] O. D. Jurchescu, J. Baas, and T.T.M. Palstra, *Appl. Phys. Lett.*, **87**, 052102 (2005). [DOI: <https://doi.org/10.1063/1.2001130>]
- [13] C. Goldmann, D. J. Gundlach, and B. Batlogg, *Appl. Phys. Lett.*, **88**, 063501 (2006). [DOI: <https://doi.org/10.1063/1.2171479>]
- [14] H. T. Nicolai, M. Kuik, G.A.H. Wetzelaer, B. de Boer, C. Campbell, C. Risko, J. L. Brédas, and P.W.M. Blom, *Nat. Mater.*, **11**, 882 (2012). [DOI: <https://doi.org/10.1038/nmat3384>]