내부 광전자방출 분광법을 이용한 Pt/HfO₂/p-Si Metal-Insulator-Semiconductor 커패시터의 쇼트키 배리어 분석

이상연 1 · 서형탁 1,2†

¹아주대학교 에너지 시스템학과, ²아주대학교 신소재 공학과

Characterization of the Schottky Barrier Height of the Pt/HfO₂/p-type Si MIS Capacitor by Internal Photoemission Spectroscopy

Sang Yeon Lee¹ and Hyungtak Seo^{1,2†}

¹Department of Energy Systems Research, Ajou University, Suwon 16499, Republic of Korea ²Department of Materials Science & Engineering, Ajou University, Suwon 16499, Republic of Korea

(Received October 19, 2016: Revised December 1, 2016: Accepted December 2, 2016)

Abstract In this study, we used I-V spectroscopy, photoconductivity (PC) yield and internal photoemission (IPE) yield using IPE spectroscopy to characterize the Schottky barrier heights (SBH) at insulator-semiconductor interfaces of Pt/HfO₂/p-type Si metal-insulator-semiconductor (MIS) capacitors. The leakage current characteristics of the MIS capacitor were analyzed according to the J-V and C-V curves. The leakage current behavior of the capacitors, which depends on the applied electric field, can be described using the Poole-Frenkel (P-F) emission, trap assisted tunneling (TAT), and direct tunneling (DT) models. The leakage current transport mechanism is controlled by the trap level energy depth of HfO₂. In order to further study the SBH and the electronic tunneling mechanism, the internal photoemission (IPE) yield was measured and analyzed. We obtained the SBH values of the Pt/HfO₂/p-type Si for use in Fowler plots in the square and cubic root IPE yield spectra curves. At the Pt/HfO₂/p-type Si interface, the SBH difference, which depends on the electrical potential, is related to (1) the work function (WF) difference and between the Pt and p-type Si and (2) the sub-gap defect state features (density and energy) in the given dielectric.

Key words internal photoemission spectorscopy, HfO₂, capacitor, MOS.

1. 서 론

최근 고 집적화 되고 단위 반도체 소자의 크기가 감소함에 따라, 금속-부도체-반도체(Metal-Insulator-Semicoductor, MIS) 커패시터와 금속-부도체-금속(Metal-Insulator-metal, MIM) 커패시터의 면적 당 전하 축적 요구량이 증가하여 고 유전상수 값(High-k)을 가지는 유전체의 역할이 중요해지고 있다.¹⁻²⁾ High-k 값을 가지는 초 박막 유전체는 집적화 된 반도체 소자에서 누설 전류를 효과적으로 제어 할 수 있는 확실한 방법이고, 이러한 누설 전류의 제어는 MIM 또는 MIS 커패시터에서 적절한 충

전보유 수준을 조정하기 위하여 필수적이다. 3-4) 누설 전류의 억제는 유전체 층의 에너지 밴드 구조 최적화와 커패시터에서의 계면 결함의 제어가 요구된다. 이 계면 결함 제어 기술은 현재 휘발성 메모리(Dynamic Random Access Memory, DRAM) 또는 MIS 커패시터의 전체두께가 sub-1x nm까지 내려오면서 중요해졌는데, 이는 결함이 주로 계면에서의 수 nm 영역에서 발생되기 때문이다. 5-6) 이러한 상황에서 계면 결함에 대한 분석은 기술적 난이도가 증대되며 동시에 소자 특성 개선에 중요한 요인이 되고 있다. 7) 여러 High-k 유전체 중에 HfO2는 높은 유전 상수 값(~25)을 가지며, 뛰어난 열적 안

†Corresponding author

E-Mail: hseo@ajou.ac.kr (H. Seo, Ajou Univ.)

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (http://creative-commons.org/licenses/by-nc/3.0) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

[©] Materials Research Society of Korea, All rights reserved.

정성 및 상대적으로 낮은 누설 전류 값을 가지고 있어 널리 사용된다. 하지만 High-k 물질들은 기본적으로 전 극과의 계면에 높은 결함을 가지고 있어 이에 대한 적 절한 분석을 통해 결함의 밀도와 에너지의 물리화학적 원인을 규명하고 이를 활용한 결함제어가 소자 특성 구 현에 매우 중요하다. 이러한 결함을 분석 할 수 있는 내 부 광전자 방출 분광법(Internal photoemission spectros-Ultra-violet photoelectron spectroscopy (UPS) 그리고 Spectroscopic Ellipsometer (SE) 등과 같은 소재 진성 특성을 측정하는 분광법과는 다르게 소자의 구동 상태 에서 결함을 분석 할 수 있는 방법이다.8-11) 본 연구에 서는, HfO,를 유전막으로 사용한 MIS 커패시터에서 금 속-부도체 간의 계면 결함을 소자 레벨에서 IPS을 이용 하여 분석하였다. 이에 따라 MOS 커패시터에서의 전계 의 증가에 따른 결함의 발생의 메커니즘을 분석하여 제 시하였다.

2. 실험 방법

본 연구에서는 $Pt/HfO_2/p$ -type Si의 MIS 커패시터 소자를 제작하기 위하여 Boron이 도핑된 Si(100) 웨이퍼 (<0,005 Ω ·cm)를 자연산화막을 제거하기 위해 DI water: HF를 50:1로 희석시킨 용액을 이용하여 1분간 에칭시키고, 아세톤과 에탄올을 이용하여 각각 1분간 세척하여 기판으로 사용하였다. HfO_2 의 증착을 위해 Hf의 전구체로 Tetrakis (ethlymethylamino) (TEMAHf) 소스를 이용하였고, 산소는 H_2O 를 사용하여 원자층 증착 장비 (Atomic-Classic, CN-1)로 100 Å의 두께를 증착하였다. 상부 Pt

전극은 E-beam evaporator를 이용하여 100 Å 두께로 빛의 투과가 가능하게 하여 0.5 mm² 면적으로 증착하였다. 제작된 MIS 커패시터 소자는 누설 전류 밀도와 정전 용량을 Keithly-4200SCS 장비를 이용하여 측정하였고, 전자밀도-전압은 ±3 V에서 DC bias로 측정을 실시하였고, 정전용량-전압은 100 kHz frequency에서 측정하였다. 상부 Pt 전극 면적인 0.5 mm²은 IPE를 측정하기위한 적합한 면적을 확보하기위하여 증착하였으며, IPE 장비는 본 연구팀이 자체 제작한 것으로, 장비의 구성은 150 Watt broadband Xenon Lamp에 monochromator를 연결하여 200 nm에서부터 1100 nm 까지 2 nm 단위로 광을 조사하고, 발생한 광전류를 파장별로 Keithley-4200SCS 장비를 이용하여 분석하였다.

3. 결과 및 고찰

제작된 MIS 커페시터는 기본적으로 낮은 누설 전류 밀도 및 높은 정전 용량 값을 보유해야 한다. Fig. 1(a)은본 연구에 사용된 MIS 커페시터의 기본 구조를 나타낸다.본 연구팀은 1 V 전압 조건에서 10⁻⁹ A/cm² 수준의낮은 누설 전류 밀도를 가지는 Pt/HfO₂/Si 구조 커페시터를 구현하였고 Fig. 1(b)에 나타내었다. Fig. 1(b)에서 전류 밀도가 양의 전압과 음의 전압에서 전류 밀도 값의 차이점이 발생하는데,이는 전자의 거동이 바뀌면서나타나는 현상으로 양의 전압을 인가하였을 경우 HfO₂/p-type Si 계면에서 전자가 이동하고 음의 전압을 인가하였을 경우는 Pt/HfO₂ 계면의 전자 거동이 관찰된다. 9,12) Fig. 1(b)에서 MIS의 커페시터의 정전 용량은 -1 V에서 0.65 μF/cm²로 나타났고,이력 곡선이 발생하지 않아 안

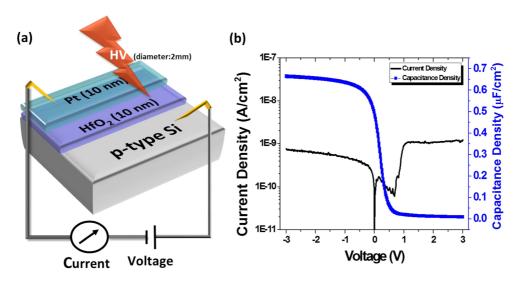


Fig. 1. Schematic of the MISM capacitor and IPE spectroscopy measurement set-up (a) and Current density-voltage graph (right side) and Capacitance density-voltage graph (left side) (b).

50 이상연·서형탁

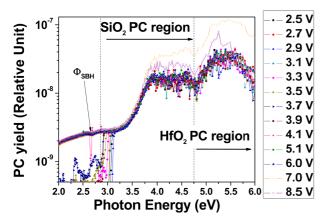


Fig. 2. Spectral curve of the Photoconductivity yield from HfO_2/p -type Si depends on the various positive bias from 2.5 V to 8.5 V.

정적인 HfO_2 기반의 MIS 커패시터를 구현한 것을 확인하였다. $^{7,11,13)}$ IPE는 파장 별 광 조사를 통한 금속/부도체 계면과 부도체/반도체 계면의 쇼트키 장벽 높이 (Schottky Barrier Height, SBH)를 분석하는 방법으로, Photoconductivity (PC)와 IPE 분광법은 이종접합 계면 연구에 효과적이다. $^{8-9,14)}$ PC yield는 전류 밀도를 통하여다음과 같은 식으로 구할 수 있다.

$$Y = \frac{J_{pc}\hbar\omega}{P} \tag{1}$$

여기서 J_p는 측정된 광전류 밀도, P는 광량, ħω는 광자 에너지, 그리고 Y는 PC yield를 의미한다. PC Yield는 2.5 에서부터 8.5 V까지 전압을 가변 하여 측정을 진행하였고, 이를 통해서, 전계의 변화에 따른 SBH의 위치를 파악 할 수 있다. 본 연구에서는 양의 값을 가지는 전압을 이용하여 IPE를 측정하였는데, 이는 전자의 이동을 파악하여 부도체/반도체 하부계면의 결함을 분석하기 위함이다. Fig. 2는 양의 전압 하에서 측정된 PC

Yield를 나타내며 이는 Pt/HfO₂/Si 적층 구조에서 광 에 너지에 따라 $Si \rightarrow HfO_2 \rightarrow Pt로$ injection된 전하에 의한 PC를 나타낸다. 광 에너지가 2.5 와 3.0 eV 사이에서 PC Yield가 감소하는 현상을 보이는데, 이것이 Si과 HfO? 계면에서의 SBH의 위치이고 이는 Si과 HfO2 전도대 바 닥 에너지 차이만큼의 빛을 받아 여기된 전자가 Si→ HfO2로 이동하여 발생하는 현상이다. 이는 양의 방향으 로 높은 전압을 가할수록 감소하는 현상을 보이는 데는 이는 HfO₂의 전도대의 image potential barrier가 감소하 면서 발생하는 현상이다. 8-9,15) 또한, 전압이 높아지면서 3.0 eV 이상의 광자 에너지가 조사 되었을 때 급격한 PC Yield의 증가를 확인 할 수 있는데, 이는 HfO2에서 발 생하는 광전류와 SBH를 넘어가서 발생하는 광전류의 값 이 합쳐져서 발생하는 것으로 내부 광전자 방출 현상과 는 무관하게 발생하는 현상이라고 할 수 있다. 이렇게 측정한 PC Yield는 IPE 분석을 통하여 내부 광전자 방 출 현상을 관찰 할 수 있으며, 다음과 같은 식을 이용 하다.

$$Y(\mathbf{h}v) \propto A(\mathbf{h}v - \Phi)^{p} \tag{2}$$

여기서 Y는 IPE Yield, A는 보정계수이다. 또한, p는 함수적 형태로 광전자가 방출되는 표면에 대한 여기된 캐리어 에너지 분포를 표현하는 것으로 부도체/반도체 계면에서는 3의 값을 가지며, 금속/부도체 계면에서는 2의 값을 가진다. Fig. 3(a)는 IPE Yield의 값을 전압 별로 나열하여 나타낸 것으로, 인가한 전압이 증가 할수록 3 eV에서 시작된 절벽 형상의 시작위치가 더 낮은 광자에너지 값에서 나타나다 사라지는 것을 확인 할 수 있다. 이는 HfO_2 에 인가되는 전압이 증가하면서 image potential barrier가 감소하여 SBH에서 전자가 많이 넘어가면서 나타나는 현상이다. 여기서 SBH에서 전자가 본

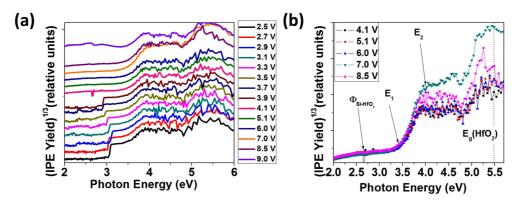


Fig. 3. Spectral curves of the IPE yield cube root plot from HfO₂/p-type Si as a function of the various positive bias with extended photon energy range at 2-6 eV (a) and analysis of the cube root plot of the IPE yield with positive bias where Φ_{Si-Hfo_2} is about 2.7 eV, E₁ is about 3.5 eV, E₂ is about 4.3 eV, and HfO₂ optical band gap is 5.4 eV (b), respectively.

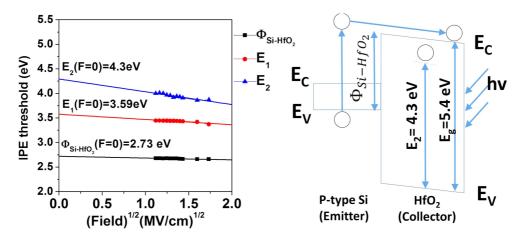


Fig. 4. The Schottky plot of IPE spectral thresholds as functions of the electric field strength in the HfO_2 at the interfaces of the p-type Si wafer. Line illustrate the determination of zero-filed barrier height (a). Schematic of the photon-excited electron transitions between the emitter and collector with positive bias (b). Transitions related to the IPE and insulator PC are indicated.

격적으로 넘어가기 시작하는 4.1 V 이후부터의 IPE Yield 의 비교를 Fig. 3(b)에 나타내었다. Fig. 3에서도 확인되 어지는 $\sim 2.6 \,\mathrm{eV}$ 부근은 $\Phi_{Si-Hfor}$ 이며, $\sim 3.5 \,\mathrm{eV}$ 에서 급격히 증가하는 IPE Yield E₁은 Si의 direct 밴드갭에서 여기 되는 전자로 인한 광전류 특성이며, 4.0 eV에서 생기는 E2 또한, Si의 interband로 인한 특성과 HfO2의 자체 결 함으로 인한 변화로 인하여 발생한다. 12,16-17) E₁은 direct 밴드갭으로 Si 내부에서 발생하는 특성으로 전압이 증가 하여도 큰 폭으로 변하지 않는다. 하지만 E₂는 인가되 는 전압에 큰폭으로 반응하는데, 이는 Si의 interband에 의한 영향도 존재하지만 산소 결핍과 얇은 박막 증착에 따른 결정성 부족으로 인한 HfO, 가전도대 밑에 존재 하는 shallow trap으로 전압의 인가에 따라 전하의 축적 에 따라 급격히 증가하는 것으로 전류-전압 곡선에서 급 격히 전류가 증가하는 현상을 통하여도 파악 할 수 있 다. 5.4 eV 부근의 IPE Yield는 HfO2의 광학적 밴드갭 으로 이론적으로 계산된 값과 거의 동일함을 알 수 있 다. Fig. 4(a)에서는 이러한 Φ_{Si-Hfo} , E_1 , E_2 의 위치를 외 삽법을 이용하여 전계가 0일 때의 위치를 파악하였다. 이 를 통하여 소자가 거동하지 않을 때 설계된 MIS 커패 시터 내에서의 HfO_2/Si 의 SBH와 HfO_2 에서 발생된 E_1 , E_2 위치의 eV 값을 알았고, Φ_{Si-Hfo} 는 2.73 eV, E_1 은 3.59 eV, 그리고 E₂는 4.3 eV로 근사되었다. 이를 통하여 여기 된 전자가 SBH을 넘어 흐르는 거동을 예상할 수 있고, HfO2의 결함으로 인한 성능 감소 요인을 분석, 증 명 할 수 있다. Fig. 4(b)에서는 앞서 분석한 특성들을 가지고 최종적인 HfO/p-type Si의 계면 밴드 모델을 제 시하였다. p-type Si에서 방출된 전자들이 SBH을 통하 여 방출되면 HfO2에서 그 전자가 포집되어 누설전류 및

광전류를 측정 할 수 있으며, ϕ_{Si-Hfo_2} 는 Si의 가전자대에서부터 방출되는 전자로, Si의 광학적 밴드갭은 1.1 eV으로 알려져 있으므로 SBH은 1.63 eVz HfO₂의 가전자대의 배리어 장벽을 가지고 있다. 18) 또한, HfO₂의 내부결함인 E_2 는 소자의 누설 전류를 증가시키는 요인으로실제 MIS 커패시터와 트랜지스터를 제작하였을 때 신뢰성 및 작동에 문제점을 일으킬 수 있다.

4. 결 론

본 연구에서는 IPE 분광법을 이용하여 MIS 커패시터 의 계면 결함에 대하여 분석하고자 하였다. ALD를 이 용하여 증착한 HfO₂을 10 nm 증착하였고, E-beam evaporator를 이용하여 반투명의 Pt 금속은 10 nm 증착하였 다. 제작된 MIS 커패시터는 전류-전압 곡선과 정전용량 -전압 곡선을 통하여 기초적인 특성을 파악할 수 있었 고, IPE 장비를 통하여 전압을 인가한 상태에서의 내부 광전자 방출 현상을 관찰 할 수 있었다. 특히 IPE 장비 를 통하여 측정된 PC Yield와 IPE Yield 분석을 통하여 MIS 커패시터가 전압을 인가하지 않은 상태에서의 거동 과는 다르게 image potential이 발생하여 더 낮은 값의 SBH 값을 보이는 것을 확인 할 수 있었다. 이는 실제 MIS 커패시터 소자를 설계하는데 있어서 IPE 분광법이 실제 소자의 결함에 대한 분석 및 해결 방법을 제시 할 수 있는 가능성을 보여준 것이다. MIS 커패시터의 IPE 분광법을 통한 분석을 통하여 MIS 커패시터 뿐만 아니 라 MIM 커패시터 및 다른 반도체 소자에도 적용이 가 능하며, 실제 소자 단위에서도 분석이 가능하여 다양한 분야로의 확장성 또한 보여주었다.

52 이상연·서형탁

Acknowledgement

This work was supported by the Nano·Material Technology Development Program (NRF-2014M3A7B40-49368) through the NRF funded by the Ministry of Science, ICT & Future Planning, Republic of Korea.

References

- G. Jegert, A. Kersch, W. Weinreich and P. Lugli, J. Appl. Phys., 109, 014504 (2011).
- S. K. Kim, S. W. Lee, J. H. Han, B. Lee, S. Han and C. S. Hwang, Adv. Funct. Mater., 20, 2989 (2010).
- H. J. Cho, Y. D. Kim, D. S. Park, E. Lee, C. H. Park, J. S. Jang, K. B. Lee, H. W. Kim, Y. J. Ki, I. K. Han and Y. W. Song, Solid-State Electron., 51, 1529 (2007).
- 4. J. Wu, L. F. Register and E. Rosenbaum, Reliability Physics Symposium Proceedings, 1999. 37th Annual. 1999 IEEE International, 389, (1999).
- C. Ho Jin, K. Young Dae, P. Dong Su, L. Euna, P. Cheol Hwan, J. Jun Soo, L. Keum Bum, K. Hai Won, C. Soo Jin, K. Young Jong, H. Il Keun and S. Yong Wook, Solid-State Device Research Conference, 2006. ESSDERC 2006. Proceeding of the 36th European, 146 (2006).
- S. Y. Lee, J. Chang, Y. Kim, H. Lim, H. Jeon and H. Seo, Appl. Phys. Lett., 105, 201603 (2014).

- L. Gerald, S. Hyungtak, L. Sanghyun, B. F. Leslie, D. U. Marc, L. Jan, L. Pat and B. Gennadi, Jap. J. Appl. Phys., 46, 1899 (2007).
- 8. V. V. Afanas'ev, Internal photoemission spectroscopy: principles and applications. Elsevier: (2008).
- 9. V. V. Afanas'ev and A. Stesmans, J. Appl. Phys., **102**, 081301 (2007).
- W. Göpel, J. A. Anderson, D. Frankel, M. Jaehnig, K. Phillips, J. A. Schäfer and G. Rocker, Surf. Sci., 139, 333 (1984).
- 11. N. V. Nguyen, O. A. Kirillov and J. S. Suehle, Thin Solid Films, **519**, 2811 (2011).
- 12. N. V. Nguyen, O. Kirillov, H. D. Xiong and J. S. Suehle, AIP Conference Proceedings, **931**, 308 (2007).
- Z. Haowei, G. Bin, Y. Shimeng, L. Lin, Z. Lang, S. Bing, L. Lifeng, L. Xiaoyan, L. Jing, H. Ruqi and K. Jinfeng, Simulation of Semiconductor Processes and Devices, 2009. SISPAD '09. International Conference on, 1, (2009).
- 14. V. V. Afanas'ev, M. Houssa, A. Stesmans and M. M. Heyns, J. Appl. Phys., **91**, 3079 (2002).
- 15. E. Y. Chan, H. C. Card and M. C. Teich, Quantum Electronics, IEEE Journal of, **16**, 373 (1980).
- L. F. Register, E. Rosenbaum and K. Yang, Appl. Phys. Lett., 74, 457 (1999).
- 17. J. Robertson, J. Vac. Sci. Technol. B, 18, 1785 (2000).
- 18. S. Furukawa and T. Miyasato, Phys. Rev. B, **38**, 5726 (1988).