

<https://doi.org/10.7236/IIBC.2017.17.6.51>

IIBC 2017-6-7

DDS를 이용한 Ka 대역 소형 레이다용 주파수합성기

A Frequency Synthesizer for Ka band compact Radar using DDS

안세환*, 이만희*, 김홍락*, 권준범*, 최영락**, 김종호**

Se-Hwan An*, Man-Hee Lee*, Hong-Rak Kim*, Jun-Beom Kwon*,
Young-Rak Choi**, Jong-Ho Kim**

요약 본 논문에서는 Ka 대역 소형 레이다용 주파수합성기를 제안하였다. 제작된 주파수합성기는 시스템에서 요구하는 다양한 파형을 생성하고 고속의 파형 및 주파수 전환을 위해 DDS를 적용하였다. 소형화를 위해 Ku 대역에는 MMIC를 최대한 적용하여 Ka 대역 회로를 소형 집적화 하였고 파형발생부 과 주파수 상향 변환부를 하나의 모듈로 하여 설계 제작하였다. 제안된 주파수합성기는 선형 주파수 변조 파형 과 위상변조 가능한 주파수 변조 연속 파형 등 발생이 가능하고, 대역폭 1GHz, 주파수 전환 속도 0.191 μsec , 1 kHz 오프셋(offset)에서 -89.16 dBc/Hz의 위상잡음, 불요파 -50.9 dBc가 측정되었다.

Abstract In this paper, we designed a frequency synthesizer using DDS (Direct Digital Synthesizer) for Ka-band compact Radar. DDS is applied to generate various waveform and to cover high-speed frequency sweep. In order to reduce size, waveform generator and Ka band frequency up-converter are integrated in one module. Proposed frequency synthesizer provides LFM(Linear Frequency Modulation) waveform and Phase modulated FMCW (Frequency Modulation Continuous Wave) waveform. It is observed that fabricated synthesizer performs 0.191 μsec frequency switching time and -89.16 dBc/Hz phase noise at offset 1 kHz.

Key Words : Ka-band, Frequency Synthesizer, DDS, Phase Modulation waveform

1. 서 론

주파수합성기는 레이다 시스템에서 소요되는 각종 주파수 신호들을 생성하고, 각 신호들은 필요한 파형, 일정 전력레벨, 대역폭 특성을 갖는다.

이러한 주파수합성기를 구현하는 방법은 일반적으로 직접 합성법, 간접 합성법, 하이브리드 합성법으로 나눌

수 있다.^[1] 대표적인 직접/간접 합성법에는 직접/간접 아날로그 합성법과 직접/간접 디지털 합성법으로 있고 하이브리드 합성법에는 직접 아날로그 합성법과 직접 디지털 합성법을 결합한 구조와 간접 아날로그 간접 합성법과 직접 디지털 합성법을 결합한 구조가 있다. 직접 아날로그 합성법은 위상잡음이 낮은 기준신호 발생기 선택이 가능하여 낮은 위상잡음 특성의 합성이 가능하지만 다양

*정회원, LIG 넥스원(주)

**정회원, 제트에이치티(주)

접수일자: 2017년 10월 23일, 수정완료: 2017년 11월 23일

게재확정일자: 2017년 12월 8일

Received: 23 October, 2017 / Revised: 23 November, 2017 /

Accepted: 8 December, 2017

*Corresponding Author: an.sehwan@lignex1.com

Dept. of Seeker R&D Lab, LIG Nex1 Co., Ltd. Korea.

한 종류의 불요파가 존재하고 이를 제거하기 위한 회로가 추가되어 하드웨어가 복잡해지는 단점이 있다. 직접 디지털 합성법은 고속의 주파수 스위칭 과 고 분해능의 주파수 발생이 용이하고 소형 구현이 가능한 장점이 있으나 동작 주파수가 제한되고 불요파가 높은 단점이 있다.^[2] 간접 아날로그 합성법은 일반적으로 PLL (Phase Locked Loop)로 불리며 불요파 신호 레벨특성이 우수하고 직접합성법보다 스위칭 시간이 느리며 동기회로가 필요하고 VCO 위상잡음에 제약이 존재하므로 고속으로 동작하는 코히어런트 펄스 도플러 레이더용으로 사용하기에는 한계가 있다.^[2] 간접 디지털 합성법은 불요파 특성이 우수하고 고 분해능 주파수 합성이 가능하나 주파수 스위칭 시간이 매우 느리고 VCO 와 디지털 회로들에 의해 위상잡음이 저하되는 단점이 있다. 본 논문에서는 주파수 스위칭 시간이 우수하고 극히 미세한 주파수 분해능 구현이 가능한 직접 아날로그 합성법과 직접 디지털 합성법이 결합한 구조를 적용하였다. 직접 디지털 합성구조가 적용되어 다양한 표적에 대하여 대응할 수 있는 다양한 파형을 고속으로 발생 가능하고 높은 분해능 특성이 구현되었다. 다양한 파형 중 LFM (Linear Frequency Modulation) 파형, 위상변조 가능한 FMCW (Frequency Modulation Continuous Wave) 파형을 선택하였다.

II. 주파수합성기 설계 방안

표 1은 본 제안된 주파수 합성기 출력 중 송신신호에 대한 기본 목표 성능이다.

표 1. 주파수 합성기 기본 목표 성능
Table 1. Specification of Frequency synthesizer

항 목	설계 목표
주파수 및 대역폭	Ka-band ± 500 MHz
Frequency Step Size	≤ 5 MHz
주파수 스위칭 속도	≤ 1 μsec
출력 전력	+15 dBm ± 2 dB
출력 파형	LFM, FMCW(위상변조)
Phase Noise (Offset 1kHz)	≤ -80 dBc/Hz
불요파	≤ -40 dBc

주파수합성기는 그림 1과 같이 기준 주파수 생성부,

파형 발생부, 직접 주파수합성부 와 Ka band 생성부로 구성 구성된다. 기준 신호 생성부에서는 진동 민감도 $1 \times 10^{-9}/g$ 의 크리스털을 이용하고 온도 보상 회로를 적용하여 100 MHz 출력을 가지는 TCXO를 자체 제작하였다. TCXO 출력을 이용하여 Ka 대역 생성부에 사용되는 PLVCO 기준신호 및 시스템 기준 신호를 발생하고 SRD(Step Recovery Diode)와 주파수채배기를 이용하여 파형 발생부의 AD9914 기준 신호 와 주파수합성기 내부에서 필요로 하는 2.7 GHz(f_{SYSCLK}), X.X GHz 주파수를 생성하였다.

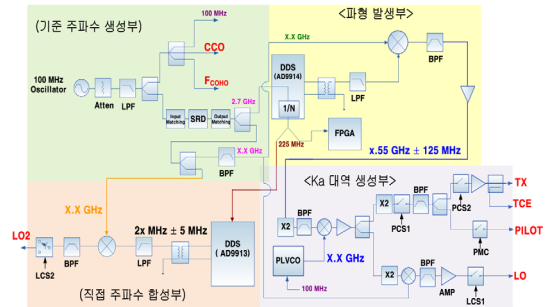


그림 1. 주파수합성기 블럭도
Fig. 1. Block diagram of Frequency Synthesizer

파형 발생부에서는 AD9914을 사용하여 중심주파수 150 MHz 대역폭 250 MHz 신호를 생성하고 LFM, 위상 변조 FMCW, 파형을 생성하도록 구현하였다.

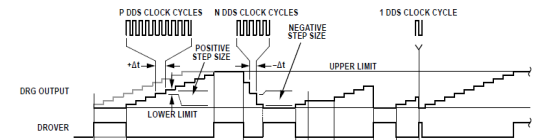


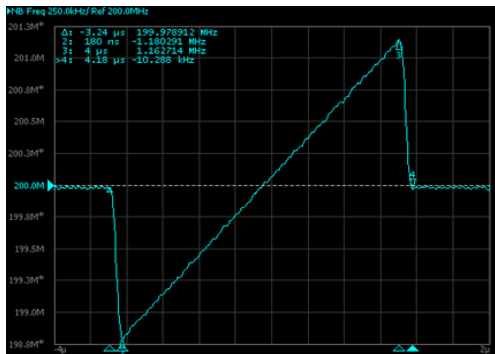
그림 2. DDS 파형 발생도
Fig. 2. Waveform diagram of DDS

AD9914을 포함한 DDS는 그림 2처럼 파형을 발생하고 아래 수식[3]과 같이 DDS의 시스템 클럭(f_{SYSCLK})에 의해 Δt 가 결정된다. 본 논문에서 적용된 기준신호는 2.7 GHz이므로 한 스텝당 8.8 nsec가 되어 진다.

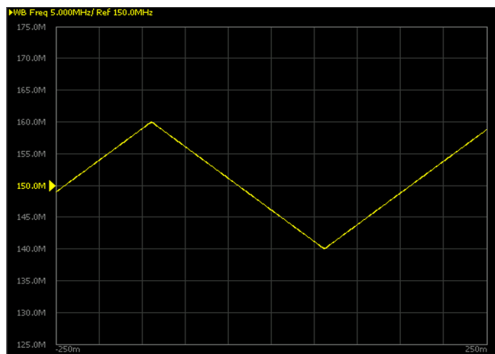
$$\Delta t = \frac{24}{f_{SYSCLK}} \quad f_{SYSCLK}: AD9914 \text{ 기준신호} \quad (1)$$

$$\text{주파수스텝} = \left(\frac{M}{2^{32}}\right) f_{SYSCLK} \quad M: \text{출력주파수} \quad (2)$$

AD 9914 에서 발생된 신호는 기준 신호 생성부 X.X GHz 신호와 혼합하고 상향 변환된 신호 만 추출하여 Ka 대역 생성부의 IF 신호로 사용하였다. 직접 디지털 주파수 합성부는 AD9913을 사용하여 FMCW, CW 신호 생성이 가능한 LO2 신호를 생성하였다. AD9914 내부의 주파수 분배회로를 이용하여 생성된 신호를 AD9913 기준 신호로 사용하였고 이 신호로 중심주파수 2x MHz 대역폭 10 MHz 신호를 생성하였다. 기준 신호 생성부의 X.X GHz 신호와 혼합하여 최종 LO2 신호를 생성하였다. 이 LO2 신호는 시스템 중간주파수신기 LO로 사용되며 시스템에서 요구하는 CW 신호 및 주파수 변조가 가능한 FMCW 신호 생성이 가능케 하였다. 그림 3,4는 DDS data 및 제어신호를 주파수합성기에 인가했을 때 파형발생부의 LFM, 위상변조 FMCW의 출력파형 직접 디지털 합성부(LO2 신호)의 FMCW와 위상잡음을 측정한 결과이다.



(a) LFM 측정 파형
 (a) Measured LFM waveform

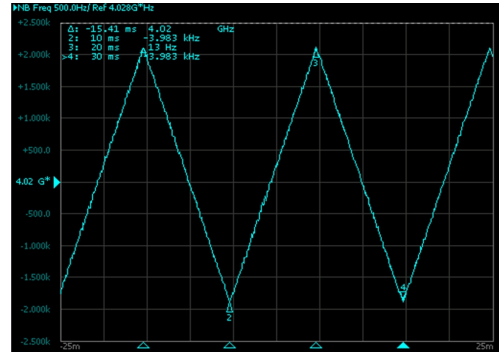


(b) FMCW 측정 파형
 (b) Measured FMCW waveform

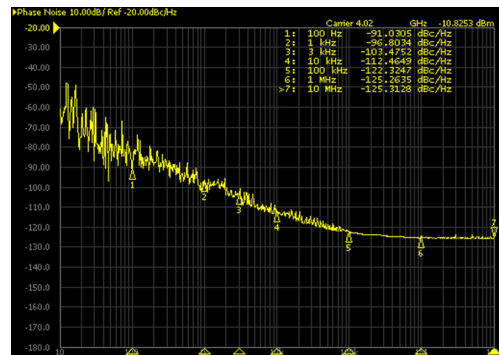


(c) FMCW 180° 위상변조 측정
 (c) Measured Bi-phase Modulated FMCW

그림 3. 파형발생부 출력 파형
 Fig. 3. Measured output waveform



(a) FMCW 측정 파형
 (a) Measured LFM waveform



(b) 위상잡음 측정 결과
 (b) Measured Phase Noise

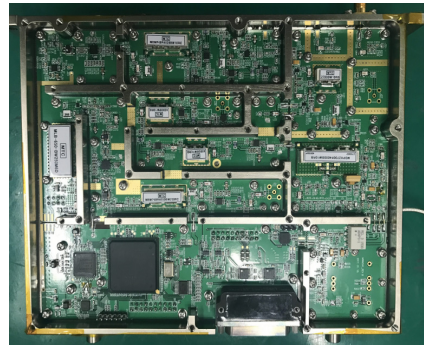
그림 4. Lo2의 출력 파형 및 위상잡음
 Fig. 4. Measured output waveform & Phase Noise of Lo2

Ka 대역 생성부에서는 PLVCO 출력과 파형 발생부 출력을 혼합한 후 총 4체배 하여 중심주파수 $3x.x$ GHz 대역폭 1 GHz의 TX 관련 신호와 동일 대역폭에 중심 주파수 $3x.x$ GHz의 LO1 신호를 생성하였다. TX 관련 신호는 시스템 송신출력의 입력신호가 되는 TX, 수신 경로 점검을 위한 PILOT, 시스템 시험용 신호인 TCE로 구성된다. 또한 Ka 대역 생성부에 있는 스위치는 각 출력들을 CW 모드나 Pulse 변조된 신호로 동작하게 한다.

Ka 대역 신호를 생성하기 위하여 먼저 파형 발생부 출력을 2체배 한 후 이 신호를 PLVCO와 혼합 신호들의 출력을 혼합하였고 이 신호를 다시 2체배 하여 TX 관련 신호를 생성하였다. 또한 TX 관련된 신호에서 X GHz 만큼 하향 변화 하여 $3x.x$ GHz의 LO1 신호를 생성하였다. Ka 대역 생성부의 위상 잡음은 파형 발생부 신호와 PLVCO 신호가 혼합된 신호에 4 체배된 결과지만 PLVCO 위상잡음이 파형 발생부 위상잡음보다 10 dBc 이상 높으므로 Ka 대역 생성부의 위상 잡음은 PLVCO 위상잡음에 의해 결정된다. 또한 Ka 대역 회로의 직접화 및 손실을 최소화 하기 위해 PCB 상에 직접 장착이 가능한 MMIC 형태의 부품을 다수 적용하였다. 일반적으로 Ka 대역 생성부의 각 부품 및 모듈들은 캐리어를 이용하여 장착되는데 이때 각 캐리어들 사이에는 기판의 두께 만큼 깊이가 발생하고 각각의 캐리어 사이에 간격이 발생하게 된다. 이런 간격 및 깊이에 의해 부정합이 발생하고 이런 부정합으로 인해 주파수가 높아질수록 반사손실은 커지게 된다. 부득이 하게 필터 입출력 부분에만 이런 부정합이 발생하였으나 연결 시 CPW 형태의 구조를 이용하여 손실을 최소화 하였다.

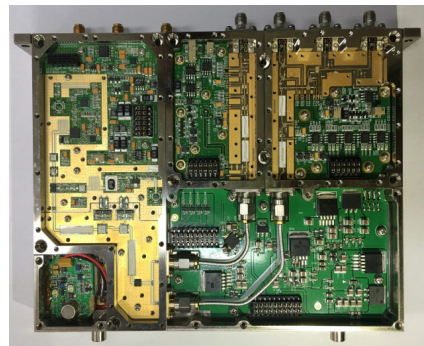
III. 주파수합성기 제작 및 측정결과

상기 설계 내용을 바탕으로 그림 5과 같이 Ka 대역 주파수합성기 제작하였다. 기존 주파수 생성부, 파형 발생부, 직접 주파수 합성부, 전원 및 제어 회로는 FR4를 이용하여 제작하였고 Ka 대역 생성부는 MMIC 형태의 부품을 다수 적용하였고 PCB Duroid-6010을 사용하여 제작하였다.



(a) 파형발생부

(a) Waveform generation part



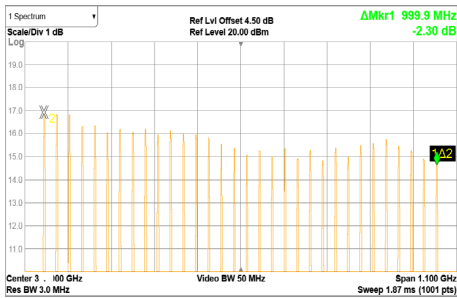
(b) Ka 대역 생성부

(b) Ka band signal generation part

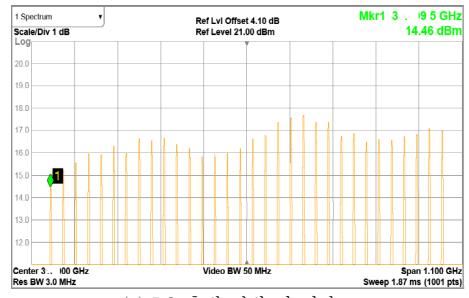
그림 5. Ka 대역 주파수 합성기 제작 형상

Fig. 5. fabricated Ka band frequency synthesizer

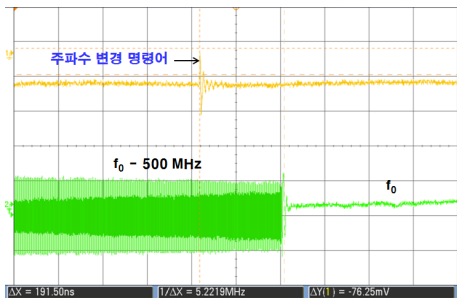
그림 6는 TX 신호의 출력 전력, 주파수 스위칭 속도, 위상잡음, 불요파에 대한 측정 결과이다. 이 중 주파수 스위칭 속도는 주파수 제어 신호 기준으로 주파수가 변경되는 시간을 측정한 결과이다. 측정 방법은 주파수합성기 출력 주파수를 최소 주파수로 설정하고 신호발생기 출력을 중심주파수(f_0)로 설정한 후 두 신호를 하향 변환하여 500 MHz 까지 신호를 낮춘다. 이후 주파수합성기 출력을 중심주파수(f_0)로 변경하여 주파수 변경 명령어 기준으로 하향 변환된 신호가 0 Hz로 변경되는 시점을 측정하였다. 측정 결과는 0.191 nsec로 고속으로 주파수가 변경되는 것을 확인하였다. 위상잡음은 목표값보다 우수한 1 kHz 오프셋(offset)에서 약 -89 dBc/Hz, 100 kHz 오프셋(offset)에서 -101 dBc/Hz가 측정되었다. 출력전력은 $+15.8$ dBm \pm 1.2 dB, 불요파는 -50 dBc가 측정되었다.



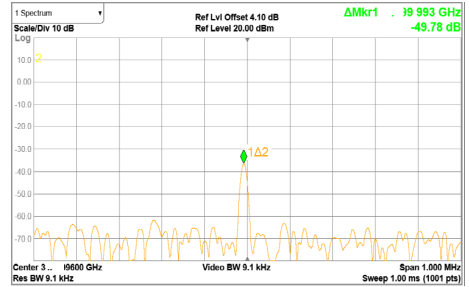
(a) TX 출력 전력 및 평탄도
 (a) output power & Flatness of TX



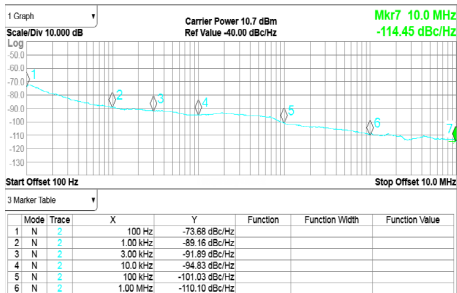
(a) LO 출력 전력 및 평탄도
 (a) output power & Flatness of LO



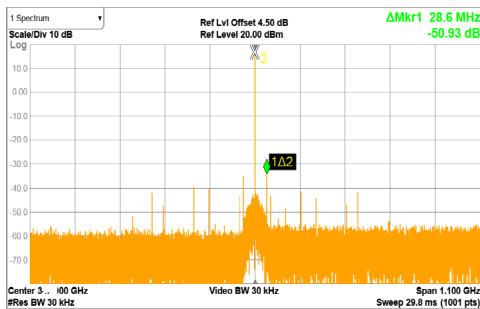
(b) 주파수 스위칭 시간
 (b) Frequency switching time



(c) LO1 신호(중심 주파수)에서 TX 누설 신호레벨
 (c) TX leakage output power at LO1(center frequency)



(c) TX 위상잡음
 (c) Phase Noise of TX



(d) 불요파
 (d) spurious

그림 6. TX 측정 결과
 Fig. 6. Measured signal of TX

그림 7. LO1 측정 결과

Fig. 7. Measured signal of LO1

그림 7은 Ka 대역 출력 중 LO1 에 대한 측정 결과이다. 출력 전력 출력은 $+15.2 \text{ dBm} \pm 0.5 \text{ dB}$, LO1 신호에서 TX 누설 신호는 -50 dBc 으로 측정되었다. LO1에서 TX 누설 신호 레벨을 확인해야 하는 이유는 시스템이 하나의 안테나를 가지고 송/수신을 수행하기 때문에 수신 시 수신기 LO1 신호에 높은 TX 누설 신호가 인가되면 누설신호를 표적신호로 인지할 수 있는 상황이 발생할 수 있기 때문에 누설신호를 확인해야만 한다. 불요파, 위상잡음 성능은 TX 신호와 비슷한 경향을 보였다.

표2는 목표성능 대비 측정 결과를 비교하였고 내용과 같이 목표성능을 만족하는 것을 확인하였다.

표 2. 주파수 합성기 측정 결과

Table 2. measured values of Frequency synthesizer

항 목	설계 목표	측정 결과
주파수 및 대역폭	Ka band $\pm 500 \text{ MHz}$	Ka band $\pm 500 \text{ MHz}$
주파수 스텝	$\leq 5 \text{ MHz}$	$\leq 5 \text{ MHz}$
주파수 스위칭 속도	$\leq 1 \mu\text{sec}$	0.191 μsec
출력 전력	$+15 \text{ dBm} \pm 2 \text{ dB}$	$+15.8 \text{ dBm} \pm 1.2 \text{ dB}$
출력 파형	LFM, FMCW	LFM, FMCW
Phase Noise (Offset 1 kHz)	$\leq -80 \text{ dBc/Hz}$	-89 dBc/Hz
불요파	$\leq -40 \text{ dBc}$	-50.9 dBc

표3에서 기존 발표된 주파수합성기 논문과 비교하였듯이 본 주파수합성기는 자체 파형 생성이 가능하고 DDS chip 출력을 바로 적용하였기 때문에 PLL 구조가 적용된 비교논문들에 비해 월등히 빠른 주파수 스위칭 속도, 주파수 해상도를 확보하였고 위상잡음도 비교논문들에 비해 향상된 성능을 확인하였다.

표 3. 성능 비교

Table 3. Performance comparison of Frequency synthesizer

참고 문헌	주파수 [GHz]	위상잡음 [dBc/Hz]		주파수 스위칭 속도 [usec]	대역폭 [MHz]	출력 파형
		@ 1kHz	@ 10 kHz			
[4]	35	-83	-	< 15 (Lock time)	CW	CW
[5]	3x.x	-68.69	-93.61	0.9	1000	CW
[6]	3x.x	-68	-82	0.7	500	CW
제안된 주파수합성기	3x.0	-89.16	-94.8	0.2	1000	LFM, FMCW

IV. 결론

본 논문은 DDS chip AD9914 과 AD9913을 적용하여 외부에서 인가되는 파형 없이 DDS 제어를 통해 시스템에서 원하는 LFM 파형, 위상변조 가능한 FMCW 파형 등을 고속으로 생성할 수 있는 주파수합성기를 설계 제작하였다. 또한 소형화를 고려하여 파형발생부 와 주파수 상향 변환부를 하나의 모듈로 하여 설계 제작하였고 CPW 구조를 적용하여 Ka 대역 부품들의 부정합에 의해 발생하는 손실을 최소화하도록 설계하였다. 또한 MMIC 를 최대한 적용하여 Ka 대역 회로를 소형 직접화 하였다. 향후에는 레이더 체계 및 유도탄 체계 환경 특히 위상잡음이 민감한 진동환경에 적합한 주파수합성기 구조에 대해서도 연구할 예정이다.

References

[1] James A, Crawford, Frequency Synthesizer Design Handbook, Artech House. 1994.
 [2] Dong-Sik Kim, Hang-Soo Lee, Jong-Pil Kim, Seon-Ju Kim, "Design and Modeling of a DDS

Driven Offset PLL with DAC" The Journal of the Institute of Internet, Broadcasting and Communication(JIIBC), Vol.12 No.5, pp.1-9, Oct 2012
 DOI: <https://dx.doi.org/10.7236/JIWIT.2012.12.5.1>.

[3] AD9910, AD9913 datasheet, Analog Devices. Inc. Available: <http://www.analog.com>
 [4] M. Xiaohua, D. Hao, J. Chuangxin, and M. Fan, "A low phase-noise Ka-band frequency synthesizer", *Microwave Conference Proceeding*, pp. 1-3, 2011.
 [5] Ju-Hyun Lim, Hae-Jin Han "A Low Phase-Noise Ka-Band Hybrid Frequency Synthesizer for Millimeter Wave Seeker", *The Journal of Korean Institute of Electromagnetic Engineering and Science* 22(11), 2011.11, pp 1117-1124
 [6] Ju-Hyun Lim, Seong-Sik Yang, and Sung-Chan Song, "A Compacted Ultra-fast Ka-band Frequency Synthesizer for Millimeter Wave Seeker" *The Institute of Electronics Engineers of Korea-Telecommunications* 49(1).2012.1 pp 85-91

저자 소개

안 세 환(정회원)



- 2004년 2월 : 숭실대학교 정보통신공학과 (공학사)
- 2006년 2월 : 숭실대학교 정보통신공학과 (공학석사)
- 2007년 1월~현재 : LIG넥스원(주) 선임연구원
 <주 관심분야> : 초고주파 회로 설계, 마이크로파 송수신기, 마이크로파 탐색기

이 만 희(정회원)



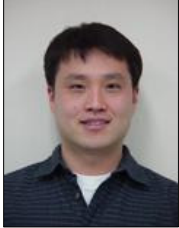
- 2007년 2월 : 충남대학교 전기정보통신공학부 (공학사)
- 2009년 2월 : 충남대학교 전자공학과 (공학석사)
- 2009년 1월~현재 : LIG넥스원(주)선임연구원
 <주 관심분야> : 마이크로웨이브 탐색기, 초고주파 회로 및 시스템

김 홍 락(정회원)



- 2007년 2월 : 충남대학교 전기정보통신 공학부 (공학사)
 - 2009년 2월 : 충남대학교 전파공학과 (공학석사)
 - 2009년 1월~현재 : LIG넥스원(주)선임 연구원
- <주 관심분야> : 마이크로웨이브 탐색기, 초고주파 회로 및 시스템

권 준 범(정회원)



- 1997년 2월 : 연세대학교 전기전자공학과 (공학사)
 - 1999년 2월 : 포항공과대학교 전자전기 공학과 (공학석사)
 - 1999년 2월~현재 : LIG넥스원(주) 수석연구원
- <주 관심분야> : 마이크로파 신호처리 기, 마이크로파 탐색기 등

최 영 락(정회원)



- 1999년 2월 : 광운대학교 전파공학과 (공학사)
 - 2003년 2월 : 광운대학교 전파공학과 (공학석사)
 - 2008년 1월~현재 : (주)제트에이치티 수석연구원
- <주 관심분야> : 초고주파 회로 설계, 마이크로파 송수신기

김 종 호(정회원)



- 2006년 2월 : 순천향대학교 정보통신 공학과 (공학사)
 - 2010년 2월 : 성균관대학교 정보통신 공학과 (공학석사)
 - 2012년 1월~현재 : (주)제트에이치티 선임연구원
- <주 관심분야> : 초고주파 회로 설계, 주파수합성기