

노광 장치 시뮬레이터 개발

김대정 · 박윤정 · 정태호[†]

Development of a Mask Aligner Simulator for Education

Dae Jeong Kim · Yun Jeong Park · Taeho Jung[†]

ABSTRACT

With the advances in and expansion of the semiconductor and display businesses in Korea the demand of the engineers in such fields is increasing. Keeping pace with the trend, the semiconductor courses in undergraduate not only include the newest technologies in addition to the fundamental theories but fabrication related technologies as well in order to produce engineers with practical knowledge. However, since semiconductor fabrication requires expensive equipment and materials in a clean room, laboratory class can't be provided in undergraduate. To overcome this limitation actual fabrication processes are recorded in video and played in class. In addition, 3D visualization of fabrication processes can be used.

Key words : Semiconductor process, Educational simulation, 3D Visualization, Photolithography

요약

우리나라의 반도체와 디스플레이 산업의 발전으로 해당 분야에 대한 인력 수요가 더욱 활발해지고 있다. 이에 따라 학부의 반도체 수업에서는 기존의 이론에 최신 기술 동향뿐만 아니라 현장 중심형 실무 인재 양성을 위해 반도체 제작 공정도 심도 있게 다루고 있다. 하지만, 반도체 공정은 클린룸 안에 설치된 장비들과 고가의 재료들이 필요하기 때문에 대규모로 진행되는 학부 교육에서 공정 실습이 제공되기는 어렵다. 이 한계를 극복하기 위해 실제 공정이나 공정 이론을 시각화한 동영상 등이 보조 자료로서 사용되고 있으나, 실습으로 대체할 교보재로서는 부족하다. 본 연구에서는 이론 중심의 학부 교육에 간접적인 반도체 공정 실습을 제공하기 위해 3차원 기반의 가상 클린룸을 구현하고, 반도체 공정에서 가장 많이 사용되는 노광 장비에 대한 시뮬레이터를 구현하여 사진 공정 베이에 설치하였다. 본 연구에서 구현하는 공정 시뮬레이터는 학부 교육에서 다루는 이론을 시각화하는데 중점을 두었으며, 포토 마스크와 실리콘 웨이퍼의 정렬과 노광 공정의 진행 따른 감광제의 국부적 변화를 시각화하였다. 개발된 시뮬레이터는 모바일 기기 등과 같은 저성능의 컴퓨팅 환경에서도 실행될 수 있도록 메모리 사용을 최소화하여 실용성을 극대화 하였다.

주요어 : 반도체 공정, 교육용 시뮬레이션, 3차원 시각화, 노광 공정

1. 서론

국내 반도체 산업은 세계 반도체 산업을 주도할 정도로 기술이 급격히 발전하고 있으나(Kim, S.-Y. et al.,

2015), 이에 비해 이론 중심의 학부 교육에 이러한 변화를 적절히 반영하는데 어려움이 있다. 반도체 공정은 장비와 재료가 고가이며, 유지비용이 매우 높은 클린룸에서만 진행할 수 있기 때문에 학부의 반도체 관련 교과들에서는 이론 위주의 학습내용을 다루게 되며, 공정은 사진이나 동영상 등을 통해 간접적으로 학습을 하게 된다. 반도체 산업에서 인력의 상당수를 학부 졸업생으로 충당하고 있는 현실에서 이러한 교육 방법은 부족한 부분이 있다.

직접적인 실습이 어려운 교육 환경에 대한 보완 방안으로 컴퓨터 기반의 가상 교육 방법이 있으며, 이를 컴퓨

* 이 연구는 서울과학기술대학교 교내연구비의 지원으로 수행되었습니다.

Received: 23 November 2017, Revised: 21 December 2017, Accepted: 21 December 2017

[†] Corresponding Author: Taeho Jung

E-mail: taeho.jung@seoultech.ac.kr

Dept. of Electronic and IT Media Eng., Seoul National University of Science and Technology, Seoul, Korea

터 그래픽스를 사용한 시청각 자료와 시뮬레이션 툴을 사용하는 방법으로 나눌 수 있다(Song et al., 2010). 컴퓨터 그래픽스를 사용하면 반도체 공정에서 발생하는 실제로 가시화할 수 없는 물리·화학적 현상을 시각화하여 교육의 효과를 높일 수 있다(Wu et al., 2001; Han et al., 2009). 하지만 이 방법은 학습자가 공정을 제어할 수 없기 때문에 기존의 단방향 이론 교육의 범주 내에 있다고 볼 수 있다. 따라서 공정을 제어할 수 있는 기능이 구현된 양방향 시뮬레이션 툴이 제공된다면 학습자가 습득한 이론을 실험해 볼 수 있게 되어 유사 실습이 가능해지는 장점이 생긴다. 이러한 반도체 공정 시뮬레이션 툴들은 정확도가 높고 유용하지만(Michael et al., 2005), 운용에 필요한 컴퓨터가 고가이기 때문에 학부 교육에서 제공하기에 부담이 될 수 있다. 또한, 학부 교육 수준 대비 성능이나 기능들이 필요 이상으로 구현된 면이 있으며, 공정의 진행 과정을 보여주는 시각화 기능이 부족하다. 따라서 개략적인 수준에서 공정을 유사적으로 실습할 수 있으며, 공정 중에 발생하는 물리·화학 반응을 실시간으로 3차원으로 시각화해 주는 시뮬레이션 툴은 이론 중심의 학부 교육에 큰 도움이 될 것이다.

본 연구는 학부 교육 내용에 부합하는 다양한 반도체 공정 장비들을 가상의 클린룸에 구현하는 시뮬레이션 툴 개발을 목표로 하며, 본 논문에서는 반도체 8대 공정 중 사진 공정(May et al., 2006)에 사용되는 노광 장치(mask aligner)를 구현한 결과를 보고한다. 노광 장치는 반도체 공정 중 가장 중요하고 많이 사용되는 사진(photolithography) 공정에 사용되는 장치로서 Fig. 1과 같이 포토마스크에 그려진 패턴을 실리콘 웨이퍼 위에 도포된 감광제(photoresist)로 회로의 패턴을 옮기는 장치

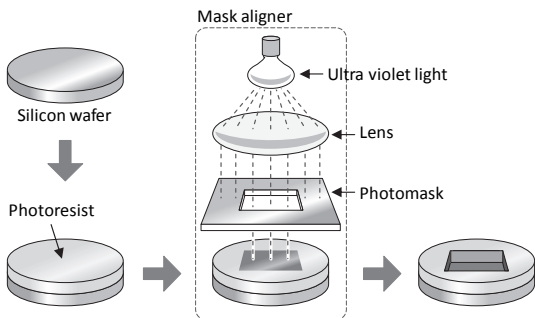


Fig. 1. Transferring a circuit pattern from a photomask to photoresist using a mask aligner. A photomask with a pattern is used to selectively expose photoresist to ultra violet light. The exposed area undergoes structural change and is then removed by a develop process.

이다. 일반적으로 반도체 공정에서 진행되는 물리적·화학적 작용들은 실리콘 웨이퍼 표면 전체에 동일하게 적용되므로, 표면의 일부분에 선택적인 공정을 적용하기 위해서는 Fig. 1과 같이 선택 영역 외에는 감광제로 마스크를 씌우는 노광 공정을 거쳐야 한다. Fig. 2는 실리콘 웨이퍼 위에 트랜지스터를 제작하기 전에 절연체인 질화규소(silicon nitride)와 산화규소(silicon dioxide)를 증착 또는 확산시켜 트랜지스터의 영역들을 정의하는 전형적인 반도체 공정 중 일부를 보여준다. 노광 공정은 Fig. 2에서처럼 공정 영역을 선택할 때마다 사용된다. 이와 같이 노광 공정의 노광 장치는 사용 빈도가 높기 때문에 본 연구에서 시뮬레이션 툴로 가장 먼저 구현하는 장치이다. 이 시뮬레이션 툴은 모바일 기기와 같은 저성능의 컴퓨팅 환경에서도 공정 장비들을 조작할 수 있고, 공정의 진행 과정이 3차원으로 시각화되도록 개발되었다.

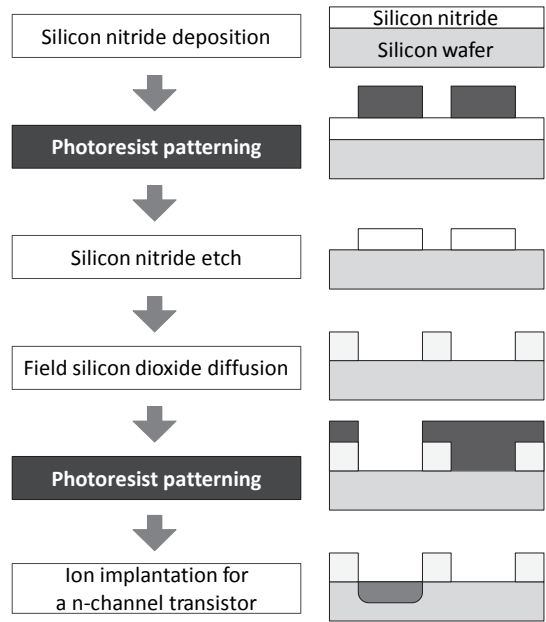


Fig. 2. Part of a circuit fabrication process on a silicon wafer. A photolithography process is used to pattern photoresist and selectively open area for a subsequent process(es). Silicon nitride is used as a mask when growing field silicon dioxide. The field silicon dioxide is used as a boundary for a n-channel transistor.

2. 시뮬레이터 개발

2.1 3D 기반 시뮬레이션 툴 개발환경

본 연구에서는 3차원 시각화 기능을 구현하기 위해 크

로스플랫폼 개발 툴인 Unity3D를 사용하였다. 이 툴은 3차원 시각화가 용이하며, 모바일 기기를 포함한 다양한 운영체제 용 어플리케이션을 만들 수 있기 때문에 고성능의 컴퓨터에 구애받지 않는 어플리케이션을 제작할 수 있다. 3차원 시각화 기능의 계산 부하가 있지만, 공정 진행에 대한 계산과 시각화 대상을 최소한으로 유지한다면 저성능의 컴퓨팅 환경에서도 실행이 가능한 시뮬레이터를 제작할 수 있다.

2.2 클린룸 구현 및 포토마스크 제작 기능

본 연구에서 개발한 툴은 사용자가 가상의 클린룸에 입장한 시점부터 시뮬레이션을 시작한다. Fig. 3은 여러 개의 베이(bay)로 구성된 클린룸의 복도에 서있는 사용자의 1인치 시점을 보여주는 화면이다. 노광 장치는 Fig. 3의 왼쪽에 위치한 사진 공정 베이에 설치되어 있다. 사진 공정 베이에는 실제 환경과 같이 주황색 광원과 창문 등을 구현하였다. 노광공정에는 Fig. 1에서 보인 포토마스크라고 하는 회로 패턴이 새겨진 유리판(Jaeger, 2002)이 필요하기 때문에 본 시뮬레이션 툴에 포토마스크를 디자인하는 기능을 추가로 구현하였다. 일반적으로 포토마스크는 전자총(e-beam)(Plummer et al., 2000)을 사용한 사진 공정으로 제작해야하기 때문에 포토마스크의 제작은 또 다른 일련의 반도체 공정이다. 또한 포토마스크로 제작하려는 반도체 회로의 모양은 설계 전용 툴을 사용하여 공정상 발생하는 다양한 물리·화학적 특성들과 동작 시 발생하는 전기적 특성을 반영한 설계규칙(Plummer et al., 2000)을 고려하여 임의 크기의 도형들로 디자인한다. 이러한 모양을 시뮬레이션하는 경우 공정 진행에 따라 가변적인 격자를 사용하여 계산을 해야 하며, 시각화에도 부하가 커지게 되어 스마트폰과 같은 저사양의 동작환경에는 부적합하다. 본 연구의 목표는 실제 제품용 반도체 공정을 정확히 시뮬레이션 하는 것이 아니기 때문에 계산의 부하가 낮은 정사각형 격자를 사용하여 마스크를 디자인하도록 제한하였다. 이 방법은 유한차분법(finite difference method)에 적용할 수 있으므로, 차후 개발할 식각과 같은 물리·화학 반응이 포함되는 공정 시뮬레이션에 적용할 때 계산의 부하를 줄일 수 있다. Fig. 4는 포토마스크를 디자인하는 과정을 보여준다. 디자인이 끝난 포토마스크들은 노광 공정에서 사용할 수 있도록 사진 공정 베이 안에 놓인 캐비닛에 보관하도록 설정하였다. 사용자는 노광 공정을 시작할 때 이 캐비닛을 클릭 후 사용하고자 하는 포토마스크를 설계 또는 선택한다.

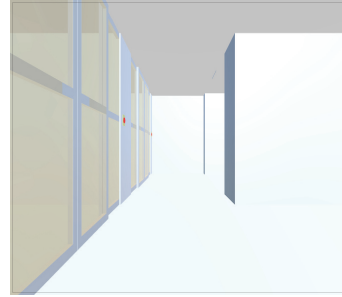


Fig. 3. Entrance of a photolithography bay (left) in a clean room.

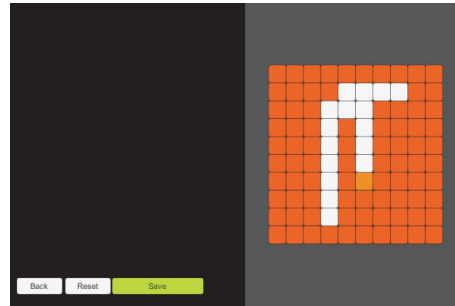


Fig. 4. 10×10 size photomask design process

2.3 노광 장치 구현

Fig. 5는 사진 공정 베이 안에 놓인 노광 장치와 캐비닛을 보여준다. 본 연구에서 구현한 노광 장치는 연구 기관이나 대학원에서 사용하는 제품 형태로서 사용자가 직접 조작하여 운용하게 된다. 이러한 노광 장치는 현미경과 포토마스크 홀더, 웨이퍼 받침대, 자외선 광원부 등과 이들을 조작하는 버튼과 디스플레이들로 구성된다. 본 연구에서 구현하려는 노광 장치의 작동 절차는 다음과 같다:

- (1) 포토마스크 설치(load)
- (2) 감광제가 도포된 실리콘 웨이퍼 설치
- (3) 포토마스크의 패턴과 웨이퍼 위에 제작된 기존의 패턴과의 정렬
- (4) 자외선 노광

Fig. 5의 노광 장치를 클릭하면 사용자 화면은 이전에 선택한 포토마스크와 감광제가 도포된 실리콘 웨이퍼가 설치(절차 1과 2)된 노광 장치인 Fig. 6으로 전환된다. 이 상태에서 사용자는 절차 3에 해당하는 포토마스크와 웨이퍼를 정렬할 수 있게 된다. 실제의 노광 장치에서는 Fig. 6의 왼쪽에 표시된 버튼들을 사용하여 포토마스크의 위치와 회전 각도를 조절하여 포토마스크와 웨이퍼를 정

렬한다. 이때 현미경으로 보이는 정렬 표식은 Fig. 5와 같이 노광 장치의 오른쪽에 설치된 디스플레이에 보이며, 사용자는 디스플레이를 주시하며 포토마스크와 웨이퍼를 정렬한다. 본 시뮬레이션 틀에서는 웨이퍼 위의 포토마스크의 상대적 위치를 강조하여 보여주기 위하여 Fig. 6과 같이 웨이퍼와 포토마스크를 화면 가운데에 표시하고, 현미경으로 보이는 상을 화면 오른쪽에 표시하였다. 또한 실제 노광 장치와 같이 현미경의 위치를 조작하는 버튼들은 현미경 상 주위에 표시하였다. 노광 버튼을 누르면 절차 4에 해당하는 자외선 노광이 실시되며, 실제의 경우와 동일하게 포토마스크와 웨이퍼가 정확히 정렬되지 않아도 노광 과정이 진행될 수 있도록 하였다.

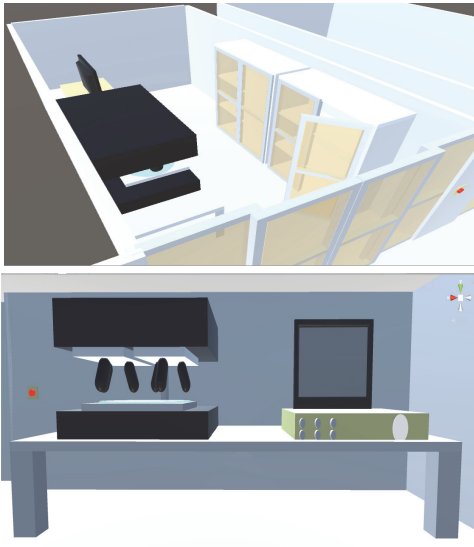


Fig. 5. A mask aligner and a photomask storage cabinet in photolithography bay (top). The front side of the mask aligner (bottom)

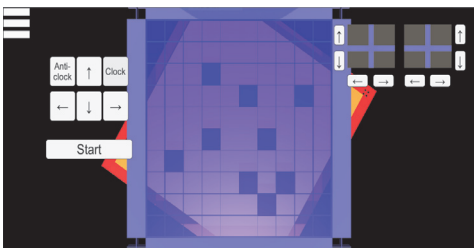


Fig. 6. The process of aligning a photomask. Using the buttons on the left controls the position and rotation of a wafer underneath the photomask at the center. Zoomed visions acquired by the microscopes are displayed on the right.

2.4 노광 알고리즘

본 연구에서 구현하는 시뮬레이션 틀은 저사양의 컴퓨팅 환경에서도 실행이 될 수 있는 것을 목표로 하므로, 동일한 특성을 갖는 정사각형 격자들을 하나의 구역으로 병합하여 시각화와 관련된 계산과 저장 공간이 줄어들도록 하였다. 따라서 노광 공정 중에 각 구역들은 노광 정도에 따라 작은 구역으로 분열되거나 더 큰 구역으로 병합되는 과정이 발생된다. 이 때 최소의 저장 공간을 유지하는 것이 바람직하지만, 계산 부하 증가에 따른 시각화가 지연되는 것을 방지하기 위하여 본 연구에서는 계산 부하를 가장 줄이는 방법을 선택하여 병합과 분열 알고리즘을 구현하였다. Fig. 7은 한 구역의 노광 정도가 변할 때 발생하는 분열과 병합 알고리즘으로서 노광 반응이 발생한 정사각형 격자를 중심으로 원본 구역을 하위 구역으로 나누고, 각 하위 구역에 대하여 주위의 구역과 병합을 실시한다. Fig. 8에 예시를 보이고 있으며, Fig. 8(a)에서 1번 구역의 X로 표시된 한 격자가 노광되어 물질 특성이 변하는 것으로 분열과 병합 계산이 시작된다. Fig. 8(b)에서 노광된 격자의 색이 진해지고, 이를 중심으로 원본 구역이 9개의 하위 구역으로 분열된다. 2번부터 9번 구역은 다른 구역들과 병합이 될 수 있으므로 병합 대기 리스트(mergeWaitingList)에 추가된다. 이 리스트의 각

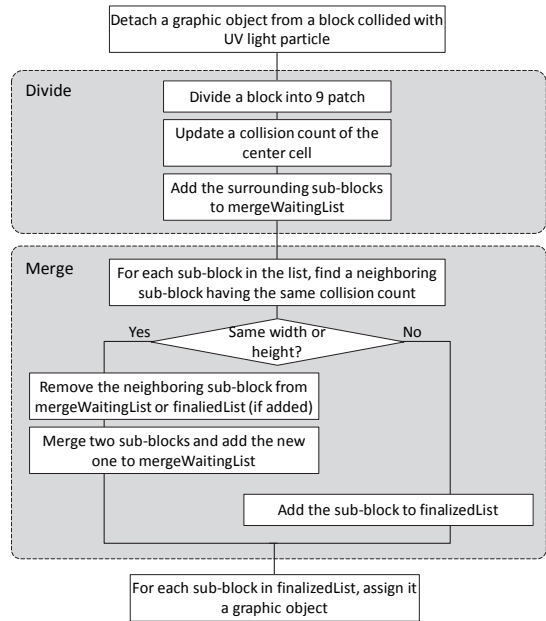


Fig. 7. Divide and merge algorithm which is executed whenever the property of a cell changes due to exposure or other reactions.

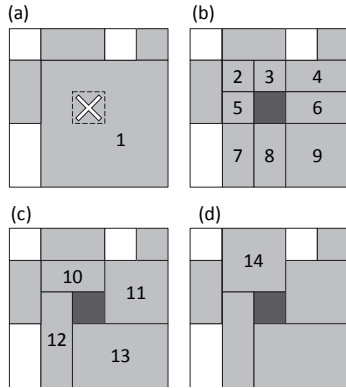


Fig. 8. An example of the divide and merge algorithm. (a) One cell in block 1 is exposed. (b) Block 1 is divided into 9 sub-blocks. (c) Some of the sub-blocks are merged. (d) Final structure of merged cells.

구역에 대하여 주위의 구역들 중에서 노광 정도가 같고, 가장 작은 크기이며 자신과 동일한 길이 또는 높이를 갖는 구역과 직사각형 구역을 만들게 된다. Fig. 8(c)에는 2번과 3번, 4번과 6번, 5번 7번, 8번과 9번이 병합된 결과를 보여주며, 새로 생긴 10번~13번 구역들은 병합 대기 리스트에 추가된다. Fig. 8(d)는 10번 구역이 위의 구역과 병합된 결과이며, 14번 구역은 병합 대기 리스트에 추가된다. 이전 단계의 11번~13번 구역은 더 이상 병합이 불가능하므로 최종 리스트(finalizedList)에 추가된다. 이후 14번 구역도 더 이상 병합이 불가능하므로 최종 리스트에 추가된다. 병합 대기 리스트가 비게 되면 최종 리스트에 있는 구역들에 시각화 개체를 할당하며 알고리즘을 끝낸다. 가장 작은 이웃과 병합하는 방법을 통해 주위의 더 큰 영역과의 순차적 병합을 가능하도록 하였다.

본 연구에서 각 정사각형 격자와 구역들에 대한 정보는 32 비트의 cell에 저장하였다. Fig. 9에는 이 32 비트의 구성을 나타내었다. Cell은 가로와 길이에 대해서 각 4 비트를 할당하였으므로, 하나의 구역은 최대 16×16개의 정사각형 격자로 구성이 된다. Cell이 표현하는 물질에는 6 비트를 할당하여 다양한 공정에서 사용되는 반도체 물질이나 화학 물질들을 기록할 수 있게 하였다. Cell의 특성(property)은 6 비트가 할당되었으며, 공정 중 발생하는 변화를 기록하는 영역이다. 본 연구에서는 노광 정도를 기록하며, 노광 정도는 총 64 단계로 표현이 된다. 마지막 12 비트는 각 cell에 할당되는 시각화 개체의 식별자를 기록하는데 사용된다. 이는 최대 4096개의 시각화 개체를 만들 수 있는 것이며, 포토마스크에 설계된 회로가 매우 복잡하고 공정 중간에 격자들이 하나도 병합

되지 않는 상황에서 모든 cell들을 표현하기에 부족할 수도 있다. 하지만 카메라의 위치가 웨이퍼에서 가까운 경우 전체 중 일부만이 표시되므로 문제가 발생하지 않으며, 카메라의 위치가 먼 경우 병합의 조건을 완화하여 개체의 수를 줄이는 방법을 사용하므로 시뮬레이션 중 시각화 개체 식별자가 부족한 상황이 발생하지는 않는다.

Fig. 7의 알고리즘은 노광 공정뿐만 아니라 정사각형 격자나 구역이 반응에 의해 사라지는 시각이나 반응에 의해 생성되는 증착과 같은 공정들에도 적용할 수 있으므로 본 연구에서 제작하는 공정 시뮬레이션의 반응 구현에 대한 핵심 알고리즘이다.

7	6	5	4	3	2	1	0
Width				Height			
Material							
Property							
Graphic object index							

Fig. 9. Data structure of a cell of 32 bits.

3. 시뮬레이션 실행 및 결과 분석

3.1 노광 시뮬레이션

실제 노광 과정에서는 자외선 광원을 사용하여 포토마스크에 의해 가려지지 않은 감광 물질(photoresist)을 노광시키므로 공정 중에 발생하는 변화를 관측할 수 없다. 이 단계는 Athena 등과 같은 기존의 공정 시뮬레이션 툴(Ahmad et al., 2006)들에서는 구현되지 않은 시각화 단계이며, 반도체 공정에 대한 학부 교육의 이해도를 높이기 위해서 필요한 부분이다. 이 과정을 시각화하기 위하여 본 시뮬레이션 툴에서는 자외선을 불연속적인 광입자로 표시하여 노광이 발생하는 위치와 정도를 쉽게 구분할 수 있게 하였다. 본 시뮬레이션 툴에서 자외선 노광 과정은 Fig. 10에 나타내었다(Jaeger, 2002). Fig. 10의 상단에는 Fig. 1의 실제 노광 장치와 같이 자외선 광원이 설치되어 있고, 이 광원에서 자외선 입자가 발생한다. 이 입자 중에서 렌즈를 통과하는 입자는 웨이퍼에 수직으로 입사되며, 이로 인하여 포토마스크 패턴과 같은 크기의 패턴이 감광 물질에 옮겨지게 된다. 따라서 현재 구현된 노광 장치는 포토 마스크와 웨이퍼의 패턴 크기가 동일한 비율인 접촉형 stepper 형태이며, 렌즈의 기능을 달리 하면 투사(projection) 방식(Plummer et al., 2000)도 구현이 가능하다. 포토 마스크의 패턴을 통과하여 감광 물

질에 도달한 자외선 입자에 의해 감광 물질의 화학 구조가 변하게 되며, 노광 정도에 따른 색깔의 변화로 시각화된다. 본 시뮬레이션 틀에서 노광 과정은 시간에 따라 반응이 진행되는 과정을 보여주고 있으며, 정지/재생 버튼과 카메라를 조절하여 원하는 위치에서 감광 물질의 노광 정도를 볼 수 있는 기능을 구현하였다. 이 기능을 사용하면 노광 과정에서 발생하는 노출 부족 또는 노출 과다 현상들(Plummer et al., 2000)에 대한 이해에 도움이 된다. 본 연구에서는 자외선 광이 입자의 형태로 모델링되었으며, 이를 파장의 형태로 모델링하여 포토마스크의 패턴과 웨이퍼와의 간격에 따라 간섭이 발생하는 현상들은 추가로 구현하면 투사 방식을 사용하는 장치의 이해에 도움이 될 것이다.

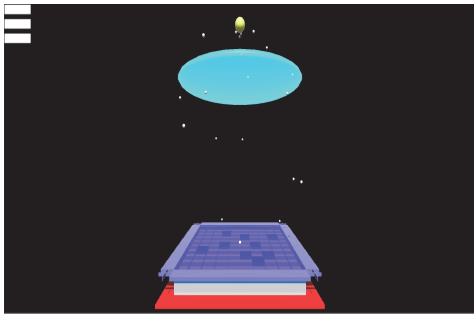


Fig. 10. Ultraviolet (UV) exposure process. The UV light is visualized with photon particles and the degree of the exposure of photoresist is indicated by color change.

3.2 시뮬레이션 결과

Fig. 11은 노광 공정이 진행되는 중간의 웨이퍼의 표면을 보여준다. 웨이퍼의 각 사각형 구역은 분열과 병합 알고리즘에 의해 광입자와의 충돌 횟수 또는 자외선에 노출될 정도에 따라 노광 정도가 다르다. Fig. 11은 구역의 크기를 확인하기 위하여 구역의 특성에 따라 다른 색을 할당한 상태가 아니라 각 구역의 경계를 표시하도록 설정한 상태이다.

4. 결론 및 향후 연구과제

본 연구에서는 가상의 반도체 클린룸 안에서 노광 장치를 체험해 볼 수 있는 시뮬레이터를 구현하였다. 이 시뮬레이터는 3D로 구현된 가상의 클린룸에서 1인칭 시점으로 사용자가 움직일 수 있도록 구현하였으며, 노광 장치는 사진 공정 베이에 설치하였다. 이 노광 장치는 연구 기관 또는 대학원에서 사용하는 제품 형태로써 사용자는

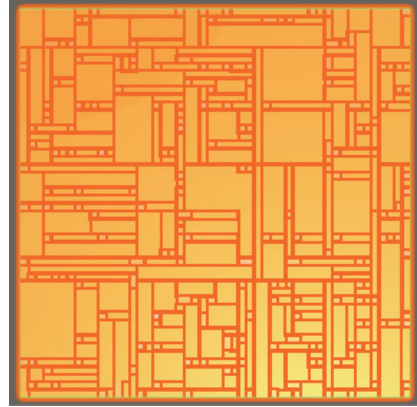


Fig. 11. Surface of a photoresist layer on top of a wafer after exposure. Regions of the same collision number or degree of exposure are merged into a bigger region.

현미경을 통하여 포토마스크와 웨이퍼를 정렬한 후 노광 공정을 시작한다. 노광 공정은 입자 형태로 표현되는 자외선 광원이 감광 물질에 충돌하는 과정으로 시각화된다. 사용자는 공정 중간에 시뮬레이션을 중지하여 감광 물질의 노광 정도를 확인할 수 있도록 구현하였다. 추가적으로 노광 공정에 사용되는 포토마스크의 패턴을 디자인하는 기능으로 구현하였다. 이 패턴이 노광 공정을 통해 웨이퍼에 옮겨지게 되며, 웨이퍼와 감광 물질은 유한 차분법을 적용할 수 있는 데이터 공간으로 구현하였다.

본 연구에서 구현하는 시뮬레이터는 다양한 운영체제에서 실행이 가능한 어플리케이션을 제작할 수 있는 Unity 3D로 구현하였으며, 물리·화학적 정확도를 낮추는 대신 시각화에 연관된 계산 부하와 저장 공간을 최소화하는데 중점을 두었다. 따라서 학부생이 고성능의 컴퓨팅 환경을 구비하지 않고도 반도체 공정에 대한 체험을 할 수 있으며, 실제 공정 중에 확인이 불가능한 화학 반응의 위치와 순서, 정도 등을 시각적으로 확인해 볼 수 있다. 향후 다양한 반도체 공정 장비들을 구현하게 되면 반도체 관련 인력 배양에 큰 도움이 될 것으로 기대된다.

References

1. Kim, S.-Y., Baik, Y.-J. and Park, Y.-R., "The Historical Review of the Semiconductor Industry," *The Review of Business History*, Vol. 75, No. 6, pp. 145-166, 2015.
2. Song, H. S., Lee, J. Y. and Kim, T. G., "DEVS-based Modeling Simulation for Semiconductor

- Manufacturing Using a Simulation-based Adaptive Real-time Job Control Framework,” Journal of the Korea Society for Simulation, Vol. 19, No. 3, pp. 45-54, 2010.
3. Wu, H.-K., Krajcik, J. S. and Soloway, E., “Promoting understanding of chemical representations: Students’ use of a visualization tool in the classroom,” Journal of Research in Science Teaching, Vol. 38, No 7, pp. 821-842, 2001.
 4. Han, Y.-S. and Jeon, D.-H., “The design and implementation of an educational computer model for semiconductor manufacturing courses,” Journal of the Korea Society for Simulation, Vol. 18, No. 4, pp. 219-225, 2009.
 5. Michael, S., Bates, A. D. and Green, M. S., “Silvaco ATLAS as a solar cell modeling tool,” Conference Record of the Thirty-first IEEE Photovoltaic Specialists Conference, pp. 719-721, 2005.
 6. May, G. S. and Spanos, C. J., “Fundamentals of Semiconductor Manufacturing and Process Control,” John Wiley & Sons, pp. 34-46, 2006.
 7. Jaeger, R. C., “Introduction to Microelectronic Fabrication,” Prentice Hall, 2002.
 8. Plummer, J. D., Deal, M. D. and Griffin, P. B., “Silicon VLSI Technology,” Prentice Hall, 2000.
 9. Ahmad, I., Ho, Y. K. and Majlis, B. Y., “Fabrication and characterization of a 0.14 um CMOS device using ATHENA and ATLAS simulators,” Semiconductor Physics Quantum Electronic & Optoelectronics, Vol. 9, pp. 40-44, 2006.



김 대 정 (kdj406@gmail.com)

2012~ 서울과학기술대학교 전자IT미디어공학과 학사과정

관심분야 : 컴퓨터 시뮬레이션, 반도체 공정, 회로설계



박 윤 정 (y8590@naver.com)

2014~ 서울과학기술대학교 전자IT미디어공학과 학사과정

관심분야 : 컴퓨터 시뮬레이션, IOT, 반도체 공정



정 태 호 (tacho.jung@seoultech.ac.kr)

1998 고려대학교 전자공학과 학사

2000 고려대학교 전자공학과 석사

2006 Univ. of Texas at Austin 전기공학과 박사

2007~ 현재 서울과학기술대학교 전자IT미디어공학과 교수

관심분야 : 컴퓨터시뮬레이션, 반도체, 디스플레이