

논문 2016-11-23

# 에너지 소비 및 메모리 내구성을 고려한 EEPROM-SRAM 하이브리드 비휘발성 카운터의 설계 공간 탐색

(Design Space Exploration of EEPROM-SRAM Hybrid  
Non-volatile Counter Considering Energy Consumption and  
Memory Endurance)

신 동 화\*

(Donghwa Shin)

**Abstract** : Non-volatile counter is a counter that maintains the value without external power supply. It has been used for the applications related to warranty issues to count and record certain events such as power cycles, operating time, hard resets, and timeouts. It has been conventionally implemented with volatile memory-based counter and battery backup or non-volatile memory such as EEPROM. Both of them have a lifetime issue due to the limited lifetime of the battery and the endurance of the non-volatile memory cells, which incurs significant redundancy in design. In this paper, we introduce a hybrid architecture of volatile (SRAM) and non-volatile memory (EEPROM) cells to achieve required lifetime of the non-volatile counter with smaller cost. We conduct a design space exploration of the proposed hybrid architecture with the parameters of various kinds of non-volatile memories. The analysis result shows that the proposed hybrid non-volatile counter can extend the lifetime up to 6 times compared to the battery-backup volatile memory-based implementation.

**Keywords** : Non-volatile counter, Battery-backup, EEPROM, SRAM

## 1. 서 론

비휘발성 메모리 (Non-volatile memory)는 외부 전원의 공급 없이도 그 내용을 유지하는 메모리 장치로서, 컴퓨터 시스템의 외부 저장장치 등에 널리 사용되고 있다. 대표적인 비휘발성 메모리로는 Solid-state disk (SSD) 등에 이용되는 플래시 메

\*Corresponding Author (donghwashin@yu.ac.kr)

Received: 16 June 2016, Revised: 12 July 2016,  
Accepted: 21 July 2016.

D. Shin: Yeungnam University

※ 이 논문은 2016년도 정부(교육부)의 재원으로  
한국연구재단의 신진연구지원사업 지원을 받아  
수행된 것임 (NRF-2015R1C1A1A02036876)

※ 이 논문은 2016년 영남대학교 연구비의 지원  
을 받아 수행되었음

모리를 비롯하여, EEPROM, 상변화 메모리 (Phase-change memory, PCM), STT-RAM 등이 있으며, 최근 여러 종류의 기술이 상용화됨에 따라 그 응용 범위가 넓어지고 있다. 비휘발성 메모리는 대개 읽기 또는 쓰기 등의 접근 횟수가 휘발성 메모리에 비하여 적은데, 일례로 상변화 메모리의 경우 저장 소자 내에서 가열 및 냉각 과정을 반복할 수 있는 횟수가 제한되어 저장 소자의 기대 수명을 결정하게 된다 [1].

그림 1과 같은 비휘발성 카운터 (Non-volatile counter)는 외부 전원의 공급 없이 특정 사건 (Event)의 횟수를 기록하기 위해 고안된 장치로서 제품의 수명과 유지 보수, 보증 기간에 관련된 응용 등에 널리 사용되어 왔다. 예를 들어 프린터 등의 인쇄 매수, 자동차의 주행 거리 등에 따른 부품 교체 주기 등을 기록하는 응용 등이 있다 [2]. 기존의 비휘발성 카운터는 전지-보조 (Battery-backup) 회로

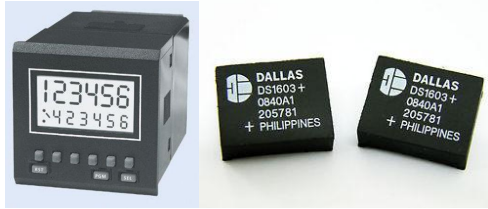


그림 1. EEPROM 기반의 사건 계수기 (Event counter) [3] 및 전지 내장형 전지-보조 (Battery-backup) 사건 계수기 [4]  
 Fig. 1 EEPROM-based event counter [3] and battery-backup event counter [4]

를 이용하여 일반적인 플립플롭 (Flip-flop) 기반의 휘발성 메모리 회로로 구현되거나, 내장형 플래시 (Embedded Flash), EEPROM 등 비휘발성 메모리를 적용하고 사건 발생 당시에만 선택적으로 전원을 공급하여 비휘발성 메모리에 저장된 값을 갱신하는 방식으로 구현되는 경우가 많았다 [2].

이 가운데 전지-보조 회로를 이용한 구현의 경우 그 수명이 전지의 수명에 의해 결정되는데, 전지의 수명은 자가 방전 현상으로 인하여 소자의 수명에 비해 훨씬 짧고, 전지로 인하여 가격, 부피, 무게 등에서 비휘발성 메모리를 이용한 구현에 비해 불리하다. 비휘발성 메모리에 기반한 구현 역시 통상 비휘발성 메모리 소자의 수명에 제한이 있으므로 장기간 사용되기 위해서는 신뢰성을 보장하기 위한 방법이 필요하다. 이와 같은 비휘발성 메모리 또는 전지 수명으로 인한 신뢰성 문제는 통상적인 내장형 시스템에서는 크게 문제가 되지 않는 수준이지만, 응용의 특성상 수년 이상의 긴 기간동안 정확한 동작이 보장되어야 하는 비휘발성 카운터의 경우 신뢰성의 향상은 중요한 과제이다.

본 논문에서는 순차적인 접근만이 발생하는 비휘발성 카운터의 접근 특성에 주목하여, 데이터 갱신이 빈번한 하위 비트와 그렇지 않은 상위 비트에 각각 휘발성 메모리 소자와 비휘발성 메모리 소자를 할당하는 하이브리드 구조를 제안하고, 이의 평가를 위한 모형을 제시하였으며, 해당 모형에 기반한 설계 공간 탐색 결과를 제시하였다. 실험 결과 제안된 하이브리드 구조는 전지 보조회로를 이용하여 전체를 휘발성 메모리로 구성한 경우에 비해 0.001Hz~1000Hz 동작 영역에서 최대 6.3배, 평균 3.3배 긴 수명을 보일 것으로 예측되었다.

이후 논문은 다음과 같이 구성되어 있다. II장에서는 비휘발성 카운터의 구조와 동작 방식을 개괄

하고, III장에서는 각 구현방식에 따른 비트 수준 소자 마모의 추이 및 에너지 소모의 양상을 살핀다. IV장에서는 제안된 하이브리드 메모리 구조를 비용 및 수명 측면에서 탐색하고 기존 기법과 비교 분석을 통하여 그 장단점을 살핀다. V장은 결과 요약과 함께 논문의 결론 및 향후 연구방향을 제시한다.

## II. 비휘발성 카운터의 구조

비휘발성 카운터의 구현 방식으로 휘발성 메모리와 전지-보조(Battery-backup) 회로를 이용한 방식 과 비휘발성 메모리 소자를 이용한 방식 등을 찾아볼 수 있다. 본 장에서는 각 구현 방식의 구조와 에너지 소비량 등의 특성을 조사된 상용 제품의 정보를 통하여 살핀다.

### 1. 전지보조회로 및 휘발성 소자 기반 구현

휘발성 메모리는 비휘발성 메모리에 비해 가능한 읽기 쓰기 회수가 훨씬 큰 것으로 알려져 있다. 대표적인 휘발성 메모리인 SRAM 또는 DRAM의 경우 상용화된 제품의 읽기 쓰기 동작 가능 회수가 1016 회 이상으로 보고되고 있는데, 이는 현재까지 알려진 어떤 비휘발성 메모리보다도 큰 값이다. 위에서 상정한 1초당 1회의 사건을 계수하는 카운터의 경우 1016 회의 동작은 약  $3.1710 \times 10^8$  년에 해당하여 사실상 제약이 없는 것으로 볼 수 있다.

비록 메모리 소자의 수명에 제약이 없다고 하더라도, 휘발성 메모리 소자는 저장된 값을 유지하기 위하여 전원 공급을 필요로 하므로, 외부 전원의 용량이 카운터의 수명을 결정짓게 된다. 상용의 전지-보조 회로가 적용된 경과시간 계수기의 성능 명세는 이러한 점을 명확히 보여주고 있다.

그림 2는 Dallas semiconductor 사의 전지보조 회로를 사용한 경과시간 계수기 (Elapsed time counter)의 내부 구조도를 보여주고 있다 [4]. 해당 장치는 32비트 내부 카운터와 실시간 클럭을 사용하여 초단위로 경과시간을 계수하는 기능을 제공한다. 내부 메모리 용량에 따른 최대 계수가능시간은 대략 125년이나, 탑재된 35mAh 용량의 리튬 내부 전지는 대략 10년 내외의 동작시간을 보이는 것으로 적시되어 있다[4].

### 2. 비휘발성 메모리 기반 구현

비휘발성 카운터는 낮은 가격 및 제한된 저장값의 표시 범위로 인한 적은 비트폭 등으로 인하여

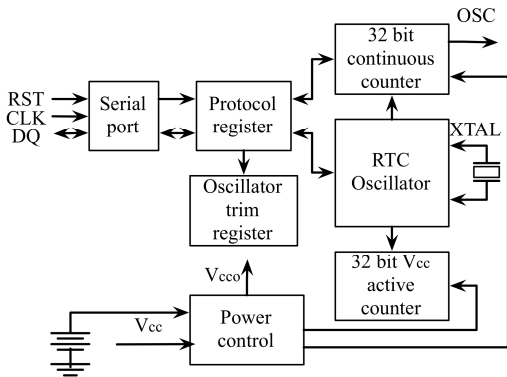


그림 2. 전지보조 비휘발성 카운터 내부 구조 [4]  
Fig. 2 Battery-backup non-volatile counter internal structure [4]

주로 대용량 저장매체에 사용되는 플래시 메모리 등의 고집적, 고속 비휘발성 메모리 장치가 아닌 EEPROM 등 비교적 전통적인 비휘발성 소자의 응용들이 주로 알려져 왔다 [2, 5]. EEPROM 기반 접근은 또한 EPROM 또는 EPROM 에뮬레이션 기능을 제공하는 EEPROM의 경우 재프로그래밍을 위해서는 통상 동작전압보다 훨씬 높은 전압이 필요하다는 점에 착안하여 계수된 사건의 수를 조작 불가능한 (nonresettable) 카운터를 구현할 수 있다는 점도 장점으로 제시되고 있다.

유사한 응용으로서 사건 기록기 (Event recorder), 상태 저장장치 (State saver) 의 경우 강유전성 메모리 (Ferroelectric RAM, FRAM) 를 적용한 상용의 제품도 찾아볼 수 있다 [6]. 최근에는 비휘발성 메모리 소자 가운데 하나인 Ferroelectric capacitors를 이용하여 비휘발성 카운터를 제조하여 상용화한 예도 찾아볼 수 있다 [7].

비휘발성 메모리 소자를 이용한 접근의 경우, 계수하고자하는 사건의 발생과 카운터 및 메모리 장치에 공급되는 전원이 연동되어 사건이 발생한 경우에만 값의 갱신동작이 이루어지고, 평상시에는 비휘발성 메모리 소자가 값을 유지한 상태로 있게 된다. 따라서 누설 전력 소비 (Leakage power consumption) 특성 면에서 휘발성 소자 기반 구현에 비해 무척 유리하다. 하지만 비휘발성 메모리의 경우 대개 쓰기 동작의 가능한 횟수가 휘발성 메모리에 비해 매우 적을 뿐만 아니라 쓰기 동작 시, 통상의 플립-플롭 기반의 휘발성 메모리보다 큰 에너지를 필요로 하는 경우가 많아 메모리 소자의 내구도

표 1. 카운터 부호화 기법에 따른 비트별 접근 특성  
Table 1. Bit-wise access characteristics according to counter encoding

Decimal value	Binary code	Ring counter
0	000	00000001
1	001	00000010
2	010	00000100
3	011	00001000
4	100	00010000
5	101	00100000
6	110	01000000
7	111	10000000
Maximum number of bit changes	7	2

및 사건의 발생 빈도, 기대 이용 기간에 대한 요구 조건을 적절히 고려한 설계가 필요하다.

EEPROM 기반의 몇몇 응용 사례는 이러한 설계 요소를 잘 보여준다 [2, 5]. 이들 접근은 EEPROM 기반 카운터 구현이 수반하는 최소 유효 비트 (Least Significant Bit, LSB) 의 수명 문제를 해결하기 위하여 데이터 인코딩 (Data encoding) 기법 및 오류 복구 (Error recovery) 기법, 잉여 저장공간 (Redundant storage)을 이용하고 있다. EEPROM의 통상적인 쓰기 횟수는 대략 100,000 회 정도로 알려져 있다. 이는 통상의 이진 카운터를 이용하여 초당 1회의 사건을 계수하는 경우 대략 27시간 정도 사용된 후 최소 유효 비트의 신뢰성이 한계에 다다르게 된다는 것을 의미한다.

이러한 내구도 문제를 해결하기 위하여 Gray code 등 인코딩 기법과, 오류 복구 (Error recovery) 기법을 적용함과 동시에, 32비트 카운터의 구현을 위하여 4096 bytes 의 EEPROM을 적용한 결과 적용하지 않을 때에 비해 약 2000배 더 긴 수명이 달성되었다 [5]. 이는 초당 1회 동작하는 경우 대략 6-7년의 수명을 의미한다. 또한 시프트 레지스터 기반의 Ring counter 데이터 인코딩의 경우, 이론적으로 각 비트별 접근 횟수가 이상적으로 분배되어 최소 유효비트 수명 문제가 제거 된다 [2].

표 1은 카운터 부호화 기법에 따른 비트별 접근 특성과 수명과의 연관관계를 보여준다. 표에서 확인할 수 있듯이 0에서 7까지의 값을 표현하는데, 기존 이진 (Binary) 코드의 경우 최소 유효비트에서 최대 7회의 쓰기동작이 발생하지만, 링 카운터의 경우 각 비트별로 2회씩의 쓰기 동작이 균일하게 분포되는 것을 알 수 있다.

### III. 비휘발성 카운터의 수명 한계 요인

#### 1. 에너지원의 한계

전지 보조 회로를 이용한 휘발성 메모리 기반 구현의 경우 전지의 용량 및 동작당 에너지 소비량이 카운터의 수명을 결정한다. II.1 절에서 소개된 상용의 전지보조 회로를 사용한 경과시간 계수기의 경우 35mAh 용량의 리튬 전지를 이용하여 대략 10년 동안 초단위로 계수하는 것이 가능한 것으로 알려져 있는데, 이 경우 카운터 동작 당, 소비 에너지는 대략적으로 아래와 같이 예측해볼 수 있다.

$$\begin{aligned} & \text{카운터 동작당 소비에너지} \\ & \text{전지에너지}(J) \\ & = \frac{10\text{년간 초단위 계수기 동작회수}}{10 \times 365 \times 24 \times 3600} \quad (1) \\ & = \frac{4.2V \times 35mAh \times 3600s}{10 \times 365 \times 24 \times 3600} \approx 1.678 \mu J \end{aligned}$$

비휘발성 메모리의 경우에도 에너지로 인한 수명의 한계가 문제가 될 수 있는데, II.2 절에서 소개된 Ring counter 기반 응용의 경우, 1024bit Serial EEPROM을 이용하여 구현한 경우 전체 비트 접근을 위해 약 10ms 동안 0.8mA의 전류를 소비하는 것으로 적시되어 있다 [8]. 해당 장치가 2.8V의 공급전압을 필요로 하는 것을 고려할 때, 접근 당 소비 에너지는 다음과 같이 계산될 수 있다.

$$\begin{aligned} & \text{EEPROM 쓰기 에너지}(1024\text{bits}) \\ & = 2.8V \times 0.8mA \times 10ms \quad (2) \\ & = 22.4 \mu J \end{aligned}$$

(1), (2)에서 얻어진 결과를 바탕으로 상용 비휘발성 카운터에 사용되었던 35mAh 용량의 전지<sup>1)</sup>를 사용하였을 때 사용가능한 수명은, 비트 폭<sup>2)</sup>에 따라 그림 3 과 같은 양상을 보인다. 그림 3은 1비트부터 32비트까지의 카운터를 각각 휘발성 메모리 및 EEPROM으로 구현하여 초당 1회 계수 동작을 하였을 때 기대되는 수명을 보여주고 있다. EEPROM 소비 에너지의 경우 1024비트 메모리의 에너지 소비량을 32비트로 축소 적용하여 추산하였다. 해당 결과에서는 EEPROM 기반 구현이 휘발성 메모리 기반 구현에 비하여 대략 2.4배 가량 긴 수명을 보여주고 있다.

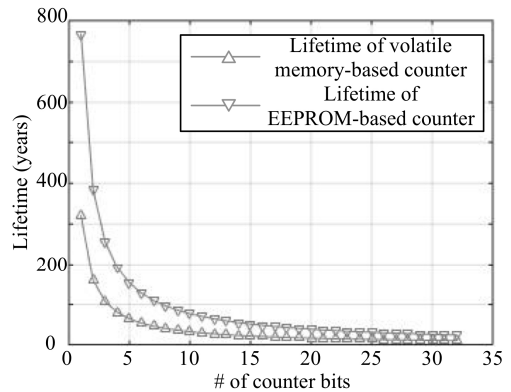


그림 3. 비트 폭에 따른 휘발성 메모리 및 EEPROM 기반 구현의 전지 에너지의 한계에 따른 기대 수명  
Fig. 3 Expected lifetime of volatile memory- and EEPROM-based counter limited by battery energy with different bit width

#### 1. 메모리 내구도 한계

대표적인 상용 비휘발성 메모리인 플래시 메모리의 쓰기 가능 회수가 104 ~ 105 수준이고, 차세대 비휘발성 메모리 소자들인 상변화 메모리 (Phase-change memory, PCM), 스핀주입 자화반전 메모리 (spin Spin transfer torque-magnetic RAM, STT-MRAM)의 경우 수명 면에서 진일보하여 각각 109 회 이상의 쓰기 가능회수를 보인다고 알려져 있으나, 아직도 수명 면에서 휘발성 메모리에 비해서는 크게 불리하다 [9].

기존의 응용에서 사용된 바 있는 EEPROM을 이용하여 비휘발성 카운터를 구현하는 경우, 메모리 셀의 수명은 부호화 (Encoding) 기법 및 잉여 메모리의 크기 등에 의해 큰 영향을 받게 된다. 그림 4는 잉여메모리의 크기에 따른 32비트 휘발성 메모리 기반 카운터 및 EEPROM 기반 비휘발성 카운터의 수명 추이를 보여준다.

해당 추이는 III.1 과 같이 초당 1회 계수 동작에서 통상적인 이진 부호를 적용하고, 휘발성 메모리 소자의 쓰기 가능 횟수를 상용 SRAM 메모리의 수명인 1016회로, EEPROM 소자의 쓰기 가능횟수를 2×105회로 가정하였을 때 [2], 최소 유효 비트의 수명에 의해 결정되는 카운터의 기대 수명을 보여주고 있다. 결과에서 확인할 수 있듯이, 잉여 저장 공간의 크기에 따라 EEPROM 등 더 적은 쓰기 가능 횟수를 가지는 비휘발성 메모리 기반 카운터의 수명이 크게 향상될 수 있지만 휘발성 메모리

1) 전지 출력 전압은 4.2V로 가정한다.  
2) 전력소비는 비트 폭에 비례하여 결정되는 것으로 가정

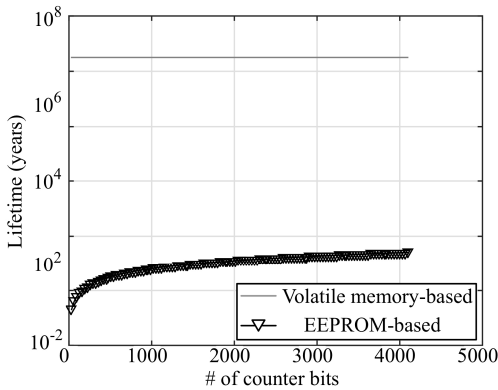


그림 4. 32비트 휘발성 메모리 기반 카운터 및 잉여 저장 공간 크기에 따른 EEPROM 기반 비휘발성 카운터의 수명 추이

Fig. 4 Lifetime of 32bit counter based on volatile memory and EEPROM with redundancy

기반 카운터의 수명에는 미치지 못할 수도 있음을 알 수 있다.

#### IV. 하이브리드 비휘발성 카운터

III장의 결과는 휘발성 및 비휘발성 메모리 소자의 에너지 소비 및 수명 특성 차이와 이로 인한 카운터 수명의 한계를 보여준다. 통상적인 상용 SRAM 소자 및 EEPROM 소자의 특성으로부터 도출된 결과에 따르면, 소자 내구도의 경우 휘발성 메모리 기반 구현의 경우가 압도적으로 유리하나, 에너지 소비량 측면에서는 비휘발성 메모리가 유리할 수도 있다. 전체 카운터 시스템의 수명은 에너지 또는 내구도 한계 가운데 더 불리한 요인에 의하여 결정되므로, 만약 한가지 측면이 불리하다면 다른 측면에서의 장점은 더 이상 의미를 가지지 못한다.

이러한 관점에서, 에너지 및 내구도 두 측면에서 휘발성 및 비휘발성 소자 기반 구현이 서로 상보적인 특성을 가지고 있다는 점은 두 소자의 결합을 통한 하이브리드 (Hybrid) 설계의 가능성을 보여준다. 본 논문에서는 하이브리드 비휘발성 카운터의 설계에 있어 계수 동작에 따른 비트별 쓰기 동작이 불균등하게 분포된다는 점에 착안하여 휘발성 및 비휘발성 소자를 어떻게 결합할 지를 살피고, 하이브리드 구조 설계에 따른 카운터 수명을 분석한다.

카운터의 계수 동작은 그레이 코딩과 같은 부호화

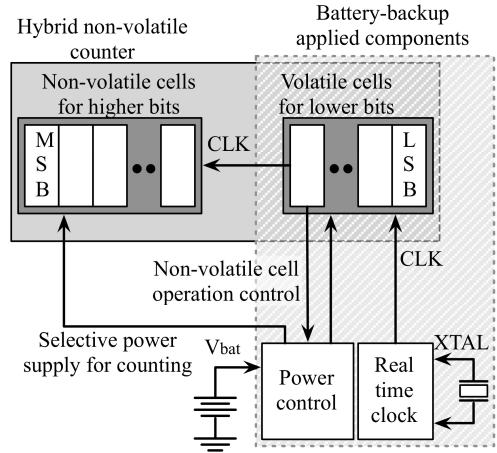


그림 5. 하이브리드 비휘발성 카운터 구조

Fig. 5 Hybrid non-volatile counter structure

방법의 영향에 따라 그 세부적인 양상이 변화할 수는 있으나, 대체로 최소 유효 비트가 전체 카운터의 수명을 결정짓는 병목 (Bottleneck) 의 역할을 하고 있다. 링 카운터와 같이 잉여 저장공간을 활용함으로써 그 분포를 균일하게 만들 수 있지만, 이는 동일한 표 1에서 확인할 수 있듯이 이진 부호에 비해 지수비례적으로 큰 메모리 공간을 요구하므로 범용의 설계로 간주하기는 어렵다.

소자 내구도 측면에서 극단적으로 유리한 설계는 휘발성 소자만을 사용한 설계이지만, 이 경우 비휘발성 소자를 적용한 경우에 비하여 에너지 측면에서 불리하다. 쓰기 동작의 불균등한 분포로 인해 비휘발성 소자 기반 구현에 있어 수명 병목이 되는 소자 마모 역시 불균등하게 분포하게 될 때 전체 카운터의 수명은 병목 비트에 의해 결정되며 이는 비록 다른 비트의 내구도 한계 수명이 남아 있다고 하더라도 마찬가지이다. 반면, 상위 비트에서는 쓰기 동작이 많이 발생하지 않아 내구도 측면에서의 수명 한계가 크게 의미가 없다. 따라서 쓰기 동작이 빈번한 최소 유효 비트 및 인접 비트에는 휘발성 메모리 소자를 적용하고, 상위 비트에는 비휘발성 소자를 적용한다면 두 소자의 장점을 상보적으로 결합하는 하이브리드 구조가 가능할 것으로 유추해 볼 수 있다.

그림 5 는 본 논문에서 제안하고 있는 하이브리드 비휘발성 카운터의 개념도를 보여준다. 제안된 구조는 그림 2에서 제시된 전지-보조 휘발성 메모리 기반 카운터에서 휘발성 소자 기반 카운터의 비트폭을 줄이고 카운터의 상위 비트부분을 비휘발성

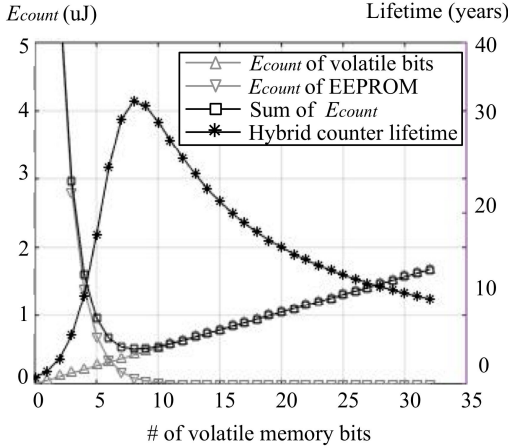


그림 6. 휘발성 비트 수에 따른 에너지 소비량 및 카운터의 수명 한계

Fig. 6 Energy consumption and lifetime with different number of volatile bits

소자 카운터로 대체한 형태이다. 비휘발성 소자부는 하위 휘발성 카운터의 값이 최대값이 도달한 후 0으로 리셋될 때에만 선택적으로 전원과 클럭 신호를 공급받아 값을 갱신하게 된다. 휘발성 메모리부 및 전원 관리, 실시간 클럭 생성부는 전지 보조 회로에 의해 전원을 항상 공급받음으로써 비휘발성 특성을 확보하게 되고, 상위 비휘발성 소자부는 전지 보조회로의 도움 없이 값을 유지하는 구조이다.

### V. 실험 결과

본 장에서는 IV장에서 제시된 하이브리드 비휘발성 카운터 구조에서 상위비트와 하위비트의 비휘발성 소자와 휘발성 소자의 비율에 따른 동작적 특성을 분석하고, 이에 바탕하여 설계 공간상의 최적 설계 지점을 살핀다.

#### 1. 비휘발성 비트 수에 따른 수명 추이

그림 6은 휘발성 소자를 최소 유효비트부터 적용하였을 때 휘발성 비트 수에 따른 에너지 소비량 및 이로 인한 카운터의 수명 한계를 보여준다. 휘발성 비트 수가 0인 설계는 전체 카운터가 비휘발성 소자로 구현된 경우를, 32인 경우 전체 카운터가 휘발성 소자로 구현된 경우를 각각 나타낸다. 하이브리드 카운터의 전력 소비량은 (1) 및 (2)에서 사용된 것과 같은 파라미터를 이용하여 휘발성 소자

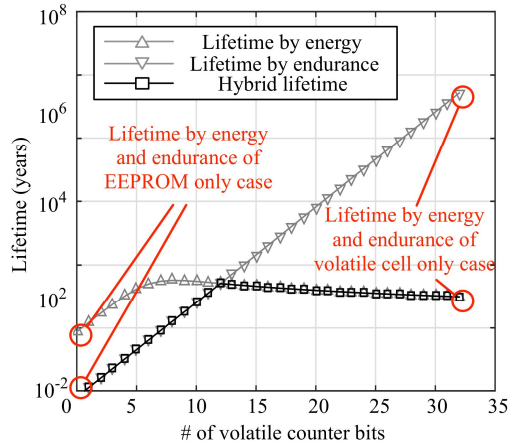


그림 7. 휘발성 비트 수에 따른 에너지 및 소자 내구도로 인한 카운터의 수명 한계

Fig. 7 Lifetime limited by energy and cell endurance with different number of volatile bits

부분과 비휘발성 소자 부분의 전력 소비의 합으로 계산되었고, 이는 다음 식과 같다.

$$\begin{aligned}
 E_{hybrid} &= E_{non-volatile} + E_{volatile} \\
 &= 1.678uJ \times \frac{N_{volatile}}{32} \\
 &\quad + 22.4uJ \times \frac{32 - N_{volatile}}{1024} \times \frac{1}{2^{N_{volatile}}}
 \end{aligned} \tag{3}$$

$N_{volatile}$  은 하위비트부터 할당된 휘발성 소자의 비트 수를 나타낸다. 휘발성 소자 전력 소비는 휘발성 소자가 최소 유효비트부터 적용되었으므로 초당 1회 계수 동작의 에너지 소비량을 비트폭에 따라 비례적으로 계산하였고, 비휘발성 부분의 전력 소비는 하위 비트의 대체에 따른 지수비례적인 동작 빈도 감소와, 비트폭 감소 비례하여 계산되었다. 전체 에너지 소비는  $N_{volatile}$  이 증가함에 따라 증가하는 휘발성 소자 에너지 소비와 감소하는 비휘발성 소자 에너지 소비의 합으로서 그림 5 와 같이 아래로 볼록인 개형을 보이며, 그 결과 에너지로 인한 수명 한계는 위로 볼록인 양상을 보인다.

그림 7은 그림 5에서 제시된 수명 추이와 함께 소자 내구도로 인한 카운터의 수명 한계를 보여준다. 전체 카운터가 비휘발성 소자로 구현된 경우 에너지 한계로 인한 수명보다 내구도 한계로 인한 수명이 짧고, 전체 카운터가 휘발성 소자로 구현된 경우 내구도로 인한 한계보다 에너지 소비로 인한 한

게가 더 짧은 것을 알 수 있다. 각 수명 제약 요인 가운데 실제 수명을 결정짓게 되는 불리한 요인은 사각형으로 표시되어 있으며, 휘발성 비트의 수가 증가함에 따라 내구성 요인에 의한 수명은 증가하고, 에너지에 의한 수명은 그림 6에서 제시된 것과 같은 개형을 보이며 변화한다. 에너지 요인 수명의 경우 휘발성 소자가 7비트인 경우까지 증가한 뒤 감소하며 비휘발성 소자에 의해 결정되는 내구도 요인 수명의 경우 계속적으로 증가하여 휘발성 비트가 12비트가 되는 시점에 내구도 요인과 에너지 요인에 의한 수명이 서로 교차하며 최대값을 나타내는 것을 볼 수 있다.

2. 사건 빈도에 따른 수명 추이

휘발성 비트폭에 따른 초당 1회 계수 동작의 수명을 분석하였다. 본 절에서는 계수 동작 주기에 따른 하이브리드 구조의 수명을 다룬다. 휘발성 소자의 에너지 소비에 대한 동작 주기의 영향을 분석하기 위해서는 계수 동작에 따른 동적 전력 소비(Dynamic power consumption)와 휘발성 소자의 값 유지(Data retention)에 따른 정적 전력 소모(Static power consumption)에 따른 영향을 분리하여 고려해야 한다. 동적 전력 소비와 정적 전력 소비의 비율에 따라 동적 전력 소비에 해당하는 부분은 동작 주파수 (1/동작주기)에 비례하여 증가하며, 정적 전력소비에 해당하는 부분은 변동없이 합산되며 이는 아래 식과 같다.

$$E_{volatile} = 1.678uJ \times \frac{N_{volatile}}{32} \times R_{dynamic} \times f + 1.678uJ \times \frac{N_{volatile}}{32} \times (1 - R_{dynamic}) \quad (4)$$

$R_{dynamic}$ 은 전체 전력 소비 가운데 동적 전력 소비의 비중으로 본 장에서는 최근 휘발성 메모리 소자의 경향을 고려하여  $R_{dynamic}$ 을 50%로 가정하였다.

그림 8은 계수 동작 주파수가  $10^{-3}$ 에서 103 변화할 때 하이브리드 카운터의 수명 추이들을 보여준다. 주파수의 변화에 따라 유사한 개형의 추이선이 오른쪽 및 아래로 이동하는 것을 관측할 수 있다. 이는 계수 동작의 주기 차이로 인한 시간당 에너지 소비량의 변화와 비휘발성 메모리 소자의 접근 빈도 변화 사이의 관계에 의한 것으로, 동작 주기가 짧아질수록 (동작 주파수가 높아질수록) 같은 시간 동안 동적 전력 소비량과 접근 빈도가 동

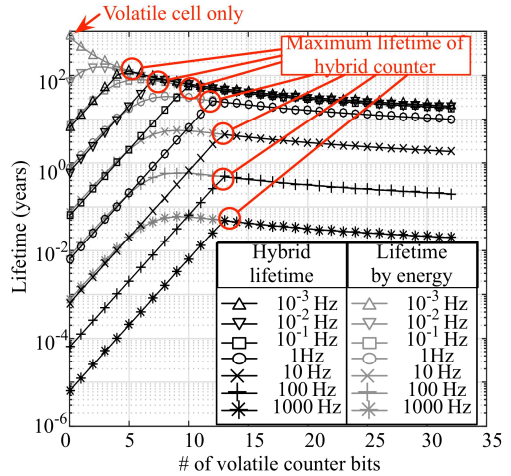


그림 8. 동작 주파수에 따른 수명 추이  
Fig. 8 Lifetime with different operation frequency

시에 늘어나므로 전체 수명 곡선의 개형은 감소하는 방향으로 이동한다. 동시에, 낮은 주파수 동작에서는 비휘발성 소자의 내구도로 인한 수명 제한 요인이 줄어들어 왼쪽에서 (적은 수의 휘발성 메모리 비트) 형성되었던 최대 수명이, 동작 주파수가 높아짐에 따라 점차 오른쪽으로 이동하는 현상도 관찰된다.

V. 분석 및 결론

본 논문은 비휘발성 카운터의 설계에 있어 계수 동작에 따른 비트별 쓰기 동작의 불균등성을 바탕으로 하이브리드 구조를 제안하고, 이의 설계 공간을 메모리 내구도 및 전력 소비에 의한 수명 제한 요인의 관점에서 분석하였다. 실험 결과 제안된 하이브리드 구조는 전지 보조회로를 이용하여 전체를 휘발성 메모리로 구성한 경우에 비해 0.001Hz~1000Hz 동작 영역에서 최대 6.3배, 평균 3.3배 긴 수명을 보일 것으로 예측되었다. 전체를 EEPROM으로 구현한 경우에 비해서는 1000Hz 동작에서 7600배 이상의 수명 향상이 예측되었으며, 0.001Hz 동작에서는 대략 200 배 정도의 수명 향상이 예측되었다.

제안된 기법의 분석의 범용성을 높이기 위해 최근 널리 사용되고 있는 다른 종류의 비휘발성 메모리 소자 및 동적/정적 전력소모의 비중이 다른 메모리 소자들의 특성에 따른 수명 양상의 분석과 함께 제안된 하이브리드 구조가 메모리 소자의 수명

## 208 에너지 소비 및 메모리 내구성을 고려한 EEPROM-SRAM 하이브리드 비휘발성 카운터의 설계 공간 탐색

항상 및 전력 소비량 감소를 위하여 제안된 여러 종류의 부호화 기법과 결합되었을 때의 효과에 대한 분석 등의 향후 연구 과제로 생각된다.

### References

- [1] J. Park, D. Shin, H.G. Lee, N. Chang, "Accelerating memory access with address phase skipping in lpddr2-nvm," *Journal of Semiconductor Technology and Science*, Vol. 14, No. 6, pp. 741-749, 2014 (in Korean).
- [2] Maxim Integrated, "APPLICATION NOTE 5042: Implementing Nonvolatile, Nonresettable Counters for Embedded Systems," 2011.
- [3] Trumeter Inc. "6 digit programmable bi-directional counter relay, with dual preset or batch mode operation, prescaling and EEPROM data storage," 2007.
- [4] Dallas Semiconductor, "DS1603: Elapsed time counter module," 1995.
- [5] C. V. Eeden, "AN1449: High-Reliability and High-Frequency EEPROM Counter," Microchip Technology Inc., 2012.
- [6] Ramtron International Corporation. "FM6124: Event data recorder," 2012.
- [7] Radiant Technologies, Inc., "An Autonomous Nonvolatile Digital Counter," 2010.
- [8] Maxim Integrated, "DS2431: 1024bits 1wire serial EEPROM," 2015.
- [9] J. J. Yang, D. B. Strukov, D. R. Stewart, "Memristive devices for computing," *Nature Nanotechnology*, Vol. 8, pp. 13 - 24, 2012.

### Donghwa Shin (신 동화)



Prof. Shin received the B.S. degree in Dept. of computer science and engineering, Seoul National University, Seoul, Korea, in 2005. He received the M.S. and Ph.D. degrees in School of Computer Science and Electrical Engineering in 2007, and 2012, respectively. He joined the Department of Computer Engineering, Yeungnam University, Gyeongsan, Korea, in 2014, where he is currently an Assistant Professor.

He was a visiting scholar with the Ming Hsieh Department of Electrical Engineering, University of Southern California, Los Angeles, CA, USA, and a Researcher in the Dipartimento di Automatica e Informatica, Electronic Design Automation Group, Politecnico di Torino, Torino, Italy. His current research interests include system-level low-power techniques for embedded system and hybrid power system design.  
Email: donghwashin@yu.ac.kr