

<http://dx.doi.org/10.7236/IIBC.2016.16.4.21>

IIBC 2016-4-4

5세대 이동통신 백홀용 공간 결합 전력 증폭기에 관한 연구

A Study on Spatial Combining power Amplifiers for Backhaul of 5G cellular systems

기현철*

Hyeon-Cheol Ki*

요약 본 논문에서는 5세대 이동통신 시스템의 백홀에 적용하기 위한 60GHz 세계적 비면허 대역(56-64GHz)에서 동작하는 공간 결합 전력 증폭기의 새로운 구조를 제안하였다. 제안한 구조는 변환기의 구조가 콤팩트하여 도파관의 단면의 크기가 수mm x 수mm 정도로 매우 작아지는 밀리미터파 주파수 대역에서 엔티포달 핀라인 변환기를 구현하기에 적합하고, 접지면이 바디메탈에 접촉될 수 있어 효율적인 방열 특성을 갖는다. 한편, HFSS 시뮬레이션 결과 기존 구조에 비해 반사손실은 1.27dB 만큼 개선되었고 삽입손실은 -1.65dB로 거의 같은 특성을 보여 이러한 장점에도 불구하고 성능의 저하는 없음을 알 수 있었다.

Abstract In this paper we proposed a new structure of spatial combining power amplifier working in 60GHz global unlicensed band(56-64GHz) for the backhaul in the 5 generation mobile systems. The proposed structure is suitable to realize an antipodal finline transition in millimeter wave band, in which the size of cross section of waveguide becomes about a few mm x a few mm, due to its compact structure of the transition and shows effective heat sinking characteristics because its ground plane can contact to the body metal. However, the HFSS simulation results showed the return loss improvement by 1.27dB and the same insertion loss of -1.65dB compared with the conventional structure, which said nevertheless the advantages, there was no deterioration in the performance.

Key Words : waveguide transition, spacial power combining amplifier, power amplifier, millimeter wave

1. 서론

일반적으로 초고주파 대역에서 대용량의 전력을 증폭하기 위해서 TWTA(Travelling Wave Tube Amplifier)가 사용된다. 그러나 TWTA는 부피가 크고 예열 시간이 필요하며 대기 상태에서 전력을 소모하는 등의 문제점이 있다. 이러한 문제점을 극복할 수 있는 기술이 반도체 전

력 증폭기(SSPA: Solid State Power Amplifier)이다. 그러나 단일 반도체 전력 증폭기로서 구현할 수 있는 전력 용량은 매우 제한적이어서 다룰 수 있는 전력 용량을 크게 향상 시켜야 한다는 과제를 안고 있다.

반도체 전력 증폭기의 전력 용량을 향상시키기 위한 전통적인 방법은 마이크로스트립선(microstrip line) 이진 분배기/결합기(Binary divider/combiner)로 다수의 반

*정희원, 가천대학교 전자공학과
접수일자 : 2016년 6월 17일, 수정완료 : 2016년 7월 17일
게재확정일자 : 2016년 8월 5일

Received: 17 June, 2016 / Revised: 17 July, 2016 /

Accepted: 5 August, 2016

*Corresponding Author: hcki@gachon.ac.kr

Dept. of Electronic Engineering, Gachon University, Korea

도체 증폭기를 결합하는 것이다. 편의 상 앞으로 분배기/결합기(divider/combiner)를 통칭하여 결합기(combiner)라고 부르기로 한다.

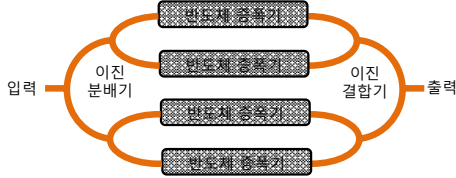


그림 1. 마이크로스트립선 이진 결합기를 이용한 반도체 전력 증폭기의 결합
Fig. 1. Combining solid state power amplifiers using microstrip line binary combiners.

그림 1은 마이크로스트립선 이진 결합기를 이용하여 여러 개의 반도체 전력 증폭기를 결합하는 구조를 보여 준다. 이 경우 그림 1에서 볼 수 있듯이 결합하는 반도체 전력 증폭기의 개수가 두 배로 증가할 때마다 이진 결합기가 한 단씩 추가되어야 한다. 따라서 많은 수의 반도체 증폭기를 결합할 경우 여러 단의 이진 결합이 요구되고, 각 이진 결합 단마다 삽입손실이 발생한다. 삽입손실은 각 단을 거칠 때마다 누적되어 전체적으로 큰 삽입 손실을 야기하게 된다. 따라서 마이크로스트립선 이진 결합기로 다수의 반도체 증폭기를 결합하는 데에는 제약이 따른다.

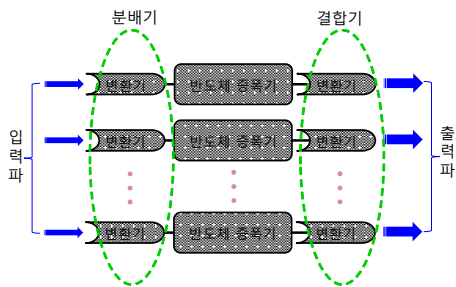


그림 2. 공간 결합기를 이용한 반도체 전력 증폭기의 결합
Fig. 2. Combining solid state power amplifiers using spatial combiners.

이러한 삽입 손실 문제점을 극복할 수 있는 방법이 공간 결합기(spatial combiner)를 이용한 공간 결합 전력 증폭기(spatial combining power amplifier)이다. 공간결합(spatial combining)은 도파관 내의 공간을 전력 분배/결합(dividing/combining) 매체로 이용하여 초고주파 전력

을 분배/결합하는 방법으로 그림 2에 보인 바와 같이 도파관 내의 입력 초고주파를 도파관-마이크로스트립선(waveguide-microstrip line) 변환기를 통해 마이크로스트립선 신호로 변환하여 증폭하고 증폭된 마이크로스트립선 신호를 마이크로스트립선-도파관(microstrip line-waveguide) 변환기를 통해 도파관 내의 초고주파 출력으로 변환하여 줌으로써 전력 분배와 결합을 수행한다. 이를 이용하여 다수의 반도체 증폭기를 결합할 경우 결합하는 반도체 증폭기의 수가 증가해도 공간 결합의 단수는 증가하지 않는다. 따라서 삽입 손실이 누적되어 증가하지 않으므로 이론적으로 큰 용량의 전력증폭기를 구현하는 것이 가능하다.

그러나 밀리미터파 대역의 높은 주파수에서는 변환기를 배열할 공간이 매우 제한되고 구조 상 방열에 취약한 문제점이 있다. 본 논문에서는 5세대 이동통신 시스템의 백홀(backhaul)^[1-4]에 적용하기 위해 60GHz 세계적 비면허 대역(56-64GHz) 전력 증폭기를 구현하기 위한 공간 결합기에 대해 연구하고 변환기의 효율적인 배열과 방열에 적합한 구조를 제안한다.

II. 공간결합 전력증폭기의 구조

밀리미터파 대역의 높은 주파수에서는 마이크로스트립선의 삽입손실이 커지므로 마이크로스트립선 대신 도파관을 사용하여 삽입손실을 줄이고 있다. 따라서 이 경우 반도체 전력 증폭기를 결합하기 위해 공간 결합 방식을 이용하는 것이 매우 효율적이다. 그러나 현실적으로 도파관 내에 변환기를 배열할 공간이 제한적이므로 결합할 반도체 전력 증폭기의 수에도 제한이 가해진다. 특히 주파수가 밀리미터파 대역으로 높아질 경우 도파관의 단면의 각 변의 길이가 수 밀리미터에 불과해진다. 본 논문에서 설계하고자하는 60GHz 세계적 비면허 대역(56-64GHz)의 경우 도파관의 단면적이 4mm x 2mm 이하로 작아져서 배치할 수 있는 변환기의 수가 2개 정도로 제한된다.

그림 3은 공간 결합기를 이용한 밀리미터파 대역의 전력 증폭기의 구조를 보여준다. 도파관 내에 백투백(back-to-back)구조의 도파관-마이크로스트립선 변환기를 배열하였다. 도파관의 좌측 입구로 들어온 초고주파 입력은 반도체 증폭기의 좌측에 있는 도파관-마이크로스

립선 변환기를 통해 마이크로스립선 신호로 변환되어 반도체 증폭기의 입력으로 인가된다. 증폭된 신호는 반도체 증폭기의 우측에 있는 마이크로스립선-도파관 변환기를 통해 도파관 내 초고주파로 출력된다.

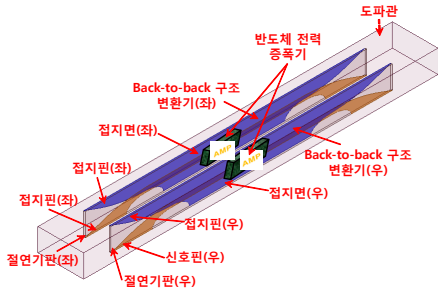


그림 3. 공간 결합기를 이용한 전력 증폭기의 구조
 Fig. 3. A structure of power amplifiers using spatial combiners

백투백 구조의 변환기 중간에 반도체 전력 증폭기를 탑재하여 복수개의 반도체 전력 증폭기가 공간적으로 결합되도록 하고 있다.

한편, 위와 같이 도파관 내에 변환기를 2개 이상 배열하게 되면 각 변환기 기관의 접지면이 한 평면에 위치할 수 없으므로 일반적으로 전력 증폭기의 케이스를 이루는 두터운 금속체(바디 메탈)에 변환기 기관의 접지면을 접촉시킬 수 없어 방열에 어려움을 겪게 된다.

III. 새로운 구조의 공간결합 전력증폭기

본 논문에서는 밀리미터파 대역의 좁은 도파관 내부 공간에 변환기를 콤팩트하게 배치할 수 있을 뿐 아니라 방열도 효과적으로 이루어 질 수 있는 그림 4에 보인 것과 같은 구조의 공간결합 전력증폭기를 제안한다. 제안하는 그림 4의 공간결합 전력증폭기의 구조상 특징을 그림 3의 기존의 공간결합 전력증폭기의 구조와 비교하여 설명하면 다음과 같다. 기존 구조인 그림 3에서 좌측 변환기의 접지핀 및 접지면과 우측 변환기의 접지핀 및 접지면을 하나로 통합하여 중앙에 두고 좌측 및 우측 변환기가 공유하도록 함으로써 반도체 전력 증폭기가 탑재될 두 변환기 기관의 접지면이 같은 평면에 위치하도록 하였다. 따라서 접지면이 바디 메탈에 직접 접촉될 수 있어 방열 효과를 극대화 할 수 있게 했다. 하나로 통합되어

중앙에 위치한 접지핀 및 접지면의 좌우에 좌측 절연기판과 우측 절연기판이 각각 위치하고 그 바깥의 좌우에 좌측 신호핀과 우측 신호핀이 각각 위치하도록 했다. 결과적으로 두 백투백 구조의 변환기를 하나로 붙여놓은 구조가 되어 차지하는 공간이 극소화되도록 하였다.

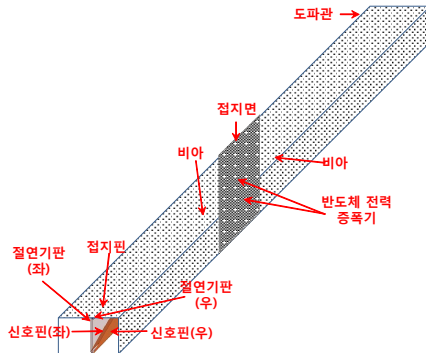


그림 4. 제안한 구조의 공간결합 전력증폭기
 Fig. 4. A spatial power amplifier of the proposed structure

통합된 접지면이 바디 메탈에 직접 접촉될 경우 두 반도체 전력 증폭기도 한 신호면 상에 같이 위치하여야 한다. 따라서 도파관 내의 초고주파 신호가 마이크로스트립라인 신호로 변환된 상태에서 비아(via)를 통해 좌측면에 위치한 신호선이 우측면의 신호선으로 변환되도록 함으로써 이 문제를 해결하였다.

IV. 제안한 구조의 공간결합 전력증폭기 설계

60GHz 세계적 비면허 대역(56-64GHz)에서 사용할 도파관은 대역폭이 50-75GHz인 WR15의 규격을 따랐다. 따라서 도파관 단면은 3.8mm x 1.9mm가 된다. 그림 4에서 반도체 전력 증폭기가 탑재된 기관의 좌측 끝 부분이 있는 절연기판, 신호핀 및 접지핀으로 이루어진 부분은 도파관-마이크로스립선 변환기로서 도파관 내의 초고주파 신호를 마이크로스트립선 신호로 변환해 주어 반도체 전력 증폭기 입력단에 인가되도록 해준다. 반도체 전력 증폭기가 탑재된 기관의 우측 끝 부분이 있는 절연기판, 신호핀 및 접지핀으로 이루어진 부분은 마이크로스립선-도파관 변환기로서 반도체 전력 증폭기에 의해 증폭된 마이크로스트립선 신호를 도파관 내의 초고주파신호로

변환해 준다. 동일 기관 좌측에 도파관-마이크로스트립선 변환기를 형성하고 우측에 마이크로스트립선-도파관 변환기를 형성함으로써 백투백 구조의 변환기로 구성하였다.

변환기는 엔티포달 핀라인(antipodal finline) 구조로 설계하였고^[5-7], 기관은 비유전율이 2.2이고 두께가 0.127mm인 RT/duroid 5880을 사용하였다. 그림 5는 설계에 사용된 엔티포달 핀라인 변환기의 구조를 보여준다.

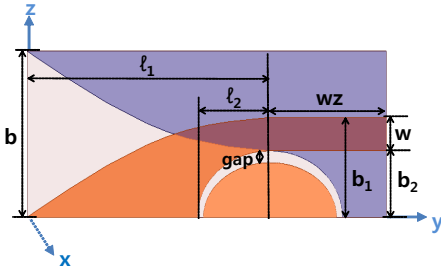


그림 5. 엔티포달 핀라인의 구조
Fig. 5. A structure of the antipodal finline

그림 5의 아래 부분에 위치한 핀과 반타원형 패치는 신호핀으로서 우측 절연 기관의 우측면에 위치한다. 위 부분에 위치한 핀은 접지핀으로서 우측 절연 기관의 좌측면에 위치한다. 이로써 한 개의 엔티포달 핀라인 변환기가 형성된다. 좌측 절연 기관은 앞서 형성한 접지핀 좌측에 위치시켜 접지핀을 공유하도록 한다. 좌측 절연 기관의 좌측면에는 앞에서의 신호핀과 같은 모양의 신호핀을 형성시켜 또 다른 엔티포달 핀라인 변환기가 형성되도록 한다. 따라서 한 쌍의 엔티포달 핀라인 변환기가 형성된다.

한편, 엔티포달 핀라인 변환기는 도파관과 마이크로스트립선 간의 전자기파 변환을 수행하며, 핵심적으로 고려해야 할 사항은 전자기파 정합과 임피던스 정합이다. 전자기파 정합은 3차원적인 형태를 갖고 있는 도파관의 경계조건을 평면적인 형태를 갖는 마이크로스트립선의 경계조건으로 어떻게 바꾸어 줄 수 있는가의 문제로서 가급적 경계조건을 점진적으로 바꾸어 주는 것이 효과적이다. 또한, 임피던스 변화에 따른 반사를 최소화하여 전자기파의 전달을 극대화하기 위해 임피던스를 정합해 주는 것이 중요하다. 이들 특성을 결정짓는 주된 요소는 신호핀 라인의 테이퍼(taper) 형태이다. 따라서 테이퍼 형태를 최적화하기 위해 지수함수 테이퍼, 포물선 테이퍼, 사인 혹은 코사인 테이퍼, 사인제곱 테이퍼, 스플라인

(spline)테이퍼 등 여러 가지가 사용되고 있다. 본 연구에서 스플라인(spline)을 이용하였으며 테이퍼 구현 방법은 다음과 같다.

스플라인은 주어진 점을 매끄럽게 연결하는 알고리즘으로 핀라인의 처음과 끝에 각각 마디를 설정하고 그 사이에 임의의 위치에 제3의 마디를 설정하여 스플라인 보간을 하게 되면 제3의 마디의 위치에 따라 곡률을 다양하게 변화시킬 수 있으며, 그 중에서 최적의 곡률을 찾아내어 설계하는 방법이다. 이 경우 제3의 마디는 그림 5를 기준으로 zy평면상에서 b와 l_1 으로 이루어진 사각형 내의 임의의 위치에 존재할 수 있다. 본 연구에서는 제3의 마디의 좌표를 다음의 방법으로 설정하였다. 제3의 마디의 y축 값을 c_1 이라고하고 z축 값을 $z(c_1)$ 이라할 때 $z(c_1)$ 은 다음 수식으로 표현된다.

$$z(c_1) = g(c_1) + k_{s1}(b_1 - g(c_1)) \text{ for } 0 \leq k_{s1} \leq 1$$

$$= g(c_1) + k_{s1}g(c_1) \text{ for } -1 \leq k_{s1} < 0$$

(1)

여기서, g 는 선형테이퍼의 함수로서 $g(c_1) = b_1 p_1$ 이고, $p_1 = c_1 / l_1$ 이다. p_1 은 제3의 마디의 y축 상의 위치를 신호핀의 길이 l_1 으로 정규화한 값이다.

한편, $z(c_1)$ 은 제3의 마디의 z축 상의 위치를 표현하는데 $k_{s1} = 0$ 이면 핀라인은 선형테이퍼가 되고, $k_{s1} > 0$ 이면 위로 굽는 곡률을 갖게 되며 $k_{s1} < 0$ 이면 아래로 굽는 곡률을 갖게 된다. 절대값 k_{s1} 의 크기는 곡률의 크기를 나타낸다. 따라서 최적화 할 때에 k_{s1} 값의 범위를 설정하여 줌으로써 물리적으로 최적화 가능성이 없는 영역을 제외시킬 수 있어 최적화 작업 시간을 대폭적으로 단축할 수 있다.

그림 5에 보인 엔티포달 핀라인의 변환기의 설계는 다음과 같이 하였다. 식(1)을 이용해 구한 스플라인 곡선으로 l_1 구간에서 신호핀의 위쪽 곡선을 설정하고 접지핀의 좌측 아래 쪽 곡선은 같은 스플라인을 상하 대칭으로 회전하여 사용하였다. l_2 구간에서 스플라인 곡선으로 반쪽짜리 타원을 만들어 좌측 반은 신호핀의 우측 아래 쪽 곡선으로 사용하고 우측 반은 접지핀의 우측 아래 쪽 곡선으로 사용하고였다. 이와 같이 설계된 변환기를 Ansys사의 HFSS로 시뮬레이션한 결과 50GHz 근방에서 공진이 발생하였다. 따라서 공진문제를 해결하는 방법으로 반쪽짜리 타원모양의 공진방지 패치를 신호핀 아래 쪽에 추가해 주었다. 이 공진방지 패치로써 공진 문제를 해소할 수 있었다.

V. 제안한 공간결합기의 특성

제안한 공간결합기의 특성을 확인하기 위해 Ansys사의 HFSS로 시뮬레이션을 통해 설계한 공간결합 전력증폭기의 특성을 분석하였다. 본 연구에서 핵심이 되는 관심사는 공간 전력 결합기의 특성이므로 반도체 전력 증폭기의 이득을 1로 설정함으로써 백투백 구조의 공간 전력 결합기를 분석한 특성으로 공간결합 전력증폭기의 특성을 확인할 수 있도록 하였다.

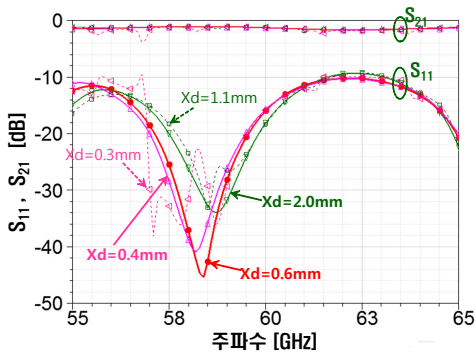


그림 6. 기존의 공간결합 전력증폭기의 두 백투백변환기 사이의 간격에 따른 특성
 Fig. 6. Characteristics of conventional spatial combining power amplifier depend on the distance between two back-to-back transitions

기존 구조와 비교를 위해 그림 3의 기존의 공간결합 전력증폭기에서 탑재된 반도체 전력 증폭기의 이득을 1로 설정하고 Ansys사의 HFSS 시뮬레이션을 통해 특성을 분석하였다. 이 경우 2개의 백투백 구조의 변화기가 도파관 내에 배열되므로 두 변환기 사이의 간격을 최적화 하는 작업을 먼저 수행하였다. 도파관 중앙에서 변환기 사이의 간격을 x_d 로 설정하여 최적화 시뮬레이션을 수행하였고 그 결과를 그림 6에 보였다. 두 변환기 사이의 간격이 $0.6(x_d=0.3)$ mm이하이거나 $2.2(x_d=1.1)$ mm이상 일 때는 특성이 심하게 왜곡되어 사용할 수 없음을 알 수 있었다. 두 변환기 사이의 간격이 $0.8(x_d=0.4)$ mm이상이고 $2.0(x_d=1.0)$ mm이하인 구간에서는 두 변환기가 정상적으로 작동함을 알 수 있었으며 그 구간 내에서 특성의 차이는 매우 미세하여 안정된 특성을 보였다. 두 변환기 사이의 간격이 $1.2(x_d=0.6)$ mm에서 최적의 특성을 보였고 이 특성을 비교 기준으로 삼았다.

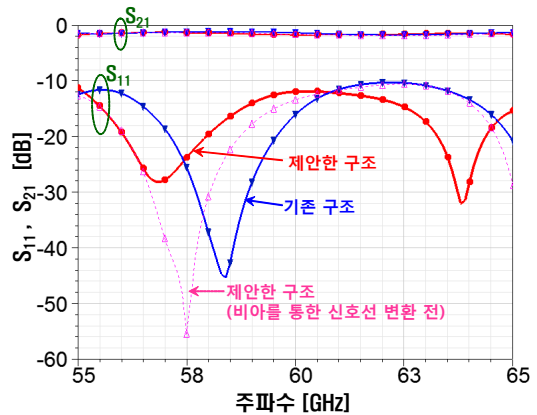


그림 7. 구조에 따른 공간결합 전력증폭기의 특성
 Fig. 7. Characteristics of spatial combining power amplifier depend on the structures

그림 7은 기존 구조의 공간결합 전력증폭기와 제안한 구조의 공간결합 전력증폭기의 특성을 비교하여 보여주고 있다. 제안한 구조의 경우 통합된 접지면이 바디 메탈에 직접 접촉될 수 있으려면 두 반도체 전력 증폭기도 한 신호면 상에 같이 위치해야 한다. 따라서 좌측면 신호선을 우측면 신호선으로 변환하기 위해 비아(via)를 사용하였다. 따라서 비아를 사용함에 따른 특성 저하 정도를 평가하기 위해 비아를 통해 좌측면 신호선을 우측면 신호선으로 변환하기 전과 변환한 후의 특성을 각각 따로 분석하였다. 그림 7에서 볼 수 있듯이 비아를 통한 신호선 변환 전과 후를 비교해 보면 비아에 의해 S_{11} 의 최저점 계곡의 깊이는 낮아 졌지만 최고점은 -10.30 dB에서 -11.85 dB로 1.55 dB 만큼 개선되었다. 제안한 구조를 기존 구조와 비교해 보면 S_{11} 의 최고점이 -10.58 dB에서 -11.85 dB로 1.27 dB 만큼 개선되었다. S_{21} 의 경우 -1.65 dB로 거의 같았다.

V. 결론

5세대 이동통신 시스템의 백홀(backhaul)에 적용하기 위한 60GHz대 세계적 비면허 대역(56–64GHz) 공간 결합 전력 증폭기의 새로운 구조를 제안하였다. 제안한 구조는 기존 구조에 비해 반사손실은 1.27 dB 만큼 개선되었고 삽입손실은 -1.65 dB로 거의 같아 성능면에서 큰 차이는 없었다. 그러나 제안한 구조는 변환기의 구조가 콤팩트하여 밀리미터 대역과 같이 도파관의 단면적이 작

은 경우 유리하고, 접지면이 바디메탈에 접촉하여 효율적인 방열이 가능하다는 등의 장점을 갖고 있다.

References

- [1] R. Taori, and A. Sridharan, "In-Band, Point to Multi-point, mm-Wave Backhaul for 5G Networks," ICC'14-W8: Workshop on 5G Technologies, pp.96-101, 2014.
- [2] M. Coldrey, U. Engstrom, K. Helmersson, M. Hashemi, L. Manholm and P. Wallentin, "Wireless backhaul in future heterogeneous networks" Reicsson Review, pp.1-11, October 2014.
- [3] C. Park, "A study on WiMAX Backhaul in Mobile Communication Network", The Journal of The Institute of Internet, Broadcasting and Communication, Vol. 14, No. 2, pp.59-64, Apr. 30, 2014.
- [4] C. Park, "AQoS Functions in Mobile Backhaul Network", The Journal of The Institute of Internet, Broadcasting and Communication, VOL. 13, No. 5, October 2013.
- [5] H. Ki, "A Study on Waveguide to Microstrip Antipodal Transition for 5G cellular systems", The Journal of The Institute of Internet, Broadcasting and Communication, Vol. 15, No. 4, pp185-190, Aug. 31, 2015.
- [6] S. Jing, L. Fa-guo, H. Li-hua, S. Xiao-ying, and Z. Yan-qio, "Waveguide-to-Microstrip Antipodal Finline Transistor at W Band," Third International Conference on Istrumentation, Measurement, Computer, Communication and Control, pp.510-513, 2013.
- [7] A. Ishikawa and T.Uebo, "A Design of 79GHz Band Coaxial Waveguide Transition using Finline Built on High-Permittivity Substrate", IProceedings of the International Symposium on Elecromagnetic Theory, pp.489-492, 2013.

저자 소개

기 현 철(정회원)



- 1984년 2월 : 한양대학교 전자공학과 졸업.(공학사)
 - 1986년 8월 : 한양 대학교 대학원 전자공학과 졸업.(공학석사)
 - 1992년 2월 : 한양대학교 대학원 전자공학과 졸업.(공학박사)
 - 1986년 ~ 1989년 : 한국 전자통신연구원 연구원.
 - 1996년 ~ 1997년 : 미국 조지아공대 post.doc
 - 2010년 ~ 2012년 : 미국 UCLA 객원교수
 - 1992년 3월 ~ 현재 : 가천대학교 전자공학과 교수.
- <주관심분야 : RFIC설계, Meta-material 응용, 아날로그 회로설계, 광통신용고속IC설계>