

# Sub-threshold 영역의 MOSFET 동작을 이용한 OP-AMP 설계

조태일\* · 여성대\* · 조승일\*\* · 김성권\*\*\*

Design of OP-AMP using MOSFET of Sub-threshold Region

Tae-Il Cho\* · Sung-Dae Yeo\* · Seung-Il Cho\*\* · Seong-Kweon Kim\*\*\*

## 요약

본 논문에서는 IoT(Internet of Things) 시스템의 기본 구성이 되는 센서 네트워크에 사용될 수 있는 MOSFET(Metal Oxide Semiconductor Field Effect Transistor)의 Sub-threshold 동작을 이용하는 OP-AMP(Operational amplifier) 설계를 제안한다. MOSFET의 Sub-threshold 동작은 전원전압을 낮추는 효과로 회로 시스템을 초저전력으로 유도할 수 있는 특징이 있기 때문에 배터리를 사용하는 IoT의 센서 네트워크 시스템의 초저전력화에 매우 유용한 회로설계 기술이라고 할 수 있다. 0.35  $\mu\text{m}$  공정을 이용한 시뮬레이션 결과, VDD를 0.6 V로 설계할 수 있었으며, OP-AMP의 Open-loop Gain은 43 dB, 또한 설계한 OP-AMP의 소비전력은 1.3  $\mu\text{W}$ 가 계산되었다. 또한, Active Layout 면적은 64  $\mu\text{m} \times 105 \mu\text{m}$ 이다. 제안한 OP-AMP는 IoT의 저전력 센서 네트워크에 다양한 응용이 가능할 것으로 기대된다.

## ABSTRACT

In this paper, we suggest the design of OP-AMP using MOSFET in the operation of sub-threshold condition as a basic unit of an IoT. The sub-threshold operation of MOSFET is useful for an ultra low power consumption of sensor network system in the IoT, because it cause the supply voltage to be reduced. From the simulation result using 0.35  $\mu\text{m}$  CMOS process, the supply voltage, VDD can be reduced with 0.6 V, open-loop gain of 43 dB and the power consumption was evaluated with about 1.3  $\mu\text{W}$  and the active size for an integration was measured with 64  $\mu\text{m} \times 105 \mu\text{m}$ . It is expected that the proposed circuit is applied to the low power sensor network for IoT.

## 키워드

Sub-threshold, Low Power, OP-AMP, IoT, Sensor Network,  
준임계, 저전력, 연산 증폭기, 사물 인터넷, 센서 네트워크

## 1. 서론

정보 통신 기술의 급속한 발전으로 모든 것이 인터

넷과 연결되는 IoT(Internet of Things)시대를 맞이하고 있으며, 실제로, IoT는 각종 산업 분야와 실생활에 이르기까지 다방면으로 영향을 미칠 것으로 평가되고

\* 서울과학기술대학교 NID융합기술대학원 (jotaeil@seoultech.ac.kr, ysd1009@seoultech.ac.kr)

\*\* 일본 Yamagata Univ. Innovation Center for Organic Electronics (cho\_si@yz.yamagata-u.ac.jp)

\*\*\* 교신저자 : 서울과학기술대학교 NID융합기술대학원

• 접수일 : 2016. 07. 08

• 수정완료일 : 2016. 07. 13

• 게재확정일 : 2016. 07. 24

• Received : Jul. 08, 2016, Revised : Jul. 13, 2016, Accepted : Jul. 24, 2016

• Corresponding Author : Seong-Kweon Kim

• Dept. of Broadcasting Communication Fusion Program, Graduate School of NID Fusion, Seoul National University of Science & Technology

• Email : kim12632@seoultech.ac.kr

있다[1]. 특히, IoT 기술은 무선 센서 네트워크를 기반으로 운영되는 것으로, 무선 센서 네트워크는 주변 환경과의 상호작용을 통하여 재난구호, 스마트 환경, 위치파악 시스템 등 다양한 어플리케이션으로 응용된다. 특히, 배터리로부터 전력을 공급받으며, 장기간 사용되어야 하는 경우가 많기 때문에, 비교적 낮은 동작 주파수로 동작하더라도 저전력으로 동작되어야 하는 것으로 알려져 있다[2],[4]. 따라서, 전원전압을 낮출 수 있는 MOSFET(Metal Oxide Semiconductor Field Effect Transistor)의 Sub-threshold 영역의 설계 기술에 주목하였다.

Sub-threshold 영역에서 동작하는 MOSFET은 회로 시스템에서 가장 많이 응용되는 OP-AMP(Operational Amplifier)의 전원전압을 낮추어, 저전력 회로 시스템을 유도한다. 특히, IoT의 센서 네트워크 시스템에 광범위하게 적용가능하다.

그림 1은 OP-AMP 가 응용되는 센서 네트워크 시스템의 하나인 빛의 세기 검출 회로를 나타낸다. 빛의 세기는 OP-AMP를 통하여 전압으로 변환되어야 하며, 그림 2에서 나타내는 Flash Type의 ADC(Analog Digital Converter) 등을 이용하여 디지털 전압신호로 전송되어 DSP(Digital Signal Processing) 동작의 수행이 가능해진다[3].

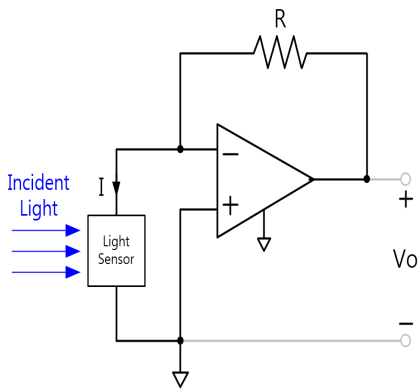


그림 1. 빛의 세기 검출회로[9]  
Fig. 1 Light intensity to voltage converter[9]

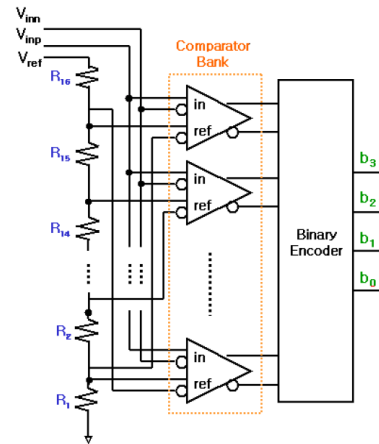


그림 2. Flash Type의 ADC 구조  
Fig. 2 Structure of flash type ADC

그림 2는 Flash-typed ADC의 회로도에서 다수의 OP-AMP가 사용되고 있음을 나타낸다. 이 구조에서는 OP-AMP가 Comparator로 사용되고 있으며, 입력 전압신호가 기준전압보다 크면 High, 작으면 Low를 출력하고 최종적으로 Encoder를 통과하여 n비트 Binary Code가 출력되는 것을 보이고 있다. 하지만, n비트의 해상도를 가지기 위해서는 2n-1개의 Comparator가 필요하며, 해상도가 증가할수록 OP-AMP의 수가 증가하기 때문에, 높은 해상도를 요구하는 시스템에서는 전력소모가 훨씬 커지게 되므로 OP-AMP의 저전력화는 절실한 것이다[5].

따라서, 본 논문에서는 IoT의 센서 네트워크에 적용되어 초저전력 동작을 유도할 수 있는 Sub-threshold MOSFET 동작을 이용한 OP-AMP 회로 설계를 제안한다.

## II. Sub-threshold의 개념

식 (1)은 디지털 회로시스템에서 계산되는 소비전력식을 나타낸다.

$$P_{dynamic} = \alpha C_L V_{DD}^2 f_{clk} \tag{1}$$

여기서  $\alpha$ 는 Activity Factor,  $C_L$ 은 Load Capacitor,  $V_{DD}$ 는 전원 전압,  $f_{clk}$ 는 주파수를 의미한다.

식 1에서, 전력을 감소시킬 수 있는 가장 효과적인 방법은 Square형인  $V_{DD}$  Scaling 하는 것이다. 전력을 감소시키기 위하여,  $V_{DD}$ 의 Down Scaling이 과하면 회로의 누설전력을 증가시키는데[6], 누설 전류는 sub-threshold 전류, PN junction reverse BIAS 전류, DIBL(Drain Induced Barrier Lowering), Oxide Tunneling과 같은 종류가 다양한 요소들에 의해 발생된다. 이 중 sub-threshold에 의한 누설전류가 상당량을 차지한다.

sub-threshold 전류식은 식 (2)과 같다.

$$I_D = I_o \exp\left(\frac{V_{GS} - V_{TH}}{\eta V_T}\right) \left[1 - \exp\left(\frac{-V_{DS}}{V_T}\right)\right] \quad (2)$$

여기서  $V_T$ 는 Thermal 전압( $V_T = k_B T/q$ ),  $\eta$ 는 sub-threshold slope factor를 의미하며, 식 (2)에서의  $I_o$ 는 식 (3)과 같이 정의된다.

$$I_o = \mu_0 C_{ox} \frac{W}{L} (n-1)^2 V_T^2 \quad (3)$$

여기서  $\mu_0$ 는 이동도,  $C_{ox}$ 는 oxide capacitance,  $W$ 는 MOSFET의 Width,  $L$ 은 Length를 의미한다[7].

Table 1. MOSFET의 소신호 모델 Parameters[8]

Table 1. Parameters of small signal model of MOSFET (saturation region)

|   | Sub-threshold   | Strong Inversion  |
|---|---|---|
| $g_m = \frac{\partial I_D}{\partial V_{GS}}$                | $\frac{I_D}{m V_T}$   | $\sqrt{\frac{2KW I_D}{L}}$  |
| $r_d = \left[ \frac{\partial I_D}{\partial v_{DS}} \right]$ | $\frac{m V_T}{\lambda_D I_D}$   | $\frac{1}{\lambda I_D}$   |
| $g_{mb} = \frac{\partial I_D}{\partial v_{BS}}$             | $\frac{\lambda_B I_D}{m V_T}$   | $\frac{g_m \gamma}{2\sqrt{2 \Phi_F  +  V_{SB} }}$                 |
| $A_{v0} = g_m r_d$  | $\frac{1}{\lambda_D}$   | $\frac{1}{\lambda} \sqrt{\frac{2KW}{I_D L}}$                      |
| $f_n = \frac{g_m}{2\pi C_X}$                                | $\frac{I_D}{m V_T} \frac{1}{WL} \frac{C_d + C_{OX}}{2\pi C_d C_{OX}}$ | $\sqrt{\frac{2KW I_D}{L}} \frac{3}{2WL} \frac{1}{2\pi C_{OX}}$    |
| $S_{VW} = \frac{S_{iw}}{g_m^2}$                             | $\frac{2q I_D}{g_m^2} = \frac{2q}{I_D} (m V_T)^2$                     | $\frac{8k_B T}{3g_m} = \frac{8k_B T}{3} \sqrt{\frac{L}{2KW I_D}}$ |

Table 1은 Sub-threshold와 Strong Inversion 영역에서의  $g_m$ (trans-conductance),  $r_d$ (drain-source resistance),  $g_{mb}$ (substrate transconductance),

$gain(A_v = g_m r_d)$ 등을 나타낸다. sub-threshold 영역에서의  $g_m$ 은 drain 전류  $I_D$ 에 비례하여 증가한다. 반면에 Strong Inversion 영역에서의  $g_m$ 은  $\sqrt{I_D}$ 에 비례하여 증가한다. 이는  $g_m$  값이 고정된  $I_D$  값에 대하여 sub-threshold 영역에서 동작하는 MOSFET에서 더욱 큰 값을 갖는 것을 의미한다. 또한 sub-threshold 영역에서의 Gain은  $\lambda_D$ 에 의존한다.

Sub-threshold MOSFET의 주파수는 Table 1의  $f_n$ 와 같이 계산된다. Sub-threshold 영역에서의  $f_n$ 는  $g_m$ 값과 마찬가지로  $I_D$ 에 의존하며 Strong Inversion에서는  $\sqrt{I_D}$ 에 의존한다. Sub-threshold 영역에서 MOSFET의 Drain 전류는 White Noise( $S_{iw} = 2qI_D$ )가 발생한다. 표 1에서 보이는 것과 같이 Noise Factor는 Sub-threshold에서  $1/I_D$ 에 비례하며, Strong-inversion에서는  $1/\sqrt{I_D}$ 에 비례한다.

비록 Sub-threshold 영역은  $V_{GS} < V_{th}$ 로 동작되지만 Weak Inversion의 영역에서 트랜지스터는 Strong Inversion에서와 같이 동작한다[8],[10].

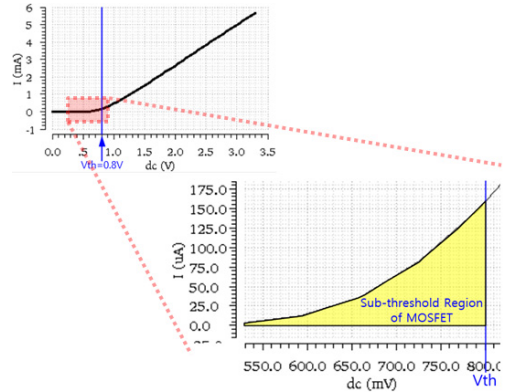


그림 3. nMOSFET의 sub-threshold 영역  
Fig. 3 Sub-threshold region of nMOSFET

그림 3은 3.3 V의 전원전압을 갖는 nMOSFET의 Gate 전압을 0 V부터 3.3 V까지 Sweep을 통한 DC 시뮬레이션 결과를 나타낸다. 시뮬레이션 결과로부터 문턱전압인 0.8 V 이하인 Sub-threshold 영역에서 전류가 흐르며, 바이폴라 트랜지스터의 동작과 유사한 동작을 함을 확인할 수 있다.

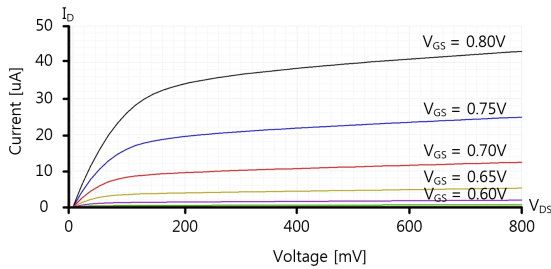


그림 4. Sub-threshold 영역에서의 VDS-ID 시뮬레이션  
Fig. 4 Simulation of VDS-ID in the Sub-threshold

그림 4는 nMOSFET의 Gate 전압 변화에 따른  $V_{DS}-I_D$  그래프를 나타낸다. 시뮬레이션 결과로부터, Sub-threshold의 영역에서도 Strong Inversion과 같이 동작함을 확인할 수 있다.

### III. Sub-threshold Amplifier의 설계

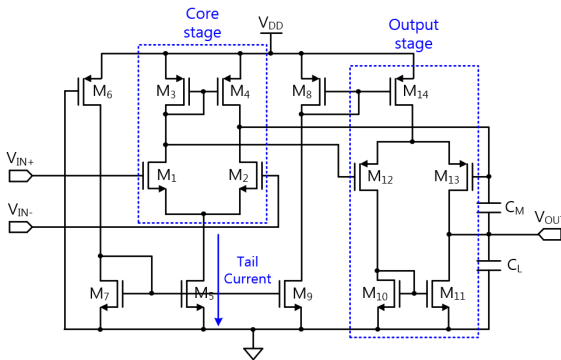


그림 5. Sub-threshold MOSFET 동작을 이용한 OP-AMP의 회로

Fig. 5 Circuit of OP-AMP using Sub-threshold MOSFET Operation

그림 5는 0.6 V의 전원전압을 갖는 OP-AMP의 회로를 나타낸다.  $V_{IN-}$ 는 0.4 V로 바이어스 전압을 인가 하였으며,  $M_2$  Transistor가 Sub-threshold 영역의 동작을 하도록 유도하고, 입력 전압 신호인  $V_{IN+}$ 는 Sub-threshold 영역인 0.4 V의 Bias 전압을 인가하면서 2 mV의 Pick-to-Pick를 갖는 AC 신호를 인가하였다. 이 때,  $M_5$ 의 Source와 Drain 사이에 33 nA의 Tail Current가 흐를 수 있도록 설계하였다. 입력 신호  $V_{IN+}$

는 Sub-threshold 영역에서 동작하는  $M_1$ 으로부터 위상이 반전된다. 이 때의 Gain은 식 (4)와 같다.

$$A_v = -g_m r_{out} = -g_m r_{o4} \tag{4}$$

다음으로, Sub-threshold 영역으로 동작하도록, 또 다른 differential amplifier 구조로 각각 반전된 신호는 2 단 증폭되도록 설계하였다. differential input 으로  $M_{12}$  와  $M_{13}$  으로 입력된 신호는 Single ended 출력으로 식 (5)의 Gain을 갖고 신호가 증폭된다.

$$A_v = -g_m r_{out} = -g_m r_{11} \tag{5}$$

마지막으로, 증폭된 신호는 Phase margin을 확보하기 위해,  $C_M = 1$  pF 의 캐패시터를 Miller 캐패시터 용도로 추가하였다.

최종적으로 입력 신호인  $V_{IN+}$ 와  $V_{OUT}$  사이 두 번의 큰 증폭동작이 발생하며 역상의 출력이 이루어진다. 총 Gain 에 관련된 식은 다음과 같이 식 (6)과 같이 나타내어진다.

$$A_v = g_m^2 r_{o4} r_{o11} \tag{6}$$

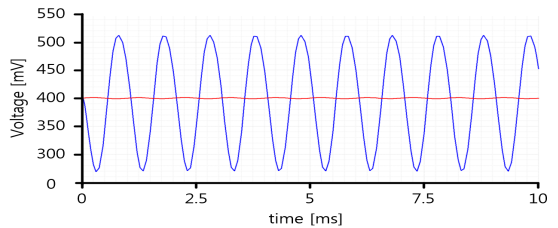


그림 6. Sub-threshold OP-AMP의 시뮬레이션 결과  
Fig. 6 Simulation result of Sub-threshold OP-AMP

그림 6은 Sub-threshold 영역에서 동작하는 OP-AMP의 시뮬레이션 결과를 나타낸다. 입력전압과 출력전압 사이에 43dB의 증폭 특성을 확인하였다. 주파수 해석 시뮬레이션 결과 -3 dB Frequency가 2.7 kHz로 측정되었으며, Phase Margin은 증폭 Gain 0 dB에서 67.5°가 관측되었다. 제안한 OP-AMP 는 MOSFET이 Sub-threshold에서 동작하므로, 주파수 대역폭이 작지만 저속동작의 신호처리에는 적절할 것으로 판단된다.

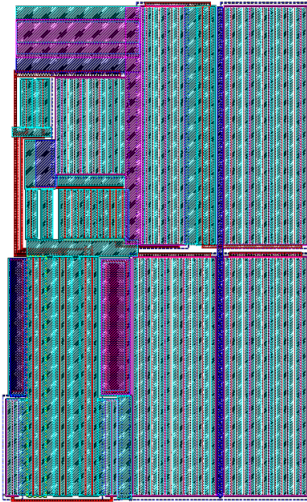


그림 7. Sub-threshold OP-AMP의 레이아웃  
Fig. 7 Layout of Sub-threshold OP-AMP

그림 7은 Sub-threshold OP-AMP의 레이아웃을 나타낸다. 유효 사이즈는  $64\ \mu\text{m} \times 105\ \mu\text{m}$ 가 되며, 집적화에도 유리할 것으로 판단된다.

#### IV. 결론

본 논문에서는 IoT의 센서 네트워크에 적용될 수 있는 Sub-threshold 영역에서 동작하는 OP-AMP를 설계하였다. 설계한 회로는  $0.35\ \mu\text{m}$  공정을 이용하였으며 Cadence icfb tool을 이용하여 설계 및 검증을 진행하였다.

전원전압을  $0.6\text{V}$ 로 인가함으로써 회로 전체를 Sub-threshold 영역으로 유도하였다. 시뮬레이션 결과로부터  $43\ \text{dB}$ 의 open-loop gain이 관측되었으며,  $2.5\ \text{kHz}$ 의 주파수 대역폭,  $67.5^\circ$ 의 Phase Margin을 확인하였다. 설계한 OP-AMP의 소비전력은  $1.3\ \mu\text{W}$ 로 측정되며, 저전력화에 유리할 것으로 판단되며, Active Layout 면적은  $64\ \mu\text{m} \times 105\ \mu\text{m}$ 로써 집적화에도 유리할 것으로 판단된다.

제안한 Sub-threshold OP-AMP 회로는 IoT용 센서 네트워크 시스템의 초저전력 동작에 매우 유용한 지침이 될 것으로 기대된다.

#### 감사의 글

이 연구는 서울과학기술대학교 교내연구비의 지원으로 수행되었습니다.

#### References

- [1] S. Park, C. Hwang, and D. Park, "Internet of Things(IoT) ON system implementation with minimal Arduino based appliances standby power using a smartphone alarm in the environment," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 10, no. 10, Oct. 2015, pp. 1175 - 1181.
- [2] K. Lee, H. Lee, and Y. Kim, "Design and Implementation of a Systolic Architecture for Low Power Wireless Sensor Network," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 10, no. 06, June 2015, pp. 749 - 755.
- [3] D. Ryu, "Development of BLE Sensor Module based on Open Source for IoT Applications," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 10, no. 3, Mar. 2015, pp. 419 - 424.
- [4] H. Ju, and Y. Yoo, "Efficient Packet Transmission Utilizing Vertical Handover in IoT Environment," *J. of the Korea Institute of Information Scientist and Engineers*, vol. 42, no. 6, June 2015, pp. 807-816.
- [5] G. Balachandran and P. Allen, "Switched-Current Circuits in Digital CMOS Technology With Low Charge-Injection Errors," *IEEE J. of Solid-State Circuits*, vol. 37, 2002, pp. 1271 - 1281.
- [6] S. Yeo, "A study on low-power current mode signal process using sub-threshold MOSFET operation," Master's Thesis, *Seoul National University of Science and Technology*, 2013.
- [7] S. Cho, S. Yeo, K. Lee, and S. Kim,

“Current-Mode Circuit Design using Sub-threshold MOSFET,” *The J. of Korea Society of Communication and Space Technology*, vol. 8, no. 3, Sept. 2013, pp. 10-14.

- [8] L. Magnelli, F. A. Amoroso, F. Crupi, G. Cappuccino, and G. Iannaccone, “Design of a 76-nW, 0.5-V subthreshold complementary metal-oxide-semiconductor operation amplifier,” *Int. J. OF Circuit Theory and Applications*, vol. 42, no. 9, Septr. 2014, pp. 967-977.
- [9] J. D. Irwin, and R. M. Nelms, “Engineering Circuit Analysis Ten edition,” Hoboken, New Jersey, *John Wiley & Sons, Inc.*, 2011.
- [10] J. Kim, S. Yeo, D. Kim, G. Lee, and S. Kim, “Current-mode signal processing based OTA design for multimedia data transmission,” *2014 Int. Conf. on Network Security and Communication Engineering*, Hong Kong, Dec. 2014.

저자 소개



**조태일(Tae-II Cho)**

2015년 서울과학기술대학교 전자IT미디어공학과 졸업(공학사)  
2015년 ~현재 서울과학기술대학교 NID융합기술대학원 석사과정

※ 관심분야 : Current-mode 회로 설계, 저전력 회로설계, 디지털 회로설계, FPGA 프로그래밍



**여성대(Sung-Dae Yeo)**

2011년 목포해양대학교 전자통신공학부 졸업(공학사)  
2013년 서울과학기술대학교 NID융합기술대학원 졸업(공학석사)  
2013년~현재 서울과학기술대학교 NID융합기술대학원 박사과정

※ 관심분야 : Sub-threshold 설계, Current-mode 설계, ADCL 설계, 신호처리, LSI 설계

**조승일(Seung-II Cho)**



2013년 일본 Yamagata Univ. 이공학연구과(공학박사)  
2013년 ~현재 일본 Yamagata Univ. Innovation Center for Organic Electronics Assistant Professor

※ 관심분야 : Organic TFT 집적회로 설계, Adiabatic log circuit, 아날로그 디지털 mixed 회로 설계

**김성권(Seong-Kweon Kim)**



2002년 일본TOHOKU대학 대학원 전자공학과(공학박사)  
2002~2004년 일본TOHOKU대학 전기통신연구소 Assistant Professor & Research Fellow

2004~2009년 목포해양대학교 해양전자통신공학부 조교수

2009년~현재 서울과학기술대학교 전자IT미디어공학과 교수

※ 관심분야 : 무선통신용 아날로그 LSI 설계, 멀티미디어통신