신뢰성응용연구
제16권, 제3호. pp.202-207, 2016

# PCB의 이온-마이그레이션에 영향을 미치는 주요요인

장인혁[1] · 김정호[1] · 오길구[1] · 이영주[1] · 임홍우[1] · 최연옥[2†]

[1]한국기계전기전자시험연구원, [2]조선대학교

# Main Factors that Effect on the Ion-Migration of PCB

In-Hyeok Jang[1] · Jeong-Ho Kim[1] · Gil-Gu Oh[1] · Young-Joo Lee[1] · Hong-Woo Lim[1] · Youn-Ok Choi[2†]

[1]Korea Testing Certification, [2]Chosun University

**Purpose**: The purpose of this study is main factors (environmental conditions, pattern spacing, pattern material) that effect the ion-migration of PCB.
**Methods**: Recently, the electronic components are becoming more high density of electronic device, so that electronic circuits have smaller pitches between the patten and more vulnerable to insulation failure. so the reliability of electric insulation of device has become an ever important issue as device contact pitches of pattern. Usually, ion-migration occurs in high temperature and high humidity environment as voltage is applied to the circuit. Under high temperature and high humidity, voltage applied electronic components respond to applied voltages by metals's electrochemical ionization and a conducting filament forms between the anode and cathode across a nonmetallic medium. This leads to short-circuit failure of the electronic component.
**Results**: we studied ion-migration that occurs in accordance with the main factors (environmental conditions, pitches, pattern material). The PCB pattern material was made by two different types of material (free solder, OSP) for this research and pitches of pattern is 0.15mm, 0.3mm, 0.5mm. PCB was experimented in the environmental conditions (high temperature 120℃, high temperature and high humidity 85℃, 85%RH) and was analyzed for ion-migration through the experiment results.
**Conclusion**: We confirmed that environmental condition, pitches of pattern, pattern material had effect on ion-migration of PCB.

***Keywords***: Ion-Migration, PCB, Pattern Spacing, Environmental Condition, Material

## 1. 서 론

최근 전자제품의 소형·경량화 및 전자 부품의 고밀도 및 고집적화 됨에 따라PCB 절연의 내구성 및 신뢰성이 큰 문제로 대두 되고 있다. 본 논문에서는 PCB의 절연 파괴의 요인 중 하나인 이온-마이그레이션 발생의 주요요인에 대해 연구하였다. 이온-마이그레이션은 PCB 패턴극간에 수분이 흡착된 상태에서 전계가 인가될 경우, 한쪽의 전극에서 다른 한쪽의 전극으로 금속이온이 이동하여 금속 화합물이 석출되어 극간의 단락 및 탄화현상으로 인한 절연파괴 등의 현상을 의미하는 것으로 최근 소형·경량화를 위해 패턴간격이 좁은 PCB 기판의 절연파괴를 유발하여PCB 절연파괴의 주요 요인이 되고 있다[1]. 이온-마이그레이션 현상

† 교신저자 yochoi@chosun.ac.kr
2016년 7월 21일 접수; 2016년 8월 30일 수정본 접수; 2016년 9월 3일 게재 확정.

을 일으키는 주요 요인으로는 습도, 온도, 패턴의 극간의 간격, 금속의 성분 등의 환경적 요소들에 의존한다. 하지만 실제 필드에서는 작은 충격에도 사라져버리는 이온-마이그레이션의 관측이 어렵기 때문에 정확한 발생요인을 파악하기가 어렵다[2].

따라서 본 논문에서는 선행연구 등을 통해 일반적으로 알려져 있는 PCB에 발생하는 이온-마이그레이션 현상의 주요요인들이 실제 어떠한 영향을 미치는지를 확인하기 위하여 패턴간격 및 금속성분이 다른 PCB를 제작하여 고온 및 고온다습 환경에서 실험하였다[3]. 실험에 사용된 PCB는 최근 친환경적인 이유로 많이 사용되는 무연납 패턴을 실장한 PCB와 OSP (Organic Solderability Preservative)패턴을 실장한 PCB로 각각 제작하였으며, 패턴 간격이 미치는 영향을 확인하기 위하여 0.15mm, 0.3mm, 0.5mm 패턴간격으로 PCB를 각각 5개씩 제작하였다. 또한 환경에 따른 절연파괴 및 이온-마이그레이션 현상을 재현 및 검증하기 위해서 시험의 환경온도 조건을 습도가 없는 고온조건 120℃와 고온다습 조건 85℃, 85% RH로 설정하였으며, DC 50V의 전압을 인가하였다. 그리고 실험결과를 통해 패턴 간격 및 금속성분, 환경조건이PCB 이온-마이그레이션 발생에 주요요인들이 어떠한 영향을 미치는지를 확인하고자 한다.

## 2. 이온-마이그레이션 발생 메커니즘

이온-마이그레이션 현상은 주로 부품이 실장되는 부분의 솔더나 패턴 간에 수분의 흡착된 상태에서 전압이 인가되면 물의 전기분해가 발생하게 되는데, 일반적으로 양극에서 산화가 일어나 은, 납, 구리 등의 금속이온이 용출되어 음극을 향해 금속이온의 형태로 이동하게 되며, 금속이온이 음극에서 전자를 받아 다시 금속으로 환원됨으로<Fig. 1>과 같이 수지상형

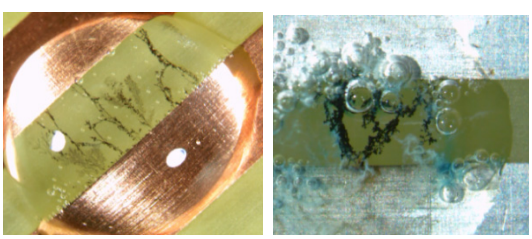


Fig. 1 Ion-migration phenomena

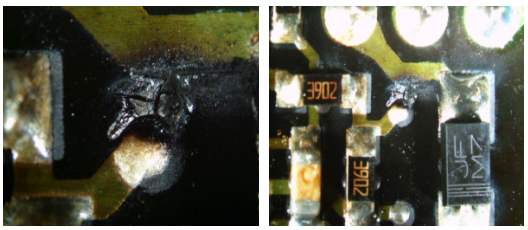


Fig. 2 Short phenomenon by ion migration

태로 성장하여 양 패턴 간의 단락을 일으킨다.

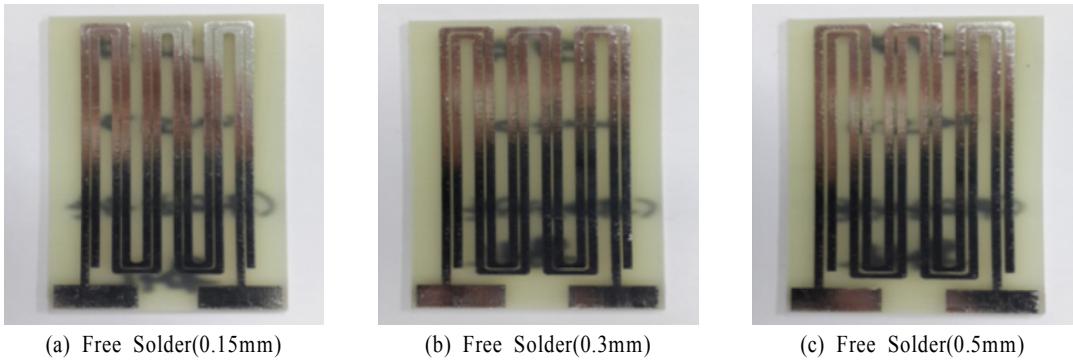
이온-마이그레이션의 단락현상은 양극에서 용출된 금속이온이 환원 석출하여 음극으로 성장해 가는 경우와 양극에서 용출된 금속이온이 음극에 이르러 환원 석출하여 수지상의 형태로 양극으로 성장하는 경우가 있다. 이러한 원인에 대해서는 아직까지 명확하지는 않지만, 이온-마이그레이션을 발생시키는 전극간의 절연저항이 높은 경우는 양극 석출 및 결로가 있고, 절연저항이 낮은 경우는 음극 석출이 많이 발생하는 것으로 추정된다[4]. 이러한 이온-마이그레이션이 실제 회로에서 발생할 경우 일반적으로 작은 충격에도 사라지지만 일부<Fig. 2>와 같이 회로간 단락에 의한 탄화를 유발하여 전자기기에 치명적인 고장을 일으키기도 한다. 본 논문에서는 일반적으로 알려진 패턴 간격 및 금속성분, 환경조건이PCB의 이온-마이그레이션 발생의 주요 요인임을 검증하고자 실험하였다.

## 3. 실험 방법

본 연구에서 사용한 PCB 기판은 <Fig. 3>과 같이 무연납 패턴과 OSP 패턴으로 제작하였으며, PCB 패턴별 간격은 0.15mm, 0.3mm, 0.5mm로 각각 5개씩 제작하였다.

실험의 조건은<Table 1>과 같이 고온 120℃, 고온다습 85℃, 85% R. H. 조건에서 1,000시간 동안 50V의 전원을 인가하여 IEC 60319 규격의 24h, 48h, 96h, 168h, 336h, 672h, 1,000h의 시간 간격으로 절연저항 측정 및 육안검사를 수행하였다.

PCB 기판에 인가되는 전원은 전체시료에 동일하게 인가될 수 있도록 <Fig. 4>와 같이 전원공급용 Board를 제작하여 동시에 동일한 전원이 인가될 수 있도록 하였다.



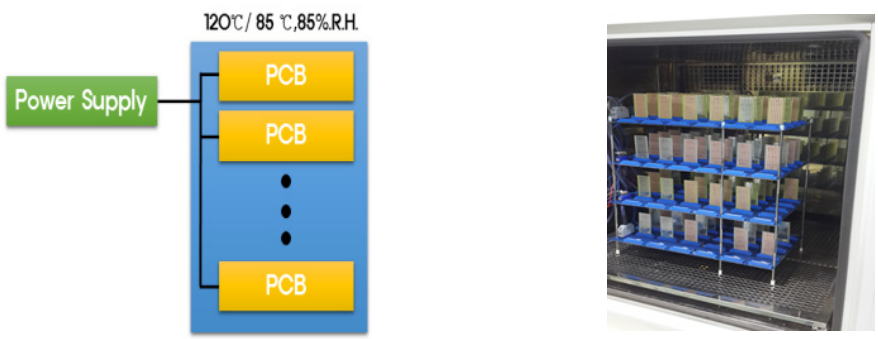
(a) Free Solder(0.15mm) (b) Free Solder(0.3mm) (c) Free Solder(0.5mm)

(d) OSP(0.15mm) (e) OSP(0.3mm) (f) OSP(0.5mm)

Fig. 3 The PCB production pictures

Table 1 PCB environment test conditions

| Test Items | Test condition | Measurement Scale |
|---|---|---|
| High temperature operation test | (1) Temperature: 120℃<br>(2) Input voltage: 50V<br>(3) Test time: 1,000h | (1) Visual inspection<br>(2) Insulation resistance |
| High temperature and high humidity operation test | (1) Temperature: 85℃<br>(2) Humidity: 85% RH<br>(3) Input voltage: 50V<br>(4) Test time: 1,000h | (1) Visual inspection<br>(2) Insulation resistance |




(a) Design structure diagram (b) Picture of the test

Fig. 4 Power supply method using the power board

## 4. 실험 및 결과

### 4.1 고온시험 결과

<Fig. 5>는 제작된 무연납 패턴(0.15mm, 0.3mm, 0.5mm)의 PCB를 각각 5개씩 고온조건 120℃에서 1,000시간 동안 DC 50V를 극간에 인가하여 실험하는 동안의 절연저항 변화를 그래프로 나타낸 것이다. 실험결과 절연저항의 변화는 패턴간의 간격이 좁을수록 절연저항의 값이 감소되었지만, 초기대비 변화량은 크지 않은 것으로 나타났다.

<Fig. 6>은 OSP 패턴(0.15mm, 0.3mm, 0.5mm)의 PCB를 각각 5개씩 고온조건 120℃에서 1,000시간 동안 DC 50V를 극간에 인가하여 실험하는 동안의 절연저항 변화를 그래프로 나타낸 것이다. 실험결과 절연저항의 변화는 무연납 PCB와 같이 패턴간의 간격이 좁을수록 절연저항의 값이 감소되었지만, 초기대비 변화량은 크지 않았다.

### 4.2 고온다습시험 결과

<Fig. 7>은 무연납 패턴(0.15mm, 0.3mm, 0.5mm)의 PCB를 각각 5개씩 고온다습조건 85℃, 85% RH에서 1,000시간 동안 DC 50V를 극간에 인가하여 실험하는 동안의 절연저항 변화를 그래프로 나타낸 것이다. 실

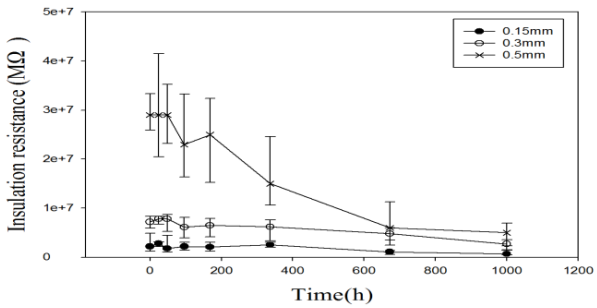



Fig. 5 Insulation-resistance variation graph of free solder PCB

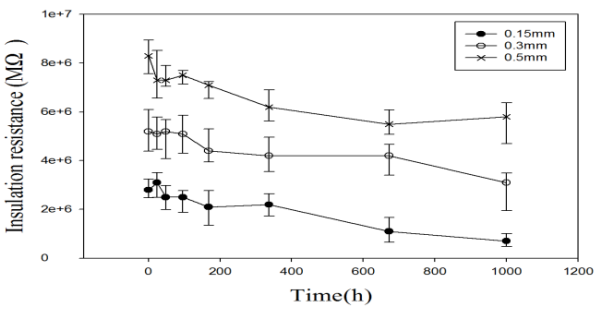



Fig. 6 Insulation-resistance variation graph of OSP PCB

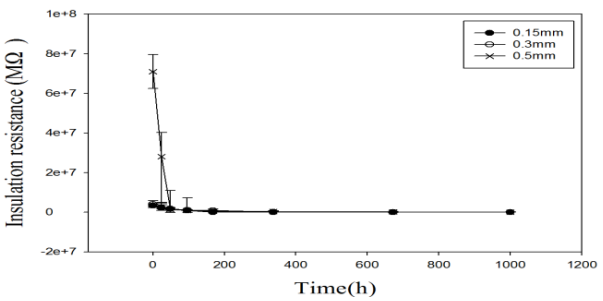



Fig. 7 Insulation-resistance variation graph of free solder PCB

험결과 PCB 패턴간격 0.15mm인 시료는 336시간(3개), 672시간(2개)에 절연이 파괴되었고, 패턴간격 0.3mm의 시료는 336시간(1개), 672시간(3개), 1,000시간(1개)에 절연이 파괴되었으며, 패턴간격 0.5mm의 시료는 672시간(2개), 1,000(1개)시간에 절연이 파괴되었으며, 나머지 2개의 시료는 절연저항이 초기대비 현저히 감소한 것으로 확인되었다.

<Fig. 8>은 OSP 패턴(0.15mm, 0.3mm, 0.5mm)의 PCB를 각각 5개씩 고온다습조건 85℃, 85% RH 에서 1,000시간 동안 DC 50V를 극간에 인가하여 실험하는 동안의 절연저항 변화를 측정한 결과를 그래프로 나타낸 것이다. 실험결과 PCB 패턴간격 0.15mm인 시료는 168시간(2개), 336시간(3개)에 절연이 파괴되었고, 패턴간격 0.3mm의 시료는 336시간(3개), 672시간(2개)에 절연이 파괴되었으며, 패턴간격 0.5mm의 시료는 672시간(3개), 1,000시간(2개)에 절연이 파괴되었다.

### 4.3 패턴금속재료별 비교

<Fig. 9>는 고온다습시험 후 PCB 패턴에 사용된 금속별(무연납, OSP) 결과를 나타낸 것이다. 고온다습시험 후 무연납과 OSP 패턴을 사용한 두 종류의 PCB

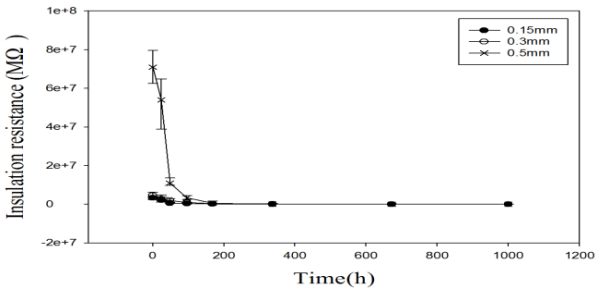
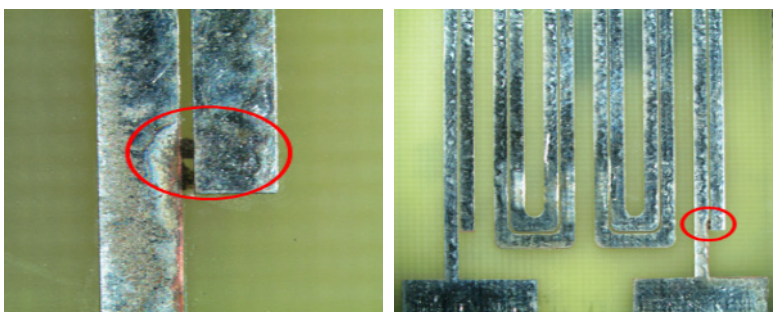
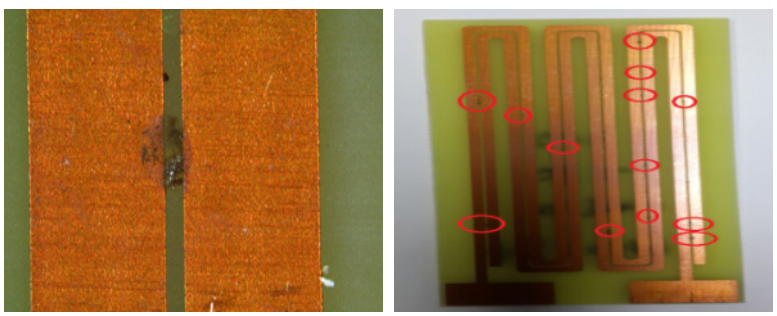



Fig. 8 Insulation-resistance variation graph of OSP PCB



(a) Ion-migration(free solder)



(b) Ion-migration(OSP)

Fig. 9 Comparison of ion migration between different pattern materials

에 이온-마이그레이션 현상이 발생하였다. 두 종류의 PCB를 각각 비교해보면 무연납PCB에는 오직 한 부분에서만 이온-마이그레이션 발생에 의한 단락으로 PCB 패턴사이에 발생한 탄화흔이 관측되었고, OSP PCB에서는 다수의 이온-마이그레이션에 의한 탄화흔이 관측되었다. 이러한 실험결과는 고온다습 환경 내에서 전원이 인가될 경우 전도성이 높은 재질로 이루어진 OSP(주성분 : Cu)가 무연납(주성분 : Sn)에 비해 이온-마이그레이션 현상이 더 활발히 진행되는 것을 확인 할 수 있었다.

## 5. 결 론

본 논문에서는 PCB에서 발생하는 이온-마이그레이션 현상의 주요요인을 확인하기 위하여 패턴간격 및 금속성분이 다른 PCB를 제작하여 고온 및 고온다습 환경에서 실험하였다. 실험에 사용된 PCB는 무연납 패턴을 실장한 PCB와 OSP(Organic Solderability Preservative)패턴을 실장한 PCB로 각각 제작하였고, 패턴간격이 미치는 영향을 확인하기 위하여 0.15 mm, 0.3mm, 0.5mm 세 종류의 패턴간격으로 제작하였다. 또한 환경에 따른 절연파괴 및 이온-마이그레이션 현상을 재현 및 검증하기 위해서 시험의 환경온도 조건을 습도가 없는 고온조건 120℃와 고온다습 조건 85℃, 85% RH로 설정하였으며, 제작된 PCB에 50V의 전압을 인가하였다. 실험결과 고온조건에서 실험한 PCB는 패턴간격에 따라 약간의 차이는 있었지만 무연납과 OSP 패턴을 실장한 PCB 모두 초기대비 큰 변화는 관측되지 않았다. 고온다습조건에서 실험한 경우 무연납과 OSP 패턴을 실장한 PCB 모두 패턴간격이 좁을수록 더 빠른 시간에 절연파괴가 일어났으며, 무연납보다 OSP가 더 빠른 시간에 절연이 파괴됨을 확인 할 수 있었다. 또한 절연이 파괴된 PCB는 모두 이온-마이그레이션에 의한 탄화 흔이 발견되었으며, 이러한 탄화흔은 무연납에 비해 OSP에서 더 많이 관측되었다. 이러한 실험결과를 통해 고온의 환경에 비해 고온다습 환경 내에서 전원이 인가될 경우PCB의 절연열화가 더 급격히 진행됨을 확인 할 수 있었고, 전도성이 높은 재질로 이루어진 OSP(주성분: Cu)가 무연납(주성분: Sn)에 비해 이온-마이그레이션 현상이 더 활발히 진행되는 것을 확인 할 수 있었다.

따라서 본 논문에서는 PCB에서 발생하는 이온-마이그레이션 현상의 주요요인을 확인하기 위하여 패턴간격 및 금속성분이 다른 PCB를 제작하였고, 고온 및 고온다습 환경에서 실험하였고, 실험결과를 통해 PCB의 패턴 재질 및 간격, 환경조건이 이온-마이그레이션 발생의 주요 요인임을 확인하였다. 추후 습도 및 전압에 대한 단계별 시험을 추가한다면 PCB의 이온-마이그레이션에 대한 고장 및 신뢰성평가를 위한 중요 자료로 활용이 가능할 것이다.

## References

[1] Hang, S. M., Jung, Y. B., Kim, C. H. and Lee, K. H. (2012). “Acceleration Test of Ion Migration in FR-4 PCB Plated with Sn”. Journal of Applied Reliability, Vol. 12, No. 3, pp. 158-163.

[2] Tsukui, T. (2000). “Reliability Analysis with Ionic Migration Generating on Print siring Boards”. Journal of The Surface Finishing Society of Japan, Vol. 51, No. 5, pp. 473-478.

[3] Jang, I. H. *et al*. (2016). “Ion-migration reproduction & analysis of the PCB according to the environmental conditions”. KIEE Summer Conference, pp. 1151-1152.

[4] Lee, D. B. *et al*. (2005). “Acceleration Test of Ion Migration for PCB Electronic Reliability Evaluation”. Journal of the Korean Society for System Engineering, Vol. 9, No. 1, pp. 64-69.