

CMOS 소자로만 구성된 1V 이하 저전압 저전력 기준전압 발생기

A Sub-1V Nanopower CMOS Only Bandgap Voltage Reference

박 창 범*, 임 신 일*

Chang-Bum Park*, Shin-Il Lim*

Abstract

In this paper, we present a nanopower CMOS bandgap voltage reference working in sub-threshold region without resistors and bipolar junction transistors (BJT). Complimentary to absolute temperature (CTAT) voltage generator was realized by using two n-MOSFET pair with body bias circuit to make a sufficient amount of CTAT voltage. Proportional to absolute temperature (PTAT) voltage was generated from differential amplifier by using different aspect ratio of input MOSFET pair. The proposed circuits eliminate the use of resistors and BJTs for the operation in a sub-1V low supply voltage and for small die area. The circuits are implemented in 0.18 μ m standard CMOS process. The simulation results show that the proposed sub-BGR generates a reference voltage of 290mV, obtaining temperature coefficient of 92 ppm/ $^{\circ}$ C in -20 to 120 $^{\circ}$ C temperature range. The circuits consume 15.7nW at 0.63V supply.

요 약

본 논문에서는 저항과 BJT를 사용하지 않고 sub-threshold 영역에서 동작하는 저전압, 저전력 기준전압 발생기를 설계하였다. CTAT 전압 발생기는 두 개의 NMOS 트랜지스터를 이용하여 구성하였고, 충분한 영역의 CTAT 전압을 발생시키기 위해 바디 바이어스 회로를 이용하였다. PTAT 전압 발생기는 PTAT 전압을 생성하기 위해 MOS 트랜지스터 입력 쌍의 서로 다른 사이즈 비를 이용하는 차동증폭기 형태로 구성하였다. 제안한 회로는 0.18- μ m 표준 CMOS 공정으로 설계되었다. 시뮬레이션 결과로 290mV의 출력 기준 전압을 가지며, -20 $^{\circ}$ C 에서 120 $^{\circ}$ C의 온도 변화에서 92 ppm/ $^{\circ}$ C의 전압 변화 지수와 전원전압 0.63V에서 15.7nW의 소모 전력을 갖는 것을 확인하였다.

Key words : bandgap reference, nanopower, subthreshold, voltage reference, BGR

* Dept. of Electronics Engineering, Seokyeong University

★ Corresponding author

e-mail : silim@skuniv.ac.kr, 02-940-7746

※ Acknowledgment

This research was supported by the Industrial Core Technology Development Program (10049009) funded by the Ministry of Trade, Industry & Energy(MITIE), Korea and also supported by the MSIP(Ministry of Science, ICT and Future Planning), Korea, under the ITRC(Information Technology Research Center) support program (IITP-2016-H8501-16-1010) supervised by the IITP(Institute for Information & Communications Technology Promotion). The CAD tools were supported by IC Design Education Center (IDEC).

Manuscript received Apr. 1, 2016; revised Jun. 27, 2016; accepted Jun. 27, 2016

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

MOS의 V_{th} 는 CTAT 특성을 가지고 있으며, V_{th2} 의 크기를 줄이기 위해 트랜지스터(M_{n2}) 바디에 전압을 인가하여 V_{th2} 문턱전압을 낮추는 방안을 사용하였다. 또한, 1단 으로 구성할 경우 CTAT 전압 레벨이 원하는 만큼 충분히 생성되지 않기 때문에 그림 3 의 CTAT voltage generator 에 제시한 것과 같이 3단으로 구성하였다.

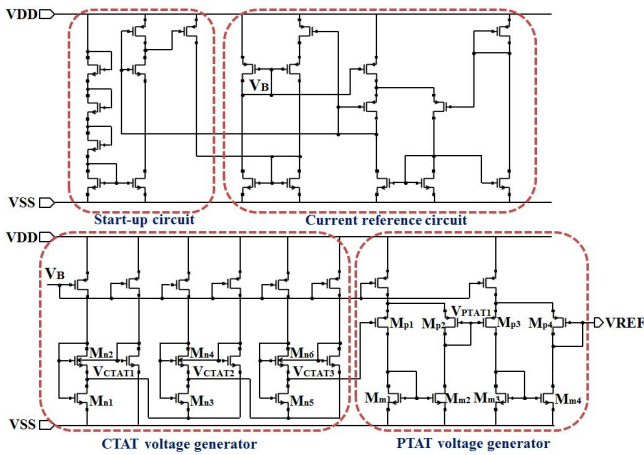


Fig. 3. Schematic of proposed sub-BGR

그림 3. 제안한 기준전압 발생기 회로도

나. PTAT 전압 발생기

본 논문에서는 차동증폭기 형태의 PTAT 전압 발생기[5]를 이용하였다. 구조는 그림 3 의 PTAT voltage generator에 제시한 것과 같고, 두 입력 트랜지스터(M_{p1} , M_{p2})의 문턱전압이 같고 사이즈 비를 조절함으로써 PTAT 전압이 생성된다. V_{PTAT1} 을 구해보면 다음과 같다.

$$V_{PTAT1} \approx V_{CTAT1} + V_{CTAT2} + V_{CTAT3} + \eta V_T \ln \frac{(W/L)_{Mp2}}{(W/L)_{Mp1}} \quad (3)$$

여기서 V_{CTAT} 은 식 (2)와 같이 구성하여 사이즈의 부담을 줄였다.

III 시뮬레이션 결과

그림 4 는 온도에 따른 출력 기준 전압을 나타낸다. 온도범위는 -20°C 에서 120°C 까지이고, SS(slow-slow)에서는 $76\text{ppm}/^{\circ}\text{C}$, TT(typical-typical)에서는 $92\text{ppm}/^{\circ}\text{C}$, FF(fast-fast)에서는 $109\text{ppm}/^{\circ}\text{C}$ 로 각각 나타났다. 그림 5 은 전원전압에 따른 출력 기준 전압을 나타낸다. 전원전압 630mV 부

터는 일정한 출력전압 290mV 가 나오는 것을 확인하였고, 공정변화 각각의 경우 전체 출력전압의 변화는 30mV 이내로 변한다. PSRR은 100Hz 에서 -43dB 로 나타난다. 전원전압 630mV 에서 전력소모는 15.7nW 로 나타났다.

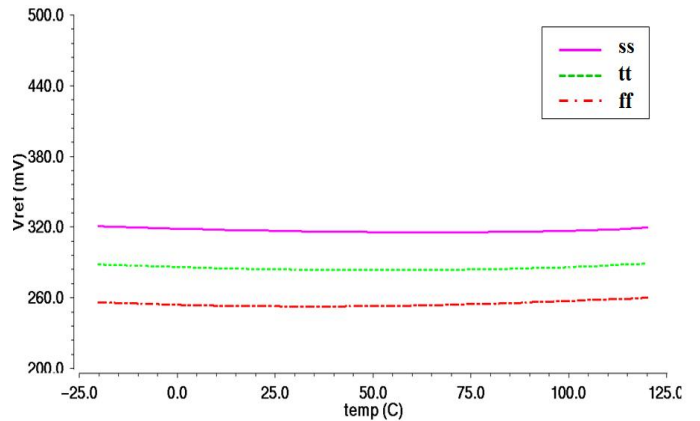


Fig. 4. output reference voltage versus temperature

그림 4. 온도에 따른 출력 기준 전압

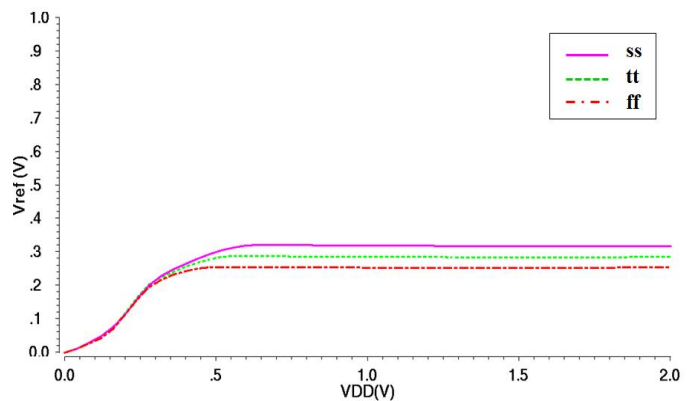


Fig. 5. output reference voltage versus supply voltage

그림 5. 전원전압에 따른 출력 기준 전압

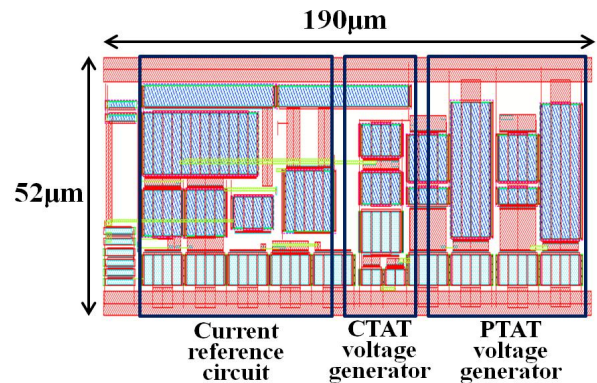


Fig. 6. Layout of proposed sub-BGR

그림 6. 제안한 기준전압 발생기 레이아웃

Table 1. Performance comparison with conventional BGRs

표 1. 기존 sub-BGR 과 성능 비교

	This work	[1]	[2]	[3]
Thchnology (μm)	0.18	0.18	0.35	0.18
VDD(V)	0.63-2	0.45-1.8	0.42-2	0.7-1.8
Vref(mV)	290	118.46	263.5	548
Temperature range($^{\circ}\text{C}$)	-20-120	-40-125	0-125	-40-120
TC(ppm/ $^{\circ}\text{C}$)	92	63.6	142	114
Power	15.7nW@ Vdd=0.65	14.6nW@ Vdd=0.45	2.6nW@ Vdd=0.45	52.5nW@ Vdd=0.7
Area(mm 2)	0.00988	0.012	0.043	0.0294
Comment	-	trimming low output voltage	temperature and process variations	BJT

IV 결론

저항과 BJT를 사용하지 않고 낮은 전원전압에서 동작하는 저전력 기준전압 발생기를 제안하였다. 공정변화에 따른 전류변화를 줄이기 위해 차동증폭기 형태의 PTAT 전압 발생기[5]를 이용하였고, 공정변화에 덜 민감한 CTAT 전압을 생성하기 위해, 바디 바이어스 회로를 제안하여 사용하였다. MOS 저항을 제외한 모든 트랜지스터는 sub-threshold 영역에서 동작하며 15.7nW의 전력을 소모한다. 전원전압 0.63~2V의 범위에서 동작하며, 온도계수(Temperature coefficient)는 $-20^{\circ}\text{C}\sim 120^{\circ}\text{C}$ 의 범위에서 92ppm/ $^{\circ}\text{C}$ 로 확인되었다.

References

- [1] Y. Wang, Z. Zhu, J. Yao, "A 0.45-V, 14.6-nW CMOS Subthreshold Voltage Reference With No Resistors and No BJTs", *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol 62, pp. 612-625, 2015
- [2] L. Magnelli and F. Crupet, "A 2.6 nW, 0.45 V Temperature-Compensated Subthreshold CMOS Voltage Reference", *Solid-State Circuits, IEEE Journal of* 46.2, pp. 465-474, 2011

Journal of 46.2, pp. 465-474, 2011

- [3] Y. Osaki and T. Hiroseet, "1.2-V Supply, 100-nW, 1.09-V Bandgap and 0.7-V Supply, 52.5-nW, 0.55-V Subbandgap Reference Circuits for Nanowatt CMOS LSIs", *Solid-State Circuits, IEEE Journal of* 48.6, pp. 1530-1538, 2013
- [4] T. Hirose, Y. Osaki, N. Kuroki and M. Numa, "A nano-ampere current reference circuit and its temperature dependence control by using temperature characteristics of carrier mobilities", *Proc. Eur. Solid-State Circuits Conf.*, pp. 114-117, 2010
- [5] A.-J. Annema, "Low-power bandgap references featuring DTMOSTs", *IEEE J. Solid-State Circuits*, vol. 34, no. 7, pp. 949-955, 1999
- [6] H. Ma; F. Zhou, "A sub-1V 115nA 0.35 μm CMOS voltage reference for ultra low-power applications", *ASICON '09. IEEE 8th International Conference on*, pp. 1074-1077, 2009