

산화막의 질화 조건에 따른 트랩 파라미터에 관한 연구

윤운하* · 강성준** · 정양희***

Study on the Trap Parameters according to the Nitridation Conditions of the Oxide Films

Woon-Ha Yoon* · Seong-Jun Kang** · Yang-Hee Joung***

요약

본 논문은 RTP법으로 산화막을 질화시킨 질화산화막으로 MIS 커패시터를 제작하여 avalanche 주입에 따른 캐리어 트랩 특성을 조사하였다. avalanche 주입에 의한 flatband 전압 변화는 두 번의 turn-around가 관찰되었는데 이는 처음 산화막에서 전자 트래핑이 일어나고, 전하 주입에 따라 홀 트래핑에 의한 turn-around 후 다시 전자 트래핑이 일어나는 것을 관찰하였다. 질화 산화막의 캐리어 트랩 파라미터를 결정하기 위하여 실험 결과를 기초로 종류가 다른 여러 트랩을 갖는 계에 대한 캐리어 트래핑을 비교한 결과 실험값과 일치함을 확인하였다.

ABSTRACT

In this paper, the MIS(: Metal-Insulator-Semiconductor) Capacitor with the nitrated-oxide by RTP are fabricated to investigate the carrier trap parameters due to avalanche electron injection. Two times turn-around phenomenon of the flatband voltage shift generated by the avalanche injection are observed. This shows that electron trapping occurs in the oxide film at the first stage. As the electron injection increases, the first turn-around occurs due to a positive charge in the oxide layer. After further injection, the curves turn around once again by electron captured. Based on the experimental results, the carrier trapping model for system having multi-traps is proposed and is fitting with experimental data in order to determine trap parameter of nitrated-oxide.

키워드

Oxide Films, Nitridation, Trap, Injection

산화막, 질화, 트랩, 주입

1. 서론

반도체 집적회로의 고집적화와 함께 신뢰성 향상을 위한 다양한 공정기술의 개발이 추진되고 있다. 이중

에서 실리콘 표면을 산화시킨 실리콘 산화막은 게이트 절연막으로 널리 사용되어 왔으나 불순물 확산과 방사선 손상에 의한 저항력 감소 등의 문제가 발생하여 이를 대체할 새로운 게이트 절연막이 요구되고 있

* 재료연구소 소재실용화연구소(zepelin@kims.re.kr)

** 전남대학교 전기및반도체공학전공(ferroksj@jnu.ac.kr)

*** 교신저자 : 전남대학교 전기및반도체공학과

• 접수일 : 2016. 04. 06

• 수정완료일 : 2016. 05. 13

• 게재확정일 : 2016. 05. 24

• Received : Apr. 06, 2016, Revised : May. 13, 2016, Accepted : May. 24, 2016

• Corresponding Author : Yang-Hee Joung

Dept. of Electrical and Semiconductor Engineering, chonnam National University,

Email : jyanghee@jnu.ac.kr

다[1-5]. 그러므로 VLSI 기술에서 산화막을 대체할 절연막으로 질화산화막(Nitrided-oxide)에 관한 많은 연구가 활발하게 이루어지고 있다. SiO₂막을 고온에서 열적으로 질화시켜 형성한 질화산화막은 기존의 SiO₂막보다 불순물 확산에 대한 장벽효과가 좋고 높은 전기장의 스트레스에 대한 저항력과 유전상수를 가지는 잇점이 있다[6]. 그러나 SiO₂막을 암모니아(NH₃) 분위기에서 열적으로 질화시키는 경우 NH₃의 해리로 생긴 수소(Hydrogen)나 질소(Nitrogen)가 SiO₂막내로 확산되어 많은 전자 트랩(trap)에 기인한 질화산화막의 불안정성과 퇴화를 초래하는 것으로 알려져 있다 [7-8]. 따라서 이러한 질화산화막에서 제기되는 문제를 규명하고 개선을 위해서는 산화막의 질화가 트랩 생성에 미치는 영향을 알아야 한다. 본 논문에서는 RTP(: Rapid Thermal Process)법으로 SiO₂막을 여러 조건으로 질화하여 MIS 커패시터를 제작하고 avalanche 주입 후 질화조건에 따른 캐리어 트랩 특성을 조사하였다.

II. 시료제작 및 실험방법

본 실험에서는 비저항이 0.3 Ωcm이고 결정 방향이 (100)인 p형 실리콘 웨이퍼를 사용하여 H₂:O₂=1:2의 비율로 950℃에서 20분간 산화하여 700Å 두께의 초기 산화막을 형성한 후, NH₃ 가스 분위기에서 rapid thermal nitridation하여 질화시켰다. RTN 온도는 900, 1100℃에서 90~120초 범위에서 수행하였고, 이들 RTN 막중 일부는 1100℃의 O₂ 분위기에서 30초 동안 RTO 방법으로 열처리하였다. 전극은 LPCVD법으로 폴리실리콘을 증착하고, POCl₃를 도핑한 후 dot 마스크를 써서 만든 면적이 0.01cm²인 원형이다.

고주파 C-V 측정을 위해 100KHz의 신호를 내장한 EG & G PAR사의 Lock-in amplifier를 이용하였으며 Avalanche 주입 실험의 frequency는 160KHz이고, V_{pp}는 약 25V인 sinusoidal wave를 사용하였다. 이와 같은 전압값은 산화막의 전기장장이 2.5MV/cm에 해당된다. Avalanche 주입 후 flatband 전압과 그 변화를 측정하기 위해 고주파 C-V를 측정하고 다시 avalanche 주입을 하고 C-V를 측정하는 실험을 반복하여 avalanche 주입에 따른 flatband 전압의 변화를

조사하였다. 실험결과 C-V 곡선을 얻기 위해 전하 주입을 중단할 때 생기는 영향은 거의 무시할 수 있는 것으로 나타났다.

III. 결과 및 논의

3.1 Avalanche 주입에 따른 캐리어 트랩

MIS(: Metal-Insulator-Semiconductor) capacitor의 전극으로부터 전하를 질화산화막 내부로 주입하면 막내에서는 전하의 트래핑과 생성이 일어나게 된다. 이러한 변화는 MIS capacitor에서 Avalanche 주입에 따른 고주파 C-V 곡선을 측정함으로써 알 수 있다 [9-10].

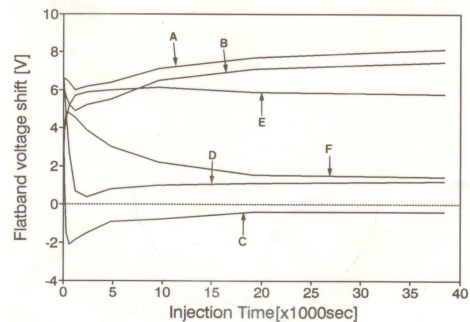


그림 1. 질화 조건별 flatband 전압 변화

Fig. 1 Flatband voltage shift for each nitridation conditions

여러 가지 질화조건에서 형성한 질화산화막을 가지는 MIS capacitor에 대해 avalanche 주입에 따른 고주파 C-V를 측정하고 이들 고주파 C-V 곡선으로부터 주입 시간과 flatband 전압 변화(ΔV_{FB})의 관계를 구하였다(그림 1). 그림 1에서 곡선 A는 900℃에서 90초간 암모니아 가스로 열처리한 시료의 flatband 전압 변화(ΔV_{FB})를 나타낸 것이고 곡선 B는 900℃에서 120초간 열처리한 시료의 flatband 전압 변화(ΔV_{FB})이다. 곡선 A와 B는 초기에 flatband 전압이 증가한 후 turn-around 현상이 일어나고 flatband 전압이 약간 감소하는 경향을 보인 후 두 번째 turn-around 현상이 일어나 flatband 전압이 증가하는 경향을 보이고

있다. 이것은 질화 산화막에서 electron trapping이 초기에 일어나 음의 전하가 질화 산화막에 축적됨을 의미하고 주입 시간이 길어지면 질화 산화막내에 양의 전하가 축적되어서 첫 번째 turn-around가 일어난다고 해석된다. 이 때 질화 산화막에 축적된 양 전하는 Si/SiO₂ 계면에 donor state를 발생시키는 원인으로 알려져 있다. 곡선 C와 D는 각각 1100°C에서 NH₃ 가스로 90초(C), 120초(D) 동안 열처리한 시료의 곡선이다. 두 시료에서도 두 번의 turn-around 현상이 관찰되었는데, 이것은 곡선 A, B의 경우와 같이 해석할 수 있다. 단, 두 번째 turn-around가 일어난 후 곡선 A, B 보다 급격하게 flatband 전압이 감소하는 경향을 보이고 있는데 이는 상대적으로 질화 온도가 높은 경우 양 전하가 질화 온도가 낮은 경우에 비해 많이 생성된 것으로 판단된다.

곡선 E와 F는 각각 1100°C에서 90초(E), 30초(F) RTN 후 1100°C 30초 RTO한 시료들에 대한 flatband 변화(ΔV_{FB})를 나타내었다. 이 두 시료의 경우는 앞의 시료와 달리 한번의 turn-around 현상이 관찰되었는데, 이것은 질화 산화막을 O₂ 가스로 다시 열처리하면 전자 트랩의 생성이 억제되는 것으로 해석된다.

3.2 질화산화막의 flatband 전압 변화(ΔV_{FB}) 해석

질화 산화막을 절연막으로 갖는 MIS capacitor의 전하 주입량에 따른 flatband 전압 변화는 막내에 존재하는 전자 트랩, 전자 및 홀 생성 트랩으로 구성되어지는 것으로 알려져 있다[11-12]. 이와 같은 전하 주입량에 따른 flatband 전압 변화의 이론값과 실험값을 그림 2~그림 7에 나타내었다. 산화막을 900°C, 90초 동안 질화시킨 질화 산화막의 avalanche 주입에 따른 flatband 전압의 변화를 그림 2에 나타내었다. 그림 2에서 곡선 A는 양(+)의 ΔV_{FB} 값을 가지고 있고 주입 전자에 대하여 가장 먼저 포화되는데 이는 이미 막내에 존재하고 있는 전자 트랩(트랩1)이 포화되는 과정으로 볼 있다.

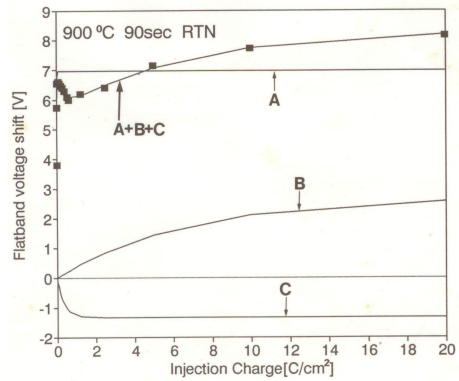


그림 2. 계산값과 실험값에 대한 flatband 전압 변화 비교(900°C, 90sec RTN)

Fig. 2 Comparison of flatband voltage shift for experimental data and theoretical curve fitting(900°C, 90sec RTN)

곡선 B는 포화 단면적이 비교적 작은 전자 트랩(트랩2)이 생성되고 있음을 의미하며, 곡선 C는 ΔV_{FB} 가 음(negative)의 값을 가지고 있는 것으로 보아 홀 트랩(트랩3)의 생성으로 보여진다. 산화막을 1100°C, 90초 동안 질화시킨 질화 산화막의 flatband 변화(ΔV_{FB})는 그림 3에 나타내었다.

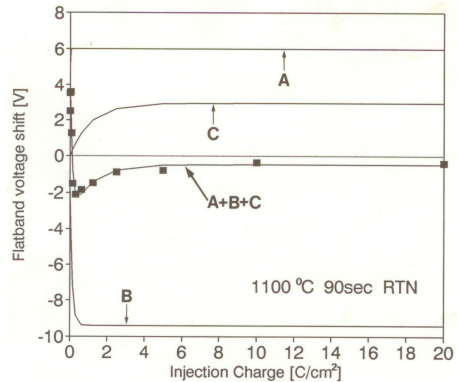


그림 3. 계산값과 실험값에 대한 flatband 전압 변화 비교(1100°C, 90sec RTN)

Fig. 3 Comparison of flatband voltage shift for experimental data and theoretical curve fitting(1100°C, 90sec RTN)

그림 3에서 곡선 A는 양(+)의 ΔV_{FB} 값을 가지고 있고 가장 먼저 포화되는 것으로 보아 이미 질화 산화막내에 존재하고 있던 전자 트랩(트랩1)이며, 곡선 B는 flatband 변화(ΔV_{FB})가 음의 값을 가지고 있는 것으로 보아 홀 트랩(트랩3)의 생성이라고 볼 수 있다. 그림 2와 3을 비교해 보면 900°C, 90초 동안 질화시킨 경우 보다 1100°C, 90초 동안 질화시킨 경우 더 많은 양(positive) 전하의 축적이 일어나고 있음을 알 수 있다.

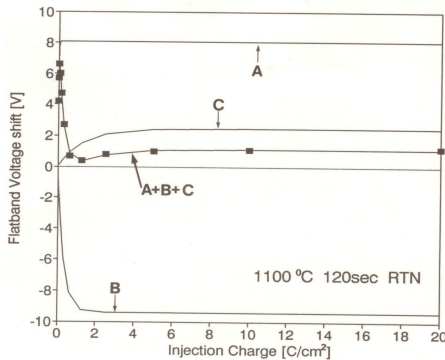


그림 4. 계산값과 실험값에 대한 flatband 전압 변화 비교(1100°C, 120sec RTN)

Fig. 4 Comparison of flatband voltage shift for experimental data and theoretical curve fitting(1100°C, 120sec RTN)

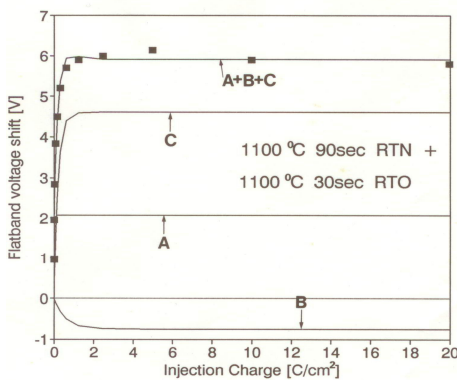


그림 5. 계산값과 실험값에 대한 flatband 전압 변화 비교(1100°C, 90sec RTN +1100°C 30sec RTO)

Fig. 5 Comparison of flatband voltage shift for experimental data and theoretical curve fitting(1100°C, 90sec RTN +1100°C 30sec RTO)

그림 4는 1100°C, 120초 동안 질화시킨 질화 산화막의 ΔV_{FB} 값의 변화에 대한 실험치와 이론치를 나타내고 있으며 그 결과가 잘 일치하고 있음을 확인할 수 있다. 곡선 A는 질화 산화막에 이미 존재하고 있던 전자 트랩(트랩1)이고 곡선 B는 홀 트랩(트랩3)이며 곡선 C는 새로운 전자 트랩(트랩2)의 생성으로 볼 수 있다. 이 경우에도 1100°C, 90초 동안 질화시킨 질화 산화막 보다 양(positive)전하의 축적이 증가하였음을 알 수 있다. 그림 5는 1100°C, 90초 동안 질화시킨 질화 산화막을 O₂ 분위기에서 30초 동안 열처리 한 시료의 ΔV_{FB} 값의 변화를 나타낸 것으로 양전하의 축적이 1100°C, 90초 동안 질화시킨 질화 산화막보다 감소했음을 알 수 있다. 또한 그림 6, 7은 각각 900°C 120초 RTN 처리한 시료와 1100°C 120초 동안 RTN 후 O₂ 분위기에서 30초 동안 열처리 한 시료의 flatband 변화(ΔV_{FB})를 나타내고 있으며 이들의 경향은 그림 3, 4의 경우와 같이 생성 전자 트랩 및 홀 트랩의 경향은 유사하나 낮은 온도에 의해 전자 트랩이 증가하고 홀 트랩이 감소하는 것을 확인할 수 있었으며, O₂ 열처리에 의해 1100°C, 120초 동안 질화시킨 질화 산화막보다 홀 트랩이 감소하였음을 확인할 수 있다. 이를 종합해 보면 온도가 높고 시간이 긴 질화의 경우 양전하의 축적에 의한 turn-around가 나타나고 이는 트랩밀도의 증가로 해석되어질 수 있다.

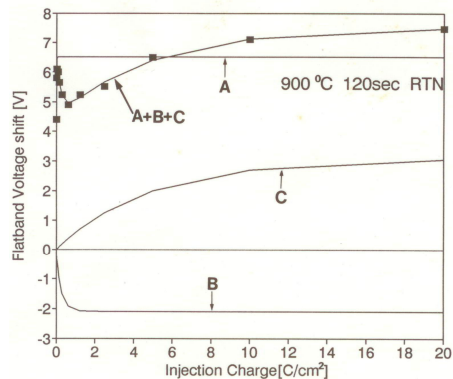


그림 6. 계산값과 실험값에 대한 flatband 전압 변화 비교(900°C, 120sec RTN)

Fig. 6 Comparison of flatband voltage shift for experimental data and theoretical curve fitting(900°C, 120sec RTN)

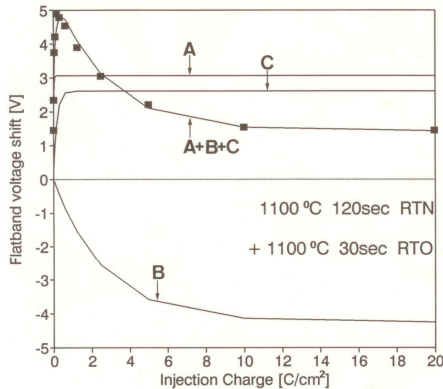


그림 7. 계산값과 실험값에 대한 flatband 전압 변화 비교(1100°C, 120sec RTN +1100°C 30sec RTO)

Fig. 7 Comparison of flatband voltage shift for experimental data and theoretical curve fitting(1100°C, 120sec RTN +1100°C 30sec RTO)

VI. 결론

질화 조건이 다른 질화 산화막의 avalanche 주입에 따른 flatband 변화(ΔV_{FB})는 전자 트래핑과 홀 트래핑이 함께 일어나는 turn-around 현상이 관찰 되었으며, 이는 생성 양전하에 의해 포획된 전자의 영향, 이미 존재하고 있던 전자 트랩에 포획되는 전자의 영향 그리고 새로이 생성되는 전자 트랩에 의해 포획되는 전자의 영향과 같은 전하 발생 매커니즘으로 일어난다는 이론적 고찰을 뒷받침하는 실험적 사실로 볼 수 있다. 또한 이러한 전하 주입량과 ΔV_{FB} 사이의 관계로부터는 질화 시간이 길어지고 질화 온도가 증가하면 새롭게 생성되는 트랩 밀도가 증가하여 소자의 동작 특성에 악 영향을 미치기 때문에 산화막을 질화시킬 때 질화 시간은 짧게, 질화 온도는 가능한 낮게 조절하는 것이 양질의 절연막을 얻을 수 있는 방법임을 확인할 수 있었다. 비록 질화가 심한 시료라도 O_2 가스를 사용하여 열처리하면 트랩 밀도가 감소하는 경향으로 확인됨으로써 산화막의 질화와 질화 산화막의 O_2 가스 열처리는 MIS 소자에서 산화막의 신뢰성과 안정성 향상에 기여할 것으로 판단된다.

References

- [1] T. Ito, T. Nakamura, and H. Ishikawa, "Effect of Thermally Nitrided SiO_2 (Nitroxide) on MOS Characteristics," *J. Electrochem. Soc.*, vol. 129, no. 1, 1982, pp. 184-188.
- [2] Y. Hayafuji and K. Kajiwara, "Nitridation of Silicon and Oxidized-Silicon," *J. Electrochem. Soc.*, vol. 129, no. 9, 1982, pp. 2102-2108.
- [3] S. Mun, S. Kang, and Y. Joung, "A study on the DC parameter matching according to the shrink of 0.13um technology," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 9, no. 11, 2014, pp. 1227-1232.
- [4] S. Mun, S. Kang, and Y. Joung, "A study on the Hot Carrier Injection Improvement of I/O Transistor," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 0, no. 8, 2014, pp. 847-852.
- [5] S. Mun, S. Kang, and Y. Joung, "A study on Flicker Noise Improvement by Decoupled Plasma Nitridation," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 9, no. 7, 2014, pp. 747-752.
- [6] T. Ito, H. Arakawa, T. Nozaki, and H. Ishikawa, "Retardation of Destructive Breakdown of SiO_2 Films Annealed in Ammonia Gas," *J. Electrochem. Soc.*, vol. 127, no. 10, 1980, pp. 2248-2251.
- [7] G. Ruggles and J. Monkowski, "An Investigation of Fixed Charge Buildup in Nitrided Oxides," *J. Electrochem. Soc.*, vol. 133, no. 4, 1986, pp. 787-793.
- [8] T. Kusaka, A. Hiraiwa, and K. Mukai, "Mobility Degradation of Nitrided Oxide MISFET's," *J. Electrochem. Soc.*, vol. 135, no. 1, 1988, pp. 166-172.
- [9] C. Sah, Y. Cui, and J. Tzou, "Generation annealing Kinetics of the interface donor states at 0.25eV above the midgap and the turn-around phenomena on oxidized silicon during avalanche electron injection," *J. of Applied Physics*, vol. 54, no. 5, 1983, pp. 2547-2555.
- [10] C. Tah, Y. Sun, and J. Tzou, "Generation annealing Kinetics and atomic models of a compensating donor in the surface space charge layer of oxidized silicon," *J. Appl. Phys.*,

vol. 54, 1983, pp. 944-952.

- [11] S. Tanelides, "The electronic structure of impurities and defects in SiO₂," *Thin Solid Films*, vol. 89, no. 1, 1982, pp. 103-108.
- [12] G. Hu and C. Johnson, "Relationship between trapped holes and interface states in MOS capacitors," *J. of Appl. Phys. Lett.*, vol. 36, no. 7, 1980, pp. 590-592.

저자 소개



윤운하(Woon-Ha Yoon)

1989년 인하대학교 응용물리학과 졸업(공학사)

1992년 인하대학교 대학원 응용물리학과 졸업(공학석사)

2001년 부경대학교 대학원 물리학과 졸업(이학박사)

현재 재료연구소 책임연구원

※ 관심분야 : 고출력 압전소자



정양희(Yang-Hee Joung)

1983년 단국대학교 응용물리학과 졸업(공학사)

1985년 인하대학교 대학원 응용물리학과 졸업(공학석사)

1993년 인하대학교 대학원 전자재료공학과 졸업(공학박사)

1995년 ~ 현재 전남대학교 전기및반도체공학과 교수

※ 관심분야 : 반도체 공정 및 물성



강성준(Seong-Jun Kang)

1989년 인하대학교 응용물리학과 졸업(공학사)

1994년 인하대학교 대학원 전자재료공학과 졸업(공학석사)

1999년 인하대학교 대학원 전자재료공학과 졸업(공학박사)

현재 전남대학교 전기및반도체공학과 교수

※ 관심분야 : 기능성박막, 반도체공정 및 재료