

# 넓은 입력전압범위의 고주파수 구동 Dual mode control LLC 공진형 컨버터

주형익<sup>1</sup>, 양정우<sup>1</sup>, 조강타<sup>2</sup>, 한상규<sup>1</sup>, 사공석진<sup>†</sup>

## High Frequency Dual Mode Control LLC Resonant Converter with Wide Input Voltage Range

Hyung-Ik Joo<sup>1</sup>, Jung-Woo Yang<sup>1</sup>, Kang-Ta Jo<sup>1</sup>, Sang-Kyoo Han<sup>1</sup>, and Suk-Chin Sakong<sup>†</sup>

### Abstract

In this paper, a high-frequency dual mode control LLC resonant converter with wide input voltage range is proposed through zero voltage switching (ZVS) under the universal line input voltage and every load conditions. Conventional small power adapter driving should be satisfied with universal line input voltage because it has no power factor correction circuit regulation. The conventional LLC resonant converter for an adapter can reduce the size of transformer in terms of high-frequency driving and ZVS. However, this converter has a disadvantage in terms of design of resonant tank under various input voltages because the frequency modulation range is very wide to satisfy voltage conversion gain. Compared with the conventional one, the proposed LLC converter can be adapted to universal line input voltage and high-frequency driving because it is controlled by pulse width modulation and pulse frequency modulation with control voltage. The validity of the proposed LLC converter is proved through the 60 W prototype.

**Key words:** LLC Resonant converter, High frequency, PWM, ZVS, Dual mode control

### 1. 서 론

IT 시대로의 진입 이후, 일상생활에 있어서 전기/전자 기기는 우리 생활과 떼어놓을 수 없다. 또한 현대사회에서 스마트폰, 태블릿 PC를 비롯한 모바일 기기가 새로운 정보기기로서 각광받기 시작하면서 이러한 장치의 배터리를 충전하기 위한 AC/DC 어댑터에 대한 새로운 기술적 요구사항이 증대되고 있다. 이에 따라 최근에는 기존 고효율 및 저 대기전력에 대한 이슈와 요구사항 뿐만 아니라 사용자의 이목을 끌 수 있는 외형적 디자인 또한 강력히 요구되고 있다. 따라서 이러한 추세에 맞는 소형/슬림 power supply는 부피감소와 그에 따른

전력밀도 상승 및 효율상승을 요구한다. 기존 AC/DC 어댑터 전원회로의 부피는 대부분 수동소자가 차지하고 있으며, 이러한 수동소자의 부피는 주파수에 지배적인 영향을 받는다. 이는 스위칭 주파수를 증가시킴으로써 수동소자의 부피를 줄일 수 있으며, 고주파수 구동을 통해 전원회로의 소형화 및 슬림화를 이룰 수 있다.

하지만 전원회로의 반도체 소자들이 하드스위칭을 할 경우, 스위칭 주파수가 증가함에 따라 스위칭 손실도 이에 비례하여 증가한다. 이러한 손실 때문에 효율저하 및 발열 문제를 발생시켜 특정 주파수 이상 구동의 어려움을 야기한다. 따라서 고밀도 및 고성능을 갖는 전력변환기의 고주파 구동을 위해서는 영전압 스위칭 또는 영전류 스위칭과 같은 소프트 스위칭이 반드시 보장되어야 한다. 또한 고주파 구동을 위한 부가적인 필요요소로서 전력변환기의 스위치인 FET의 턴 온/오프 시 게이트 신호의 빠른 기울기가 요구되며, 이에 적합한 게이트 드라이버와 스위칭 소자를 사용하여야 한다. 한편, 75W 이하 어댑터에 사용되는 전원회로는 PFC(Power Factor Correction)의 규제가 없으므로 기존 소용량의 전원회로는 단순하고 가격이 저렴한 플라이백 컨버터가 주로

Paper number: TKPE-2016-21-2-2

Print ISSN: 1229-2214 Online ISSN: 2288-6281

<sup>†</sup> Corresponding author: scsk@kookmin.ac.kr, Electronic Engineering, Kookmin University

Tel: +82-2-910-4706 Fax: +82-2-910-4449

<sup>1</sup> Electronic Engineering, Kookmin University

<sup>2</sup> Samsung Electro-Mechanics Co.,LTD

Manuscript received Sep. 25, 2015; revised Oct. 31, 2015; accepted Jan. 14, 2016

— 본 논문은 2015년 전력전자학술대회 우수추천논문임

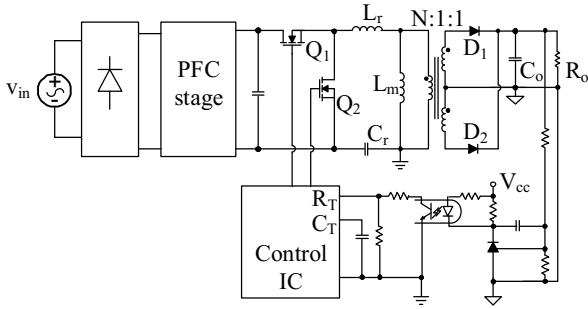


Fig. 1. Conventional LLC resonant converter.

사용되었다. 하지만 전원회로의 소형화를 위해 플라이백 컨버터의 스위칭 주파수를 증가시킬 경우 하드스위칭으로 인한 스위칭 손실의 발생으로 효율저하가 우려되고 반도체 소자들의 심각한 발열 문제가 발생한다. 이에 따라 Active clamp 플라이백 컨버터<sup>[1]</sup> 등 다양한 연구가 진행되고 있지만, 전 부하영역에서 영전압 스위칭 보장이 어려운 문제를 갖는다. 상기 문제점들로 인해 플라이백 컨버터는 고주파수 구동에 한계점을 갖기 때문에 고주파 구동에 적합한 다른 토폴로지 선정이 불가피하다. 따라서 위 그림 1의 중/소용량에 적합하고, 전 부하영역에서 영전압 스위칭이 가능한 LLC 공진형 컨버터를 선정하였다. 하지만 기존 LLC 컨버터는 그림 1과 같이 PFC단과 함께 다단으로 사용되어 PFC의 출력전압인 DC전압을 입력전압으로 한다. 이러한 기존 LLC 공진형 컨버터는 소용량 전원회로로 사용될 경우 PFC가 없이는 전 입력전압 범위에 대응이 어렵다. 따라서 본 논문에서는 상기 문제점들을 해결하여 전 입력전압범위에 적용 가능한 새로운 제어방식을 갖는 고주파수 구동의 Dual mode control LLC 컨버터를 제안한다.

## 2. 기존 LLC 공진형 컨버터

기존 LLC 공진형 컨버터는 전 부하영역에서 영전압 스위칭이 가능하므로, 고주파 구동 시 매우 유리한 장점을 갖는다. 위 그림 1의 기존 LLC 컨버터는 주로 75W 이상의 중용량에서 주로 사용되며 역률 규제에 의해 PFC단을 필요로 한다. 따라서 PFC의 DC 출력전압을 입력전압으로 갖는 기존 LLC 컨버터는 오로지 부하의 변동으로 인한 필요 이득을 만족하는 공진탱크 설계가 요구 된다. 부하 변동에 따른 필요 이득은 아래 그림 2에 나타내었으며, Boost 동작을 하는 Region2에서 영전압 스위칭이 가능하고, 동작 특성이 우수하기에 주로 Region2영역에서 설계된다. 따라서 기존 LLC 컨버터는 영전압 스위칭 및 Region2영역을 보장하는 공진탱크 설계로 주파수 가변을 통해 부하의 변동에 따라 요구되는 전압이득을 만족하며 일정한 출력전압을 제어 할 수 있다<sup>[2][3]</sup>. 하지만 75W 미만의 소용량 전원회로에 기존 LLC 컨버터를 적용 할 경우 역률 규제를 위한 PFC단

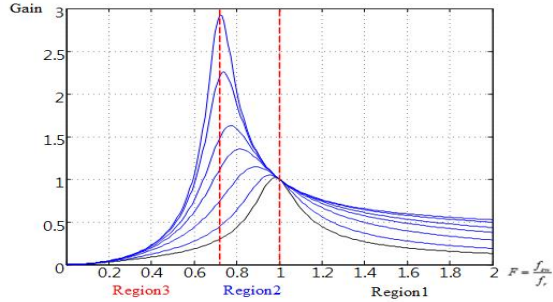


Fig. 2. Gain curve of conventional LLC resonant converter.

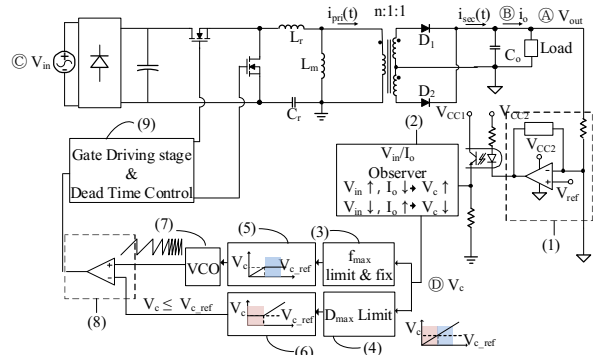


Fig. 3. Block diagram of proposed dual mode control LLC resonant converter.

을 필요로 하지 않으므로 넓은 입력전압 범위에 대응하여 출력전압을 제어할 수 있어야 한다. 이와 같이 고정된 입력전압이 아닌 가변형 입력전압의 경우 변화하는 입력전압에 의해 기존보다 더욱 큰 전압이득을 필요로 하기 때문에 Region2 동작을 보장하는 최적의 공진탱크 설계의 어려움을 갖는다. 따라서 작은 주파수 변동만으로도 전 입력전압 범위에 대응 가능하고, 전 부하영역에 대응가능한 새로운 제어방식을 갖는 넓은 입력전압범위의 고주파수 구동 Dual mode LLC 컨버터를 제안한다.

## 3. 제안 Dual mode control LLC 컨버터

그림3은 제안된 넓은 입력전압 범위에서 동작 가능한 Dual Mode control LLC 컨버터를 보인다. 제안 회로는 단일 제어단 제어전압( $V_c$ )과 기준 제어전압  $V_{c\_ref}$ 의 비교를 통해 PFM과 PWM의 제어모드 변환으로 정확한 출력전압을 제어한다. 그림3의  $V_c$ 는 (3)과 (4)로 각각 입력되어 최종적으로 비교기(8)를 통해 게이트 신호를 출력한다. 이때 (3)은 VCO(7)의 주파수 조절을 위한  $V_c$ 를 최대  $V_{c\_ref}$ 로 제한하여 최대 주파수 제한 및 주파수 고정 기능을 하고, (4)는 듀티 조절을 위한  $V_c$ 를 최소  $V_{c\_ref}$ 로 제한하여 최소 듀티 제한 및 듀티 고정을 가능하게 한다. 이러한 단일 제어단 제어전압( $V_c$ )은 네거티브 피드백에 의해 입력전압과 출력전류의 변동에 대응하여 변화하며, 이러한  $V_c$ 의 변화를 이용하여 넓은 입력전압에 대응 가능한 새로운 제어방식의 알고리즘은 아래

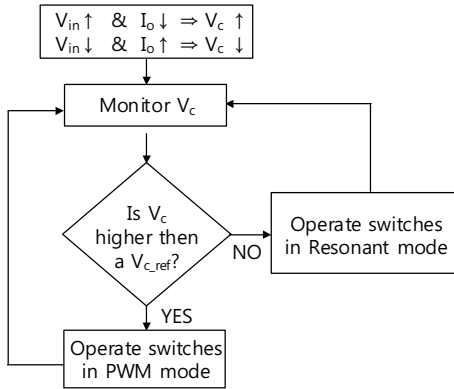


Fig. 4. Algorithm of proposed dual mode control LLC resonant converter.

그림4와 같다. 제한회로는  $V_c$ 의 변화에 따라  $V_c < V_{c\_ref}$ 인 경우 (4)의 최소 듀티제한 및 고정을 통해 고정된 듀티를 갖는 PFM동작으로 출력전압을 제어하며, 이러한  $V_c < V_{c\_ref}$ 의 PFM동작 모드는 기존의 LLC 공진형 컨버터와 동일하다<sup>[4]</sup>. 반면,  $V_c > V_{c\_ref}$ 인 경우 (3)의 최대  $V_c$  제한으로 인한 최대 주파수제한 및 고정을 통해 PWM 동작으로 출력전압을 제어한다.

위와 같은  $V_c > V_{c\_ref}$  인 PWM 동작의 경우 기존 Asymmetrical half bridge flyback 컨버터의 동작과 동일하며,<sup>[5]</sup> PWM 동작 또한 LLC 공진형 컨버터와 마찬가지로 공진탱크와 스위치의 기생 캐패시턴스  $C_{ds}$ 의 공진을 통해 영전압 스위칭 동작이 가능하다<sup>[6]</sup>. 이러한 두 가지 제어모드 PFM과 PWM을 동작함에 있어서 가장 중요한 것은 최대 듀티제한 및 고정과 최대 주파수제한 및 고정이며, 이에 대한 자세한 설명은 제어기 동작분석 및 설계를 통해 제시한다.

**3.1 제안 Dual mode control LLC 컨버터 제어 원리**

그림 5는 제안 Dual mode control LLC 컨버터의 제어 회로를 보이며, 그림 3의 (3)과 (4)로 입력되는  $V_c$ 는 그림 5에서 보이는 제어 IC의 FB(FeedBack)핀과 VTC (Voltage To Current)회로에 각각 인가된다. 이때 FB핀으로 인가되는  $V_c$ 는 그림3의 (4)와 같이 최대 듀티 제한 및 고정의 기능을 하며 듀티 변조를 통한 PWM제어를 담당한다. 반면 VTC로 인가되는  $V_c$ 는 그림 3의 (3)최대 주파수 제한 및 고정의 기능을 하며 주파수 변조를 통한 PFM제어를 담당한다. 또한 추가적으로 FB와 VTC로 각각 입력되는  $V_c$ 의 임피던스 분리를 통한 독립적인 동작을 위하여 버퍼를 사용하였다. 자세한 동작 설명을 돕기 위해 그림 3과 7의 출력전압( $V_{out}$ ), 출력 부하전류( $I_o$ ), 입력전압( $V_{in}$ ), 제어전압( $V_c$ )에 따른 게이트 출력 신호의 파형을 그림 6을 통해 나타내었으며, 이는 입력전압과 부하전류의 변화에 따른 동작모드 전환을 나타낸다.

**PFM Mode 1( $V_c = 0$ )** : PFM Mode1에서  $V_c$ 는 0V로  $V_{c\_ref}$ 보다 작기 때문에 PFM동작을 한다. 이때  $V_c$ 와

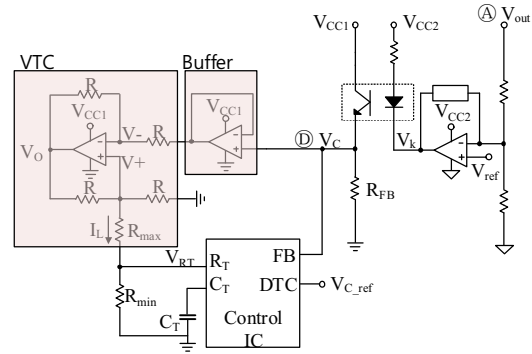


Fig. 5. Control circuit of proposed dual mode control LLC resonant converter.

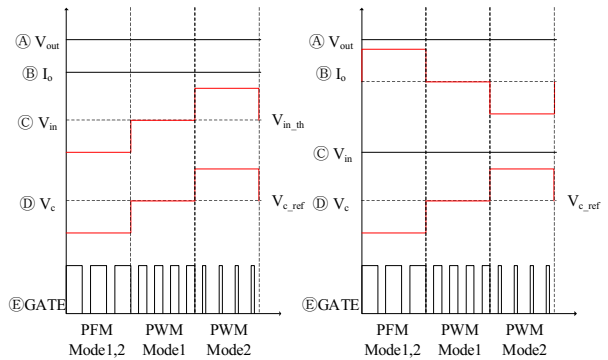


Fig. 6. Key waveforms of the control circuit with proposed dual mode control LLC converter.

$V_{c\_ref}$ 는 그림 7에서 보이는 바와 같이 Error amp comp와 Dead time comp로 각각 입력된다. 따라서 그림 8에서 보이는  $V_{c\_ref}$ 와 Dead time comp에 의한 출력 게이트 신호는 ①과 같고,  $V_c$ 와 Error amp comp에 의한 출력 게이트 신호는 ②와 같다. 이러한 ①과 ② 두 가지의 출력은 NOR 로직을 거쳐 ③의 게이트 신호를 출력하며,  $V_c$ 가  $V_{c\_ref}$ 보다 작은 경우 NOR 로직에 의해  $V_{c\_ref}$ 와 DTC로 인한 ①이 최종출력이 되므로 최소 듀티 제한 및 고정이 가능하다. 이때  $V_{c\_ref}$ 는 OSC(oscillator)의 톱니파의 크기를 계산하여 50%의 듀티를 갖도록 설계되어야 한다. 반면 주파수는 버퍼를 통해 VTC로 입력되는  $V_c$ 에 의해 결정된다.  $V_c$ 가 0V일 경우 아래 수식(1)에 의해  $I_L$ 의 전류는 0A가 되며 주파수는 수식 (2)와 같다.  $I_L$  전류와 주파수의 관계는 제어기 설계에서 상세하게 제시한다. 따라서 PFM Mode1은 그림 6에서 보이는 바와 같이 최소 입력전압과 최대 부하상황에서  $V_c$ 전압이 0이 됨으로써 PFM동작을 통한 출력전압을 제어한다.

$$I_L = -V_c \frac{1}{R} = 0 \quad (at \ V_c = 0V) \tag{1}$$

$$f_{min} = \frac{1}{C_T R_{min}} \tag{2}$$

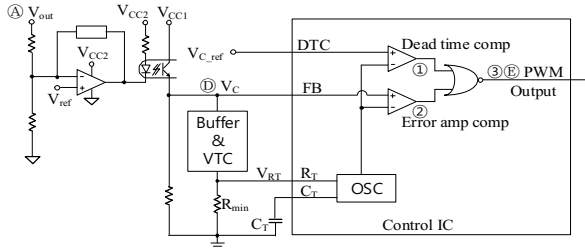


Fig. 7. Principle of max duty limit with proposed converter.

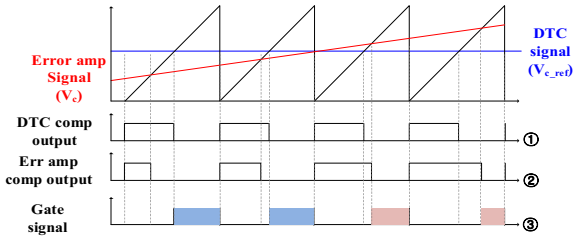


Fig. 8. Timing diagram of max duty limit and max frequency limit.

**PFM Mode 2**( $0 < V_c < V_{c\_ref}$ ): PFM Mode2의  $V_c$ 는  $0 < V_c < V_{c\_ref}$ 이며, PFM Mode1과 같이  $V_c$ 가  $V_{c\_ref}$ 보다 작기 때문에 PFM동작을 한다. 이때  $V_c$ 는 그림 6에서 보이는 바와 같이 입력전압의 상승 또는 출력전류의 감소에 따라 상승하게 된다. 하지만 그림 8과 같이 상승하는  $V_c$ 가  $V_{c\_ref}$ 보다 작을 경우 앞서 PFM Mode1과 같은 원리로 듀티는 DTC에 의해 최대 50%로 고정된다. 또한 PFM Mode1과 마찬가지로 VTC회로의 입력전압으로 인가되는  $V_c$ 는 전류의 형태로 출력되고, 이때 출력전류  $I_L$ 은 식(1)과 같다. 따라서 증가하는  $V_c$ 전압에 따라 출력전류  $I_L$  또한 증가되어  $R_T$ 핀에서 보이는 등가저항 감소를 감소시켜 OSC의 주파수를 가변한다. 이때 PFM Mode2의 동작은 기존 공진형 LLC 컨버터와 동일하다.

**PWM Mode 1**( $V_c = V_{c\_ref}$ ): PWM Mode1의  $V_c$ 는 입력전압의 증가 또는 출력전류의 감소에 따라 점차 증가하여  $V_{c\_ref}$ 와 같은 전압을 갖는다. 따라서 그림 8에서 보이는 바와 같이  $V_{c\_ref}$ 와  $V_c$ 가 같은 PFM과 PWM동작의 모드전환 경계로써,  $V_c$ 의 증가에 따른 듀티 변조를 시작할 수 있는 모드이다. 듀티 변조를 시작하기 위한 PWM Mode1에서 가장 중요한 것은 최대 주파수 제한 및 고정이다. 해당 모드의 주파수는 식(4)의 최대주파수로 고정된 후 듀티변조를 시작하며, 최대 주파수는 식(3)에 표현된  $R_T$ 핀으로 흐르는 VTC의 출력전류  $I_L$ 을 이용하여 유도할 수 있다. 이에 대한 설명은 제어기 설계에서 제시한다.

$$I_L = -V_c \frac{1}{R} = -V_{c\_ref} \frac{1}{R} \text{ (at } V_c = V_{c\_ref} \text{)} \quad (3)$$

$$f_{max} = \frac{1}{C_T(R_{min} // (R_{MAX} + \frac{R}{2}))} \quad (4)$$

**PWM Mode 2**( $V_c \geq V_{c\_ref}$ ): PWM Mode2의  $V_c$ 는 그림6과 같이 제안회로의 입력전압(C) 상승 및 출력부하전류(B) 감소에 따라 서서히 상승하여  $V_{c\_ref}$ 보다 큰 값을 갖는다. 따라서 그림8의  $V_c$ 에 의한 Error amp comp의 출력신호②가  $V_{c\_ref}$ 에 의한 Dead time comp의 출력신호①보다 큰 듀티를 갖기 때문에 ②에 의한 게이트 신호가 최종적으로 출력된다. 이로 인해 DTC에 의한 최대 듀티 제한을 벗어나  $V_c$ 의 증가에 따른 듀티변조가 가능하다. 반면 증가하는  $V_c$ 에도 불구하고 주파수는 PWM Mode1과 같이 식(4)의 최대주파수로 제한된다. 따라서 주파수는 고정된 채 듀티변조를 통한 PWM 동작으로 정확한 출력전압을 제어하며, Asymmetrical half bridge flyback 컨버터와 동일한 동작을 한다<sup>[9]</sup>.

### 3.2 제안 Dual mode control LLC 컨버터 제어기 설계

제안 Dual mode control LLC 컨버터의 제어기는 주파수 변조 및 제한을 위해 입력전압을 전류로 변환하는 회로인 VTC(Voltage to current)회로를 이용하였으며, 제어기 설계의 이해를 돕기 위해 그림 9에 VTC회로를 나타내었다. 그림 9의  $V_1$ 는 그림 5의  $V_c$ 와 같고, Op amp 및 각각의 저항은 그림5의 Op amp 및 R과 같으며,  $Z_L$ 은 그림 5의  $R_{max}$ 와 같다. 제안회로의 제어기에서 VTC의 Op amp는 네거티브 피드백으로 이루어져 있고,  $V^+$ 단과  $V^-$ 단의 가상접지로 인해  $V_1$ 과  $V_2$ 는 동일한 전압을 갖는다. 따라서 그림 9에서 보이는 각각의 전압은 식(5)과 같으며, Op amp의 입력 임피던스는 무한대라는 특성을 이용하여 KCL에 의해 아래 식들을 유도 할 수 있다. 위 수식을 통해 그림 9의  $i_L$ 전류는 부하임피던스  $Z_L$ 과는 무관하며 VTC의 저항과 입력전압  $V_1$ 의 영향을 받는 것을 알 수 있고,  $R_1=R_2=R_3=R_F=R$ 이 되도록 설계하여 식(11)를 도출 할 수 있다. 또한 식(11)를 통해 VTC의 출력전류  $i_L$ 은 입력전압에 비례함을 확인 할 수 있다. 따라서 입력전압의 상승과 출력부하전류의 감소로 인해 증가하는  $V_c$ 에 따라 VTC의 출력전류  $i_L$ 이 증가되며 제어IC의  $R_T$ 핀에서 보이는 등가 임피던스가 가변된다. 이와 같은 원리에 의해 주파수가 변하는 PFM동작을 이룰 수 있다.

$$V_1 = V_2 = V_L = Z_L i_L \quad (5)$$

$$i_1 = i_2 = V_1 - Z_L i_L / R_1 = (Z_L i_L - V_o) / R_F \quad (6)$$

$$i_3 = i_4 + i_L \quad (7)$$

$$(V_o - Z_L i_L) / R_3 = i_L + Z_L i_L / R_2 \quad (8)$$

$$\frac{R_F}{R_1} \frac{Z_L i_L - V_1}{R_3} = i_L + \frac{Z_L i_L}{R_2} \quad (9)$$

$$i_L \left( \frac{R_F Z_L}{R_1 R_3} - 1 - \frac{Z_L}{R_2} \right) = V_1 \frac{R_F}{R_1 R_3} \quad (10)$$

$$i_L = -V_1 \frac{R_F}{R_1 R_3} = -\frac{V_1}{R} \quad (11)$$

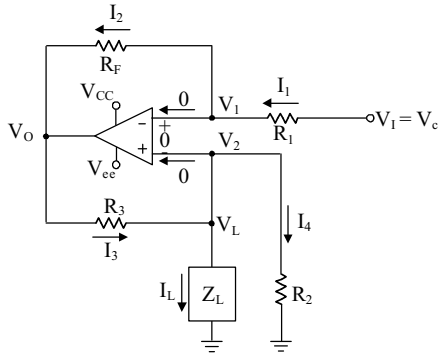


Fig. 9. Equivalent circuit of VTC circuit.

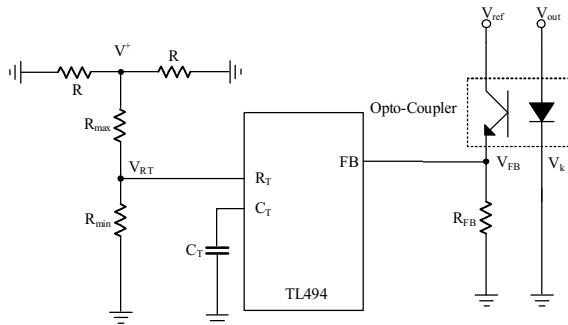


Fig. 10. Equivalent circuit of proposed converter with max frequency limit.

3.2.1 제어기의 최대 주파수 제한 및 고정

Op amp의 출력전압은  $V_{cc}$ 와  $V_{ee}$ 의 사이 값을 갖으며, 그림 5와 9의 VTC는 입력전압  $V_c$ 가 증가할 경우 네거티브 피드백에 의해 출력전압  $V_o$ 가 감소하여 최종적으로  $V_o=V_{ee}$ 까지 도달한다. 이때  $V_{ee}=0V$ 로 설계할 경우 Op amp의 출력전압은  $V_c$ 의 증가에도 불구하고  $0V$ 로 고정된다. 따라서  $V_o=0V$ 에서 그림 10의 등가회로를 보이며, 이를 통해 최대 주파수 제한 및 고정이 가능하다. 이를 위해  $V_c=V_{c,ref}$ 의 시점에서  $V_o=V_{ee}=0V$ 를 만족하는  $R_{max}$ 와  $R$ 이 설계되어야 하며, 아래 식(12)을 통해  $R_{max}$ 와  $R$ 을 도출 가능하고, 이렇게 유도된 최대 주파수는 식(4)와 같다. 반면  $R_{min}$ 은 공진탱크의 이득 곡선에서 Region2보장을 위한 최소 주파수 선정을 통해 선정 한다.

$$\frac{V_{RT-fmax} - \frac{V_C}{2}}{R_{MAX}} = \frac{V_C}{R} \times 2 \quad (12)$$

3.3 제안 Dual mode control LLC 컨버터 공진탱크 설계

고주파 전원회로 설계에 있어서 변압기 설계는 고려해야 할 파라미터가 많고 정확한 공식이나 법칙이 없으며 경험치에 의존하는 경우가 많기 때문에 가장 어렵고 까다로운 요소 중 하나이다. 따라서 변압기가 포화되지 않으면서 코어손실과 권선손실을 수용 할 수 있는 변압

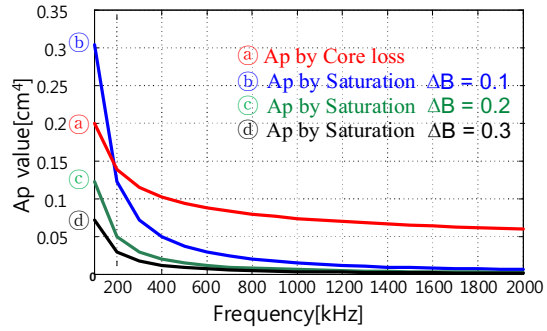


Fig. 11. AP value according to frequency with core loss and saturation.

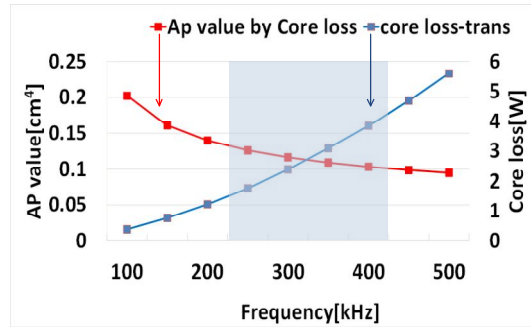


Fig. 12. Graph of comparison between AP value and core loss according to frequency.

기를 선정해야 한다. 이를 위해 코어의 부피를 나타내는 지표인 AP(Area Product) 파라미터를 이용하였으며, 코어손실과 포화에 의한 필요 최소AP는 아래 식(13),(14)와 같으며, 식(15)은 코어의 부피정보를 이용하여 도출 가능한 AP이다<sup>[6]</sup>. 따라서 식(15)을 계산하여 (13)와 (14)보다 큰 값을 갖는 코어를 선정하여야 하며 선정과정은 아래와 같다.

$$AP_{loss} = \left[ \frac{P_{in} 10^4}{120 K^2 f_t} \right]^{1.58} \cdot (K_H f + K_E f^2)^{0.66} [cm^4] \quad (13)$$

$$AP_{sat} = \left[ \frac{11.1 P_{in}}{K \Delta B f_t} \right]^{1.31} [cm^4] \quad (14)$$

$$AP_{core} = A_c \cdot A_w [cm^4] \quad (15)$$

위 수식을 이용하여 주파수에 따른 코어손실과 포화에 의한 필요AP를 아래 그림 11을 통해 나타내었으며, 주파수와  $\Delta B$ 의 증가에 따라 필요 AP가 감소됨을 확인할 수 있다. 또한 200kHz이상의 주파수에서 필요 AP는 코어손실에 의한 값이 코어 포화에 의한 값보다 항상 큰 값을 요구하기 때문에, 200kHz 이상에서는 코어손실에 의한 필요AP가 고려되어야 한다. 200kHz이상에서 최적의 코어선정을 위해 주파수에 따른 필요 AP와 코어손실을 비교하였다. 그림 12는 주파수에 따른 코어 손

실에 따른 필요 AP와 Steinmetz equation<sup>[7]</sup>을 이용한 코어손실을 나타내었으며, Steinmetz equation을 이용한 코어손실은 아래 식 (16)으로 나타낸다.

$$P_L = a \cdot f^c \cdot \hat{B}^d [mW/cm^3] \quad (16)$$

그림12는 주파수의 증가에 따라 코어손실에 의한 필요 AP는 감소하나 코어로스는 증가함을 보인다. 이 두 결과를 토대로 최적의 주파수인 350kHz를 기준으로 최소 250kHz, 최대 450kHz의 PFM동작 주파수 범위를 선정할 수 있다. 또한 이때 선정된 주파수에 따른 필요 AP는 약 0.11[cm<sup>4</sup>]로써 식(16)을 통해 0.11[cm<sup>4</sup>]의 부피를 갖는 코어를 선정할 수 있다. 따라서 100kHz를 기준으로 비교하여 약 절반의 큰 부피감소가 가능하다. 앞서 선정된 동작 주파수 범위의 전압 이득을 만족하는 공진탱크 설계를 위해 PFM 동작 시 입력전압 90V<sub>rms</sub>부터 V<sub>c</sub>=V<sub>c,ref</sub>인 경우의 최대 입력전압을 V<sub>in,th</sub>로 선정 하였다. 따라서 90V<sub>rms</sub>~V<sub>in,th</sub>까지의 전압이득을 만족시키는 공진탱크 설계가 필요하다. 이러한 공진탱크 설계를 위한 트랜스포머의 턴 비와 영전압 스위칭을 보장하는 최대 L<sub>m</sub>은 식 (17),(18)와 같으며, 입력전압 90V<sub>rms</sub>~V<sub>in,th</sub>의 전압이득을 만족시키는 최대 전압이득은 아래 식 (19)과 같다.

$$n = V_{in,th} / 2V_o \quad (17)$$

$$L_m \leq \frac{t_d V_o n}{4f_s 2V_{in,th} C_j} = \frac{T t_d}{16C_j} \quad (18)$$

$$Max\ gain = 2nV_o / V_{in,min} \quad (19)$$

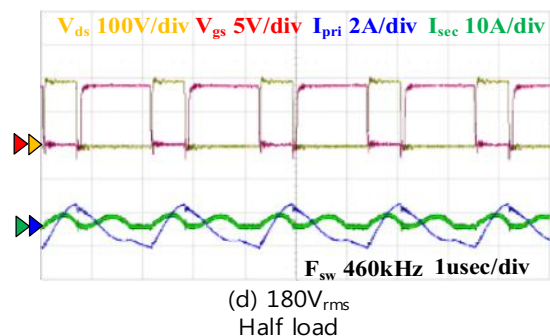
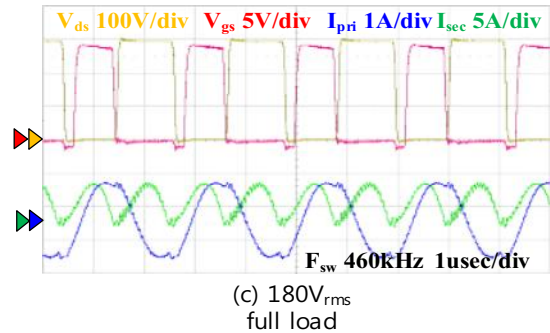
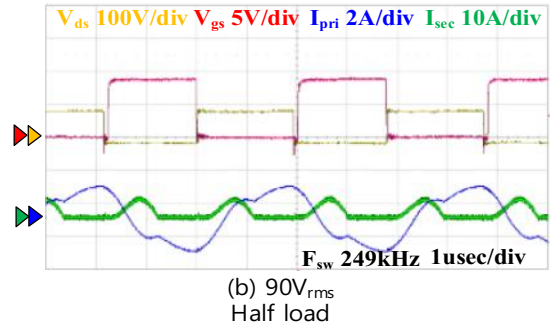
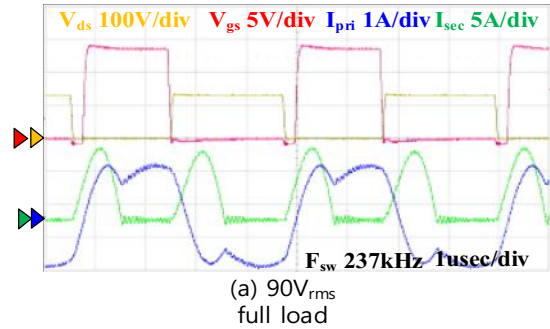
따라서 위 수식을 이용하여 넓은 입력전압 범위 동작을 위한 최대 전압 이득 및 영전압 스위칭을 보장하는 공진탱크 값을 선정해야 한다<sup>[8]</sup>.

#### 4. 실험 결과

본 논문에서 제안한 넓은 입력전압 범위의 고주파수 구동 Dual Mode control LLC 공진형 컨버터의 우수성과 이론적 분석의 타당성 검증을 위해 60W급 어댑터용 시작품을 제작하여 고찰된 실험결과를 제시한다. 실험 조건은 Universal line 입력전압으로부터 출력전압 19V, 출력전류는 3.16A, 1.58A로 진행되었으며, 주요 파라미터는 아래 표1을 통해 나타내며 실험결과 주요 동작파형은 그림 13에 나타내었다. 그림 13의 주요 동작파형은 영전압 스위칭을 확인하기 위한 스위치의 게이트전압과 드레인-소스 전압 V<sub>ds</sub>, 공진탱크 트랜스포머의 1차측 전류와 2차측 전류를 보인다. 모든 실험파형에서 영전압 스위칭을 통한 동작 및 입력전압과 출력부하의 변동에 따른 주파수와 듀티의 변화를 확인할 수 있다. 그림 13

TABLE I  
DUAL MODE CONTROL LLC RESONANT  
CONVERTER DESIGN PARAMETER

Parameter	Mark	Value	Unit
Input voltage	V <sub>in</sub>	90~264	V <sub>rms</sub>
Output voltage	V <sub>o</sub>	19	V <sub>DC</sub>
Output current	I <sub>o</sub>	3.16	A
Switching frequency	f <sub>sw</sub>	240~460	kHz
Resonant capacitor	C <sub>r</sub>	8.3	nF
Leakage inductance	L <sub>r</sub>	14.4	uH
Magnetizing inductance	L <sub>m</sub>	59.43	uH



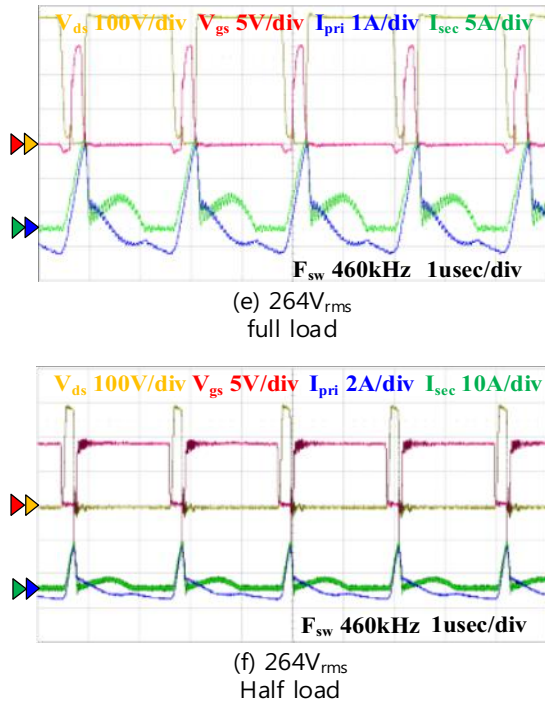
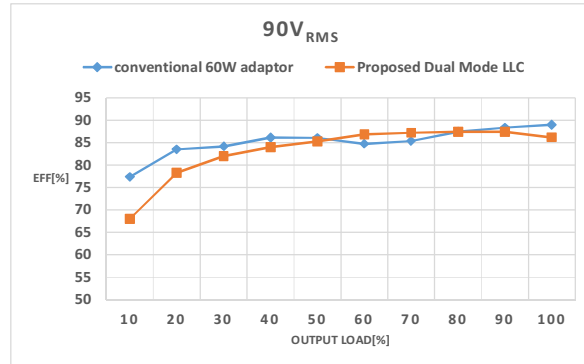


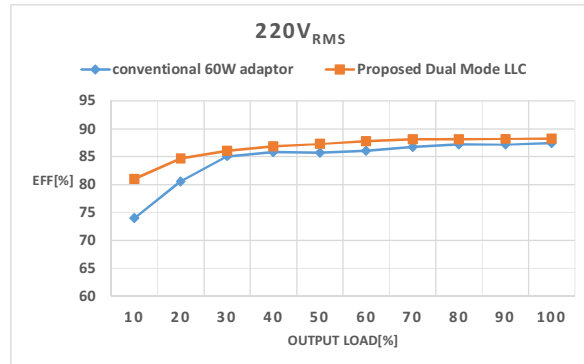
Fig. 13. Experimental wave form under input voltage variation.

의 (a),(c),(e)를 통해 입력전압이 증가함에 따라 주파수가 상승하고, 최대 주파수인 460kHz에 도달한 뒤 듀티 변조를 통한 동작을 확인 할 수 있다. 이는 입력전압의 증가에 따라 변화하는  $V_c$ 에 의한 최소듀티 제한 및 최대주파수 제한을 통해 PFM동작과 PWM동작이 정상적으로 이루어짐을 나타낸다. 또한 그림 13의 (b),(d),(f)는 (a),(c),(e)의 각 입력전압에서 출력부하전류를 감소시킨 동작 파형이며, 전부하조건의 동작파형과 비교하여 출력부하전류의 감소에 따른 주파수 증가 및 듀티 변조를 확인 할 수 있다. 이는 출력부하전류의 감소에 따라 증가하는  $V_c$ 에 의한 최소듀티 제한 및 최대주파수 제한을 통해 PFM동작과 PWM동작이 정상적으로 이루어짐을 나타낸다. 따라서 그림 13을 통해 전 입력전압 구간에서 영전압 스위칭을 보장하며, 250~450kHz의 고주파수에서 PFM 과 PWM을 통한 출력전압 제어가 잘 이루어지고 있음을 실험을 통해 확인 하였다.

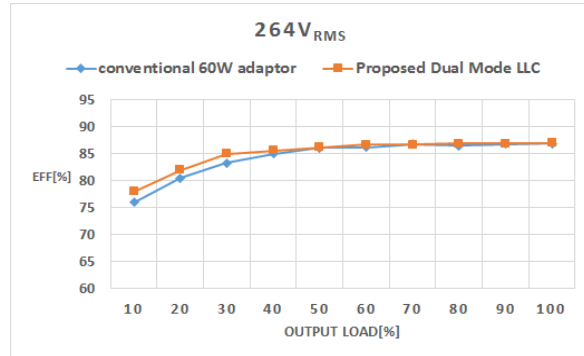
또한 그림 14를 통해 Universal line 입력전압에 따른 효율을 제시하며, 효율증진을 위한 도구로써 YOKOGAWA사의 파워미터와 Fluke사의 멀티미터를 이용하였으며, 최대 효율 88.8%를 확인하였다. 위와 같은 제한회로의 영전압 스위칭을 통한 고주파수구동으로 그림 15과 같이 코어의 경우 기존 60W급 어댑터용 플라야백 컨버터에서 사용된 RM10에 비해 PQ2016을 적용하여 4310mm<sup>3</sup>에서 2310mm<sup>3</sup>으로 약 46%의 부피감소를 이루었으며, 출력 캐패시터의 경우 기존 알루미늄 캐



(a)



(b)



(c)

Fig. 14. Efficiency comparison between conventional adaptor and proposed converter.

(a)  $V_{in}=90V_{rms}$  (b)  $V_{in}=220V_{rms}$  (c)  $V_{in}=264V_{rms}$

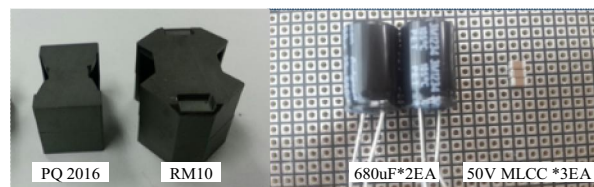


Fig. 15. Core and capacitor size comparison between conventional and proposed converter.

패시터를 MLCC로 대체하여 1005.3mm<sup>3</sup>에서 9.21mm<sup>3</sup>으로 약 90%의 부피감소를 검증하였다.

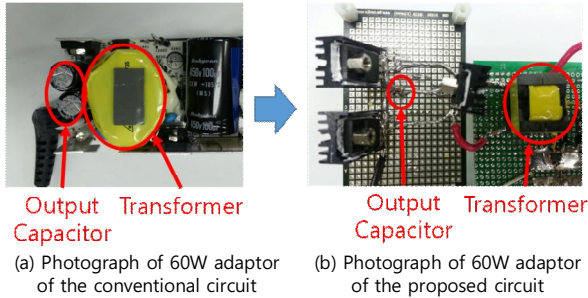


Fig. 16. Core and capacitor size comparison between conventional and proposed converter.

### 5. 결 론

기존의 소용량 AC/DC 어댑터의 경우 플라이백 컨버터가 주로 사용되어 왔지만, 소형화를 위한 고주파수 구동에 있어서 플라이백 컨버터는 하드스위칭으로 인한 스위칭 손실과 발열의 문제로 고주파수 구동의 어려움을 갖는다. 따라서 고주파수 구동을 위해 전 부하영역에서 영전압 스위칭이 가능한 LLC 공진형 컨버터를 선정하였으나, 기존 LLC 공진형 컨버터는 넓은 입력전압에 대해 큰 전압이득 및 주파수 변동폭에 의한 공진탱크의 설계가 어려운 단점이 있다. 상기 문제점들을 해결하기 위해 본 논문에서는 넓은 입력전압에 대응 가능한 고주파수 구동의 Dual Mode Control LLC 공진형 컨버터를 제안하였다. 제안회로는 영전압 스위칭과 넓은 입력전압 및 전 부하영역에 대응 가능한 공진탱크의 최적설계와 제어전압  $V_c$ 를 이용한 PFM과 PWM 모드전환의 새로운 제어방법을 통해 LLC 공진형 컨버터를 Universal line 입력에 적용하였다. 따라서 제안 회로는 전 입력전압범위 및 전 부하영역에 대응 가능하며 영전압 스위칭 보장을 통한 고주파 구동으로 수동소자의 부피를 약 50% 대폭 저감하였으며, 이론적 검증 및 60W급 시작품의 테스트 결과를 제시하여 타당성을 검증하였다. 따라서 본 논문에서 제안된 회로는 소용량 전원회로로서 매우 적합할 뿐만 아니라, 그 밖에 고주파 구동이 요구되는 응용분야에 적용하면 우수한 성능 및 부피감소의 큰 효과를 기대할 수 있다.

이 논문은 2015년도 국민대학교 교내 연구비 지원에 의해 수행되었음.

### References

[1] R. Watson, F. C. Lee, and G. C. Hua, "Utilization of an active-clamp circuit to achieve soft switching in flyback converters," *IEEE Transactions on Power Electronics*, Vol.

11, No. 1, pp. 162-169, 1996.  
 [2] W. S. Nam, et al., "Steady-state analysis of LLC resonant converter for optimum design," *2006 Power Electronics Annual Conference*, pp. 375-377, 2006.  
 [3] B. Lu, et al., "Optimal design methodology for LLC resonant converter," *Applied Power Electronics Conference and Exposition, APEC'06. Twenty-First Annual IEEE*, 2006.  
 [4] G. M. Kim, et al., "Development of battery charger for electric vehicle using the LLC resonant converter," *Transactions of Korean Institute of Power Electronics*, Vol. 18, No. 5, pp. 443-447, Oct. 2013.  
 [5] H. Li, et al. "Analysis and design of high frequency asymmetrical half bridge flyback converter," *Electrical Machines and Systems, ICEMS 2008. International Conference on IEEE*, 2008.  
 [6] J. S. Cho, J. G. Kwon, and S. Y. Han, "Asymmetrical ZVS PWM flyback converter with synchronous rectification for ink-jet printer," *Power Electronics Specialists Conference, PESC'06. 37th IEEE*, 2006.  
 [7] Design, Power Transformer, "Section 4 - Power Transformer Design,"  
 [8] E. Herbert, "User-friendly data for magnetic core loss calculations," Unpublished, Aug. 2008.  
 [9] G. Y. Jeong and D. H. Yoo, "High efficiency resonant asymmetrical half-bridge flyback converter," *Journal of the Korean Institute of Illuminating and Electrical Installation Engineers*, Vol. 24, No. 4, pp. 81-94, 2010.  
 [10] H. S. Choi, "Design consideration of half-bridge LLC resonant converter," *Journal of Power Electronics*, Vol. 7, No. 1, pp. 13-20, 2007.

#### 주형익(朱亨益)



1989년 5월 3일생. 2014년 국민대 전자정보통신대학 전자공학부 졸업. 2014년~현재 동 대학원 전자공학과 석사과정.

#### 양정우(梁晶宇)



1988년 8월 4일생. 2014년 국민대 전자정보통신대학 전자공학부 졸업. 2014년~현재 동 대학원 전자공학과 석사과정.

#### 조강타(趙강타)



1988년 11월 30일생. 2013년 국민대 전자정보통신대학 전자공학부 졸업. 2015년 2월 동 대학원 전자공학과 졸업(석사). 2015년 3월~현재 삼성전기 WS제품개발 1G 사원.





### **한상규(韓翔圭)**

1973년 12월 14일생. 1999년 2월 부산대 전기공학과 졸업. 2001년 2월 한국과학기술원 전자전산학과 졸업(석사). 2005년 2월 동 대학원 전자전산학과 졸업(공박). 2005년 3월 ~2005년 8월 한국과학기술원 정보전자연구소 박사후연구원. 2005년 9월~현재 국민대 전자정보통신공학부 부교수. 당 학회 편집위원.



### **사공석진(司空石鎭)**

1951년 3월 23일생. 1976년 고려대 전자공학과 졸업. 1981년 동 대학원 전자공학과 졸업(석사). 1985년 동 대학원 전자공학과 졸업(공박). 1977년~1981년 모토롤라 코리아 선임연구원. 1982년~현재 국민대 전자정보통신공학부 교수. 2009년 산업통상자원부 전자표준심의위원장. 2012년~현재 INTER M CTO.