

광대역 고출력 GaN 증폭기 모듈 기술

이 재 영 · 장 재 형

광주과학기술원

I. 서 론

최근 급증하는 무선 통신기기 및 레이더에 대한 전파방해 신호 송출, 급조폭발물(Improvised Explosive Device; IED) 공격으로부터 피해를 방지하기 위해 광대역(6~18 GHz) 고출력[CW(Continuous wave) 10 W] 증폭기 모듈 개발의 필요성이 증대되고 있다. 기존 고출력 증폭기로 Traveling-Wave Tube (TWT)가 있으나, 이는 동작 시 높은 소모 전압을 요구하며, 낮은 신뢰성을 갖는다. 이러한 문제점을 극복하며, 소형, 경량, 고출력 증폭기 모듈 구현을 위해서는 높은 전력밀도를 가지는 GaN High-Electron-Mobility Transistor(HEMT) 소자 기반 증폭기 칩 세트 및 이를 포함하는 모듈이 필요하다.

GaN 기반의 전자소자는 GaAs, Si, SiC 기반 전자소자에 비교하여 매우 우수한 물리적 특성을 가진 전력반도체로 고출력 증폭기 구현에 매우 적합하다. GaN은 3.4 eV의 넓은 bandgap 특성을 갖는 화합물 반도체로서 Si보다 10배 이상 큰 3.3 MV/cm의 높은 임계 항복전계와 GaAs보다 빠른 2.5×10^7 cm/s의 높은 전자 포화속도를 가진다. 또한 고온 동작 특성이 우수하고 큰 전력을 증폭시키는데 유리할 뿐 아니라, 광대역의 초고주파 회로 구현에도 많은 장점을 가지고 있다.^{[1][2]}

본고는 광대역 고출력 증폭기 모듈 단위에서 전력 증폭/분배/합성과 열 관리에 초점을 맞추어 GaAs pHEMT MMIC, GaN HEMT MMIC 3종의 칩 세트를 포함하여 집적화된 광대역(6~18 GHz) 10 W 급 다단 증폭기 모듈에 대해 소개하고자 한다.

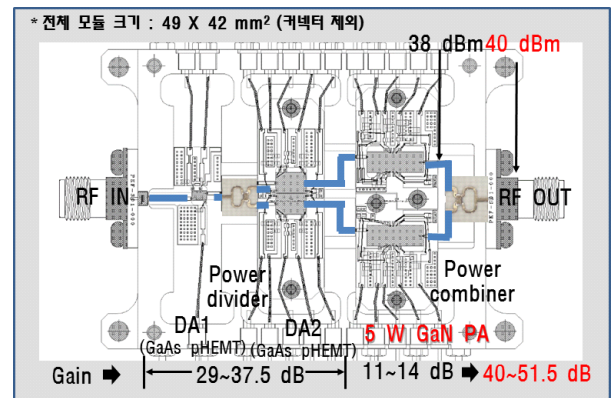
II. 광대역 고출력 GaN 증폭기 모듈 설계 및 구현

현재 광대역 고출력 전력증폭기는 TriQuint, Cree 등 소수

의 업체만이 MMIC 칩을 개발하여 전략 물자 수출 통제(Export License, EL) 규정에 의거 제한적으로 공급된다. 위 업체에서 제공하는 GaN HEMT 파운드리 서비스는 적용 분야 규제에 따라 국내에서 활용이 불가능하다. 2014년부터 WIN semiconductors사 0.25 μ m GaN HEMT 파운드리 서비스가 제공되었으며, 이를 활용하여 GaN 기반 고출력 전력증폭기 MMIC 칩 세트를 구현하였다^{[3][4]}.

광대역(6~18 GHz) 고출력(10 W 급) GaN 전력증폭기 모듈은 총 3단으로 이뤄지며, 충분한 이득을 얻기 위해 1, 2단에 TriQuint사의 상용 GaAs pHEMT MMIC 칩 2종을 각각 구성하였다. 모듈의 3단에서 보다 높은 고출력 전력을 얻고자 외주 제작된 5 W 급 GaN 증폭기 칩 세트와 저손실 광대역 전력결합기를 활용하여 2채널 3단 모듈을 [그림 1]과 같이 설계하였다.

광대역 고출력 전력증폭기 모듈 구현을 위해 마이크로스트립 전송선로, 전력결합기, connector-PCB transition 등에서 손실이 최소가 되도록 설계해야 한다. 또한 모듈의 열 관리



[그림 1] 6~18 GHz GaN 전력증폭기 모듈 도면

본 연구는 광주과학기술원 전자전통화연구센터를 통한 방위사업청과 국방과학연구소 연구비 지원으로 수행되었습니다. (No. 911076101)

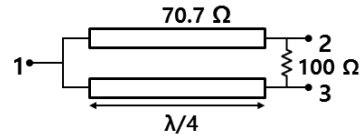
및 전력 분배/합성 여부를 판별하기 위해서는 상용 GaAs 전력증폭기 혹은 외주 제작된 GaN 전력증폭기 칩 세트가 포함된 모듈을 제작하여 모듈의 열 추적 및 특성분석이 동시에 선행되어야 한다. 이러한 저손실, 모듈의 열 관리 등을 고려한 여러 요소장치의 단위 설계기술을 토대로 최종 10 W 급 광대역 전력증폭기 모듈 구현 기술을 확보할 수 있다. 여러 요소장치들의 세부적인 설계 및 특성분석은 각 장마다 소개할 것이다.

2.1 광대역 전력결합기의 전력 분배/합성

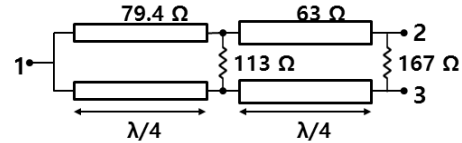
소신호 조건에서 회로의 안정성이 확보되었다더라도 다채널 전력증폭기 간의 대신호 전력 분배/합성은 예측이 까다로우며, 간혹 입력신호의 전력비율 및 위상 차이에 따라 원치 않는 분배/합성된 출력신호를 발생시킬 수 있다. 설계된 전력결합기의 격리도 특성이 낮을 경우, 자칫 채널별 불균일한 신호 결합에 의해 발진을 일으켜 모듈 전체의 안정성이 저하되기도 한다. 본고에서 소개되는 2:1 전력결합기의 경우, 증폭기 모듈 내부의 전력 분배/합성이 가능하며, 모듈의 최종 출력과워를 2배로 높이기 위해 사용된다.

광대역 전력결합기와 각 단 사이를 연결하는 마이크로스트립 선로의 설계는 기판 및 구조 결정, 초고주파 회로 시뮬레이션, 레이아웃 생성, EM 시뮬레이션 순서로 이루어진다. 가격, 유전 상수 및 손실 등을 고려하면 고가의 알루미늄 기판 대신 Rogers사의 RO4003C 기판(기판두께 0.2 mm)을 선정하며, Wilkinson 전력 결합을 채택하여 구조 설계가 용이하며, 광대역에서 저손실 특성을 가지도록 한다.

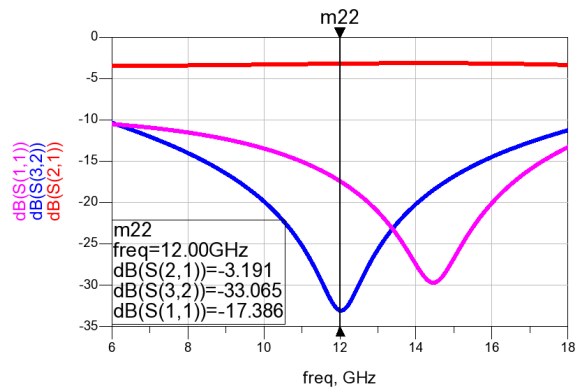
전력결합기는 2중(삽입된 정합회로의 단수에 따른 구분 - 1단, 2단)으로 설계되었으며, 전송선로의 임피던스와 격리저항 값이 각각 계산되었다.^[5] PCB 상에서 고효율 전력 합성을 위해, 고효율 수용이 가능한 마이크로스트립 라인의 넓이를 Rogers사의 초고주파 임피던스 계산 프로그램을 참고하여 설계할 수 있다.^[6] 전력결합기에 사용되는 격리저항은 10 W의 전력 수용이 가능하고, 광대역 특성을 갖는 특수저항이 사용되어야 한다. 격리저항은 S-parameters 측정을 통해 등가회로 모델링하며, 초고주파 회로 schematic과 Momentum 전자파 수치해석 병행이 가능한 시뮬레이션을 수행한다.^[7] [그림 2]는 시뮬레이션 결과이며, 2중의 전력결합기 모두 1 dB 미



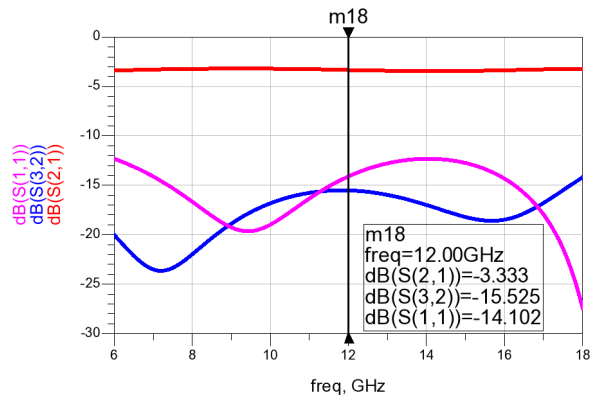
(a) 1단 Wilkinson 결합기 회로 설계



(b) 2단 Wilkinson 결합기 회로 설계



(c) 1단 Wilkinson 결합기 시뮬레이션 결과

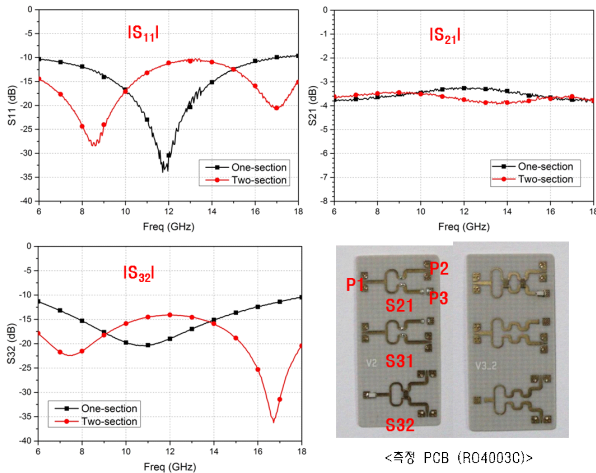


(d) 2단 Wilkinson 결합기 시뮬레이션 결과

[그림 2] 광대역 저손실 전력결합기 설계 및 시뮬레이션

만의 삽입손실 및 10 dB 이상의 격리도 특성을 보이고 있다.

[그림 3]은 전력결합기 측정 결과이며, 2중의 전력결합기 모두 6~18 GHz 전 대역에 걸쳐 VSWR 2:1 이내인 광대역 특성과 1 dB 미만의 삽입 손실 및 10 dB 이상의 격리도 특

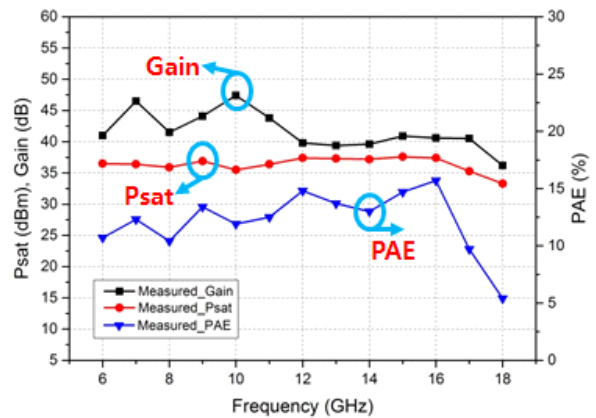
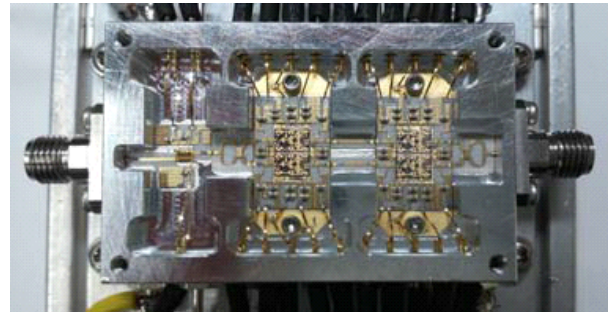


[그림 3] 제작된 6~18 GHz 광대역 전력결합기 사진 및 S-parameters 측정결과

성을 보여주고 있다. 전력증폭기 모듈 구성 시 삽입 손실이 0.8 dB 이하인 1단 전력결합기를 최종적으로 모듈에 사용하며, 이는 전력결합기에 의한 전력손실을 최소화한다.

설계된 전력결합기의 대신호 전력(4-5 W 급) 분배/합성 여부를 검증하기 위해 GaAs pHEMT 상용증폭기 칩이 포함된 3단 상용증폭기 모듈이 [그림 4]와 같이 구현되었다.^[8] 모듈의 1, 2 단은 GaN 전력증폭기 모듈 설계 도면인 [그림 1]과 같이 동일한 GaAs 상용증폭기를 사용하나, 3단에 GaN 전력증폭기를 대체하여 2단과 동일한 GaAs pHEMT MMIC 칩 세트를 실장한다. 1단 칩은 0.5 W DC 전력소모로 증폭이 가능하며, 열에 의한 열화현상이 발생하지 않으므로 모듈 jig에 직접 silver epoxy bonding하도록 한다. 2, 3단 칩은 12 W DC 전력을 소비하며, 열에 의한 열화현상이 우려되므로 CuW carrier 위에 eutectic bonding이 적합하다. 2단 앞에 전력결합기로 전력을 분배하고, 다시 3단 출력부에서 전력결합기로 전력 합성하도록 설계 및 제작하여 측정을 통해 전력 분배/합성 여부를 검증한다.

[그림 4]와 같이 제작된 3단 상용증폭기 모듈의 크기는 4.8×3.2 mm²이다. 모듈의 선형이득 평균은 41.6 dB이며, 출력 포화전력은 33.3~37.6 dBm(평균 36.4 dBm)이다. 3단 상용증폭기 모듈의 2, 3단에 장착된 GaAs 상용증폭기의 출력 포화전력은 평균 34.4 dBm이며, 이는 모듈 내부에 집적화된 전력결합기와 connector의 삽입손실이 1 dB 미만임을 의미



[그림 4] 제작된 광대역 3단 상용증폭기 모듈의 사진 및 측정 결과(모듈의 출력 포화전력, PAE, 선형이득)

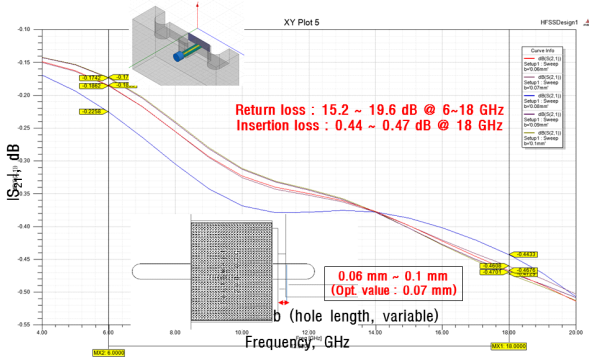
하므로 전력결합기에서 발생하는 추가손실이 없음을 확인할 수 있다.

2-2 모듈의 Connector-PCB Transition

높은 주파수 대역에서 손실을 줄이기 위해 모듈에 장착될 connector는 2.92 mm 직경으로 선정한다. Connector를 jig 내부의 PCB와 연결하기 위해 jig 격벽에 구멍을 뚫고 launch pin을 연결하게 되는데, 이때 발생하는 구멍의 크기 및 길이는 50-Ω 임피던스 정합에 영향을 미치게 된다. [그림 5]는 jig에 연결되는 connector 부분을 HFSS(High-Frequency Structure Simulation) 해석결과를 나타내며, 50-Ω에 정합이 되는 최적의 구멍크기 및 길이를 찾을 수 있다. 또한 시뮬레이션을 통해 connector에 의한 삽입손실이 0.5 dB 미만임을 확인할 수 있다.

2-3 GaN 전력증폭기 모듈의 열 추적

외주 제작된 GaN 전력증폭기는 동작전압이 커서 40 W



[그림 5] Connector-PCB transition 설계

이상 높은 DC 전력을 칩에 인가하여 RF 전력증폭을 하도록 설계되었다.^[4] 그러나 높은 전력밀도를 가진 GaN 전력증폭기 칩의 특성상 RF 전력증폭의 효과로 나타나지 않고, 열에 의해 대부분 손실되거나 정제되어 증폭기 성능 열화가 발생할 염려가 있으므로 열 관리가 중요하다.^[1] 5 W 급 GaN 전력증폭기 칩이 포함된 단일 모듈을 제작하여 모듈 요소별 온도분포 및 RF 성능 측정을 동시에 진행함에 따라 모듈 요소별 열 추적하는 방식이 선행되어야 한다. 이와 동시에 제작된 모듈을 방열장치와 체결하는 방식(나사체결, thermal grease 도포 이후 나사 체결)이나 방열장치의 크기 및 종류(방열판 크기, 열전반도체 기반 공랭식 냉각장치) 등을 변화시켜 효율적인 열 관리 및 RF 성능 향상 극대화를 위한 최적의 방열장치 및 모듈 구조 설계를 도출할 수 있다.

<표 1>은 열화상 카메라를 활용하여 모듈 요소별 온도촬영 및 RF 성능을 비교 분석하였다. 이 중 가장 큰 차이점을 보인 2가지(방식 1과 방식 4) 방열방식을 전 주파수 대역별 측정결과로 [그림 6]과 같이 비교하였다. 먼저 방식 1의 경우, 선형이득 평균은 14.1 dB, 출력 포화전력은 34.8~41.2 dBm(평균 37.8 dBm), PAE(Power-Added Efficiency)는 4~15.5%(평균 7.9%)이다. PAE가 낮은 이유는 평균 DC 전력이 RF 전력증폭의 효과로 나타나지 않고 대부분 열로 정제된 것을 의미한다. 이는 열에 의해 칩 열화 현상을 보이게 되며, 10 W 급 GaN 모듈로 구성 시 성능 열화 및 칩 고장의 주요 원인이 될 수 있다. 열전반도체(60 W 열용량) 기반 공랭식 냉각장치를 활용한 방식 4의 경우, 선형이득 평균은 15.4 dB, 출력 포화전력은 35.8~41.7 dBm(평균 39 dBm), PAE는 4.7

<표 1> GaN 전력증폭기 단일모듈 온도 및 RF 성능 측정

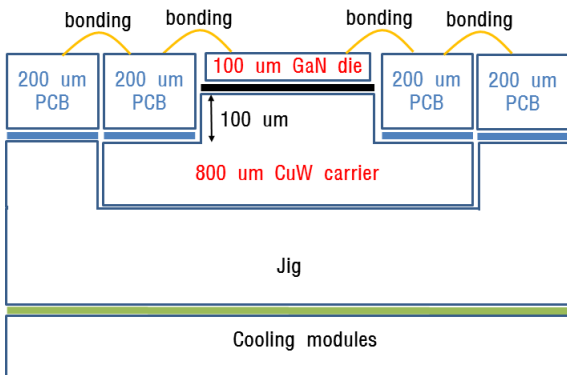
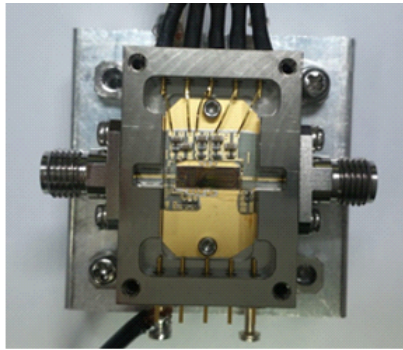
	방식 1	방식 2	방식 3	방식 4
온도 (°C) 측정				
GaN 칩 (최대)	194	190	183	158
PCB (RF출력부)	122	124	114	95
Carrier	85	90	78	71
Al Jig 몸체	93	82	71	58
방열판 (측면)	65	67	57	-
RF 성능 측정 @ 12 GHz				
출력 포화전력 (dBm)	38.7	39.1	39.6	40.3
포화이득 (dB)	24.7	25.1	25.6	26.4
PAE (%)	9	9.5	10.2	11

- 방식 1 : 소형 방열판(39×39 mm²)에 나사 체결.
- 방식 2 : 소형 방열판에 thermal grease 도포 이후 나사 체결.
- 방식 3 : 대형 방열판(50×80 mm²)에 thermal grease 도포 이후 나사 체결.
- 방식 4 : 냉각장치 {Cold sink(60×40 mm²) / 열전반도체 소자 (60 W 열용량) / 대형 방열판(150 mm×95 mm²)}에 thermal grease 도포 이후 나사 체결.

~17.3%(평균 9.5%)로 전반적으로 RF 성능을 향상시켰다. 하지만 GaN 칩의 온도가 158°C로 여전히 열이 정제되는데, 이는 냉각장치 60 W 급 열용량으로 단일 칩 발열량이 90 W 보다 낮기에 장시간 저온 유지에 어려움이 있어, 보다 높은 열용량을 가진 냉각장치가 필요하다.

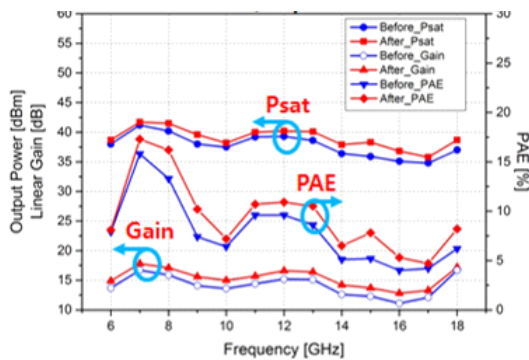
2-4 10 W 급 GaN 전력증폭기 모듈 설계 및 특성평가

[그림 7]은 2채널 3단으로 제작한 GaN 전력증폭기 모듈로 크기는 49×42 mm²이다. II-1에 서술된 바와 달리, 각 채널마다 3단에 1개씩 외주 제작된 GaN 전력증폭기 칩 세트를 실장하였다.^[9] 모듈에 집적화된 모든 전력증폭기 칩 세트를 구동하기 위한 DC 소모전력은 155 W(1단 : 0.5 W, 2단 : 24 W, 3단 : 130 W)로 예상되며, 이는 모듈의 jig로 열이 전달되어 발생하는 발열량으로 환산될 수 있다. 예상되는 jig의 발열량보다 큰 260 W 급 열용량의 열전반도체 기반 공랭식 냉각장치를 활용하여 [그림 7]과 같이 10 W급(주파



— AuSn (Eutectic bonding) — Ag epoxy
 — Thermal grease

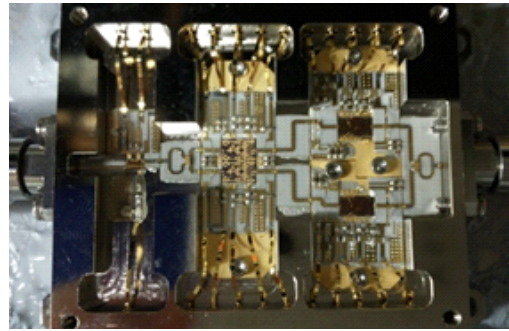
(a) GaN 전력증폭기 모듈 사진과 단면 구성도



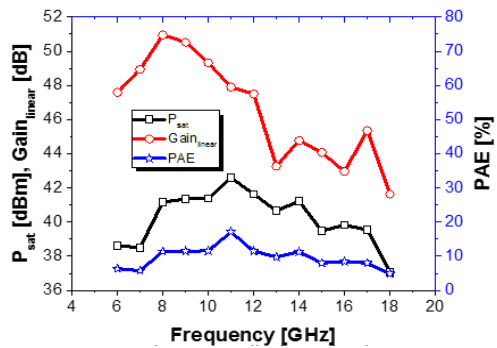
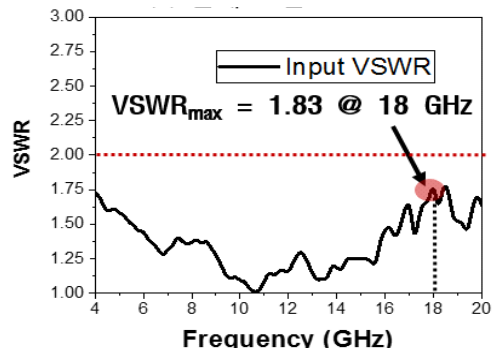
(b) GaN 전력증폭기 모듈 RF 측정 결과

[그림 6] GaN 전력증폭기 모듈과 RF 측정 결과(선형이득, 출력 포화전력, PAE)

수 대역 평균 40 dBm 출력 전력을 확보하였다. 모듈의 선형이득은 41.6~51.0 dB(평균 46.5 dB), 출력 포화전력은 connector 손실 0.3 dB 제외하고 37.1~42.6 dBm(평균 40.2 dBm), PAE는 4.9~17.1 %(평균 9.5 %), 입력 VSWR 1.83:1 이하이다.



(a) GaN 전력증폭기 모듈과 열전반도체 기반 (260 W 열용량) 공랭식 냉각장치



(b) 모듈 측정결과 (입력 VSWR, 선형이득, 출력 포화전력, PAE)

[그림 7] 6~18 GHz GaN 전력증폭기 모듈 사진과 측정결과

III. 결 론

본고에서는 5 W 급 GaN 전력증폭기 칩 2개, 구동증폭기, 전력결합기 등을 집적하여 소형(크기: 49×42 mm²), 광대역(주파수 대역: 6~18 GHz), 고출력(평균 출력 포화전력: 40.2 dBm), 고이득(평균 선형이득: 46.5 dB) 특성의 전력증폭기 모듈 설계 기술에 대해 살펴보았다. 모듈 단위에서 전력 증폭/분배/합성과 열 관리에 초점을 맞춰 모듈을 설계하고, 성능을 도출하였다. 모듈 내 전력 분배/합성 중 손실이 없도록 전력결합기, connector-PCB transition, 전송선로 등에 대한 충분한 시뮬레이션 및 실험을 진행하였다. 또한 모듈 세부 요소별 온도 측정과 RF 성능 측정을 병행함과 동시에 고출력 전력 달성을 위한 모듈의 열용량을 계산하여 충분한 열용량을 가진 열전반도체 기반의 냉각장치를 모듈에 부착하여 RF 성능 향상을 얻게 되었다.

비록 5 W 급 GaN 전력증폭기 칩으로 10 W 전력 합성하였으나, 이와 같은 설계 기술을 활용하여 보다 높은 전력, 높은 주파수 대역(30 GHz, 40 GHz ...)의 SSPA(Solid-State Power Amplifier) 집적 모듈에 적용될 수 있다. 이는 5G 이동통신 중계·기지국용 통신장비와 고출력 레이더 및 전자전용 시스템 등에 활용 가능할 것으로 예상된다.

참 고 문 헌

[1] U. K. Mishra, L. Shen, T. E. Kazior, and Y.-F. Wu, "GaN-based RF power devices and amplifiers", *Proceedings of the*

IEEE, vol. 96, no. 2, pp. 287-305, Feb. 2008.
 [2] H. Okumura, "Present status and future prospect of widegap semiconductor high-power devices", *Japanese Journal of Applied Physics*, vol. 45, no. 10A, pp. 7565-7786, Oct. 2006.
 [3] WIN semiconductors corp., "Process roadmap, 0.25μm GaN HEMT", http://www.winfoundry.com/en_US/support.aspx?sn=6
 [4] 정중헌, 김지훈, 배경태, 이재영, 박범준, 김동욱, 권영우, 장재형, "광대역 고출력 GaN 증폭기 설계 및 특성분석", 한국군사과학기술학회 종합학술대회, pp. 485, 2015년 6월.
 [5] D. M. Pozar, *Microwave Engineering*, Wiley, pp. 308-324, 2005.
 [6] Rogers Corp., "MWI-2014 software instruction manual", <https://www.rogerscorp.com/documents/2616/acs/Microwave-Impedance-Calculator-2014-Instructional-Manual.pdf>
 [7] Keysight Tech., "ADS Circuit Design Cookbook 2.0", <http://cp.literature.agilent.com/litweb/pdf/5991-1516EN.pdf>
 [8] 정중헌, 이재영, 이건용, 박범준, 장재형, 송종인, "6~18 GHz 광대역 다단 전력증폭기 모듈 설계 및 제작", 대한전자공학회 2015년도 마이크로파 및 전파전파 합동 학술대회, vol. 38, p. 8, 2015년 5월.
 [9] S. Lee, H. Park, K. Choi, and Y. Kwon, "A broadband GaN pHEMT power amplifier using non-foster matching", *IEEE Transactions on Microwave Theory and Techniques*, vol. 63, no. 12, pp. 4406-4414, Dec. 2015.

≡ 필자소개 ≡

이 재 영



2008년 2월: 광운대학교 전파공학과 (공학사)
 2010년 2월: 광운대학교 전파공학과 (공학석사)
 2010년 9월~현재: 광주과학기술원 나노바이오 재료전자과 대학원
 [주 관심분야] 초고주파-밀리미터파 전자소자 및 시스템, 파면제어 메타물질, 전자파 집속 장치

장 재 형



1993년 2월: 서울대학교 전기공학부 (공학사)
 1995년 2월: 서울대학교 전기공학부 (공학석사)
 2002년 10월: 미국 UIUC 전기컴퓨터공학부 (공학박사)
 2004년 3월~현재: 광주과학기술원 전기전자컴퓨터공학부 교수
 [주 관심분야] 화합물 반도체소자, 초고주파-테라헤르츠 전자공학, 메타물질