http://dx.doi.org/10.6113/TKPE.2016.21.1.80

전압 새그 및 스웰 발생 모드에서 부하역률에 따른 전압외란 발생기의 출력전압 변동 해석

한흥수¹, 정혜수¹, 정재헌¹, 노의철⁺, 김흥근², 전태원³

Analysis of Output Voltage Variation of a Voltage Disturbance Generator according to the Load Power Factor in Voltage Sag and Swell Mode

> Heung-Soo Han¹, Hye-Soo Jeong¹, Jae-Hun Jung¹, Eui-Cheol Nho[†], Heung-Geun Kim², and Tae-Won Chun³

Abstract

This study investigates output voltage variation of a voltage disturbance generator in case of sag and swell modes. The generator uses series transformers and silicon-controlled rectifier thyristors to provide voltage disturbance; consequently, voltage drop at the output terminal is inevitable. On the basis of the analysis, voltage drop increases as the power factor decreases in lagging. Voltage drop is 3.7 [%] at a power factor (lagging) of 0.8. Simulation and experimental results show the validity of the analysis.

Key words: Voltage disturbance generator, Sag, Swell, Voltage drop

1. 서 론

최근 신·재생에너지원의 사용량이 증가함에 따라 계통 안정도 확보를 위한 연구가 활발히 진행되고 있다. 이에 따라 대규모의 신·재생에너지원으로부터의 전력을 계통 에 연계하기 위한 전력변환장치의 성능 지표로써 그리 드코드에 대한 연구도 활발히 진행되고 있다. 신·재생에 너지원 시스템에 구성된 전력변환장치가 그리드코드를 준수하는지에 대한 시험을 하거나 또는 STATCOM (STATtic COMpensator) 이나 SVC (Static Var Compensator) 등의 성능 시험을 하는 경우 계통 사고를 모의할 수 있는 장비가 필요한데 일반적으로 전원 전압 에 외란을 발생시킬 수 있는 장비는 매우 고가이다. 또 한 실험실 레벨에서 축소 모형에 대한 성능 시험을 한 다 하더라도 외란 발생기 가격이 매우 높다.

이러한 문제를 극복하기 위한 새로운 방식의 전압 변

⁺ Corresponding author: nhoec@pknu.ac.kr, Dept. of Electrical Eng., Pukyong National University 동 발생장치가 제안되었으며 전압 외란을 발생시키는 동작 메커니즘에 따라 증폭기 기반, 스위칭 임피던스 기 반, 발전기 기반, 그리고 변압기 기반의 4가지 방식으로 구별할 수 있다^{[1]-[6]}. 이 중에서 가장 경제적으로 시스템 을 구현할 수 있는 방법은 변압기 기반 전압변동 발생 기이다.

참고문헌 [1]의 방식은 전압 새그나 스웰 또는 순간 정전 발생 시 과다한 무효전력성분의 전류가 흐르기 때 문에 시스템을 구성하는 스위칭 소자의 정격이 크게 요 구되며 별도의 노치 필터가 필요하다는 등의 단점이 있 어 이러한 단점을 극복하기 위하여 [2]-[5]의 방식이 제 안되었다. 참고문헌 [2]-[5]의 전압 외란 발생기는 [1]의 시스템과 비교하여 그 구조가 간단하며 효율과 신뢰성 이 높다는 장점이 있는데 계통 전원에 외란을 발생시키 기 위하여 직렬 변압기가 구성되어 있기 때문에 정상동 작 모드에서 부하단에 약간의 전압강하가 발생한다^[7].

본 논문에서는 참고문헌 [2]-[5]의 시스템에서 새그나 스웰 동작 시 직렬 변압기와 SCR (Silicon Controlled Rectifier) 사이리스터에 의한 전압강하 성분을 부하 역 률에 따라 분석하였다. 이를 통하여 외란 발생 동작 시 부하에 인가되는 전압강하 특성을 분석함으로써 변압기 기반 전압 변동 발생기의 성능을 확인하고 전압 변동 발생기를 설계하는데 기여하고자 한다.

Paper number: TKPE-2016-21-1-11

Print ISSN: 1229-2214 Online ISSN: 2288-6281

Tel: +82-51-629-6317 Fax: +82-51-629-6305

¹Dept. of Electrical Eng., Pukyong National University

 ² Dept. of Electrical Eng., Kyungpook National University
 ³ Dept. of Electrical Eng., University of Ulsan Manuscript received Nov. 19, 2015; revised Dec. 10, 2015; accepted Jan. 4, 2016



Fig. 1. Transformer-based voltage disturbance generator.

TABLE I SWITCHING STATUS AND T_a -CONTACT POINT

Mode	Sa	Sba	T _a -contact point
Normal	OFF	ON	_
Sag	ON	OFF	Ι
Swell	ON	OFF	II

전압외란 발생기의 구성과 새그 및 스웰 발생 조건

그림 1은 변압기 기반의 새그 및 스웰 발생이 가능한 3상 전압 변동 발생기 회로를 나타낸다. 임의의 전압 변 동을 발생하기 위하여 전원 전압(*va*-*vc*)과 출력 단자 (*vas*-*vcs*) 사이에 각각 직렬 변압기를 삽입하였다.

새그와 스웰을 발생시키기 위한 전압은 직렬 변압기 1차 측에 단권변압기를 통하여 제공된다. 단권변압기의 1차 측과 2차 측은 각각 전원전압과 직렬 변압기의 1차 측에 연결되는데 정상동작 시 단권변압기의 2차 측 전 압은 직렬변압기에 연결되지 않고 새그와 스웰 동작 시 에는 단권변압기의 2차 측 전압을 직렬 변압기의 1차 측에 인가 할 수 있도록 역병렬로 연결된 SCR 사이리 스터를 삽입하였다. 새그와 스웰 발생 시 각각의 스위치 상태를 그림 1의 a-상을 기준으로 하여 표 1에 나타내 었고 표 2에 SCR 사이리스터의 단락을 방지하기 위한 새그와 스웰의 발생 가능한 조건을 나타내었다. 표 2에 서 ia 와 va는 각각 a-상의 부하전류와 전원 전압을 의 미한다. 정상상태에서 새그를 발생시키고자 하는 경우, ia가 (+) 방향이라면 Sa를 턴-온 하면서 va의 극성이 (-)가 되어야 한다. 왜냐하면 va 의 극성과 그림 1의 vTa 의 극성 및 그림 2의 va2 의 극성은 동일하며 만약 va 가 (+)일 때 Sa를 턴-온하면 va2 - Sa - Sba 의 단락회로가 형성되기 때문이다.

 TABLE II

 POSSIBLE TURN ON CONDITION IN EACH MODE

Mode	Turn-on Condition		
Sag	$i_a > 0$ and $v_a < 0$ or $i_a < 0$ and $v_a > 0$		
Swell	$i_a > 0$ and $v_a > 0$ or $i_a < 0$ and $v_a < 0$		



Fig. 2. Circuit diagram in case of sag mode.

3. 전압 외란 발생 시 전압강하 해석

3.1 전압외란 발생 시 등가회로

3상의 동작이 동일하므로 한상에 대한 등가회로를 통 하여 전압강하 성분을 분석하도록 한다. 그림 2에 새그 발생 시 a-상의 회로도와 이에 대한 등가회로를 나타내 었다. 그림 2-(a)는 그림 1에서 a-상만 나타낸 회로도이 다.

그림 2-(b)에서 Rs1과 Rs2, Lu과 Lz는 각각 직렬 변압 기의 권선저항과 누설 인덕턴스를 나타내고, Lms와 Lma, 그리고 Rms와 Rma는 각 변압기의 자화 인덕턴스와 철손 성분을 나타낸 것이다. SCR 사이리스터의 등가회로는 순방향 온 전압강하 성분(VTh)과 저항 성분(Ron)으로 나타내었다. 그림 2-(b)에 나타낸 변압기는 이상변압기 이다. 일반적으로 그림 2-(b)의 변압기의 각 파라미터는 식 (1)의 조건을 만족하므로 그림 2-(b)의 회로는 그림 3과 같이 간략화 할 수 있다.



Fig. 3. Simplified equivalent circuit in sag mode.





(b) Capacitive load (leading power factor: PF=0.8)



(c) Inductive load (laging power factor: PF=0.8)Fig. 4. Phasor diagram.

3.2 새그와 스웰 발생 시 전압 변동 해석

그림 3에 나타낸 저항 성분과 누설 리액턴스 성분에 의한 전압강하를 다음 식 (2)와 식 (3)으로 나타내면 부 하의 역률 PF (Power Factor)에 따른 새그 발생 시 각 부 전압은 그림 4의 페이저도로 나타낼 수 있다.

$$V_{Req} = R_{eq} \times I_a = (R_{s1} + R_{s2} + R_{on}) \times I_a \tag{2}$$

$$V_{Leq} = jwL_{eq} \times I_a = jw(L_{l1} + L_{l2}) \times I_a \tag{3}$$

그림에서 Var, Vac 및 Vat 은 각각 저항부하 (PF = 1), 진상부하 (PF: leading) 그리고 지상부하 (PF: lagging)인 경우의 직렬 변압기에서 발생하는 전압을 의미한다. 스 웰 발생 시는 그림 4의 부하 역률에 따른 페이저도에서 Va2의 방향만 반대로 함으로써 각 부 전압의 관계를 계 산할 수 있다.

직렬 변압기 2 차측 발생 전압 Var, Vac 및 Vat 은 각 각 식 (4), 식 (5), 그리고 식 (6)으로 나타낼 수 있다. 각각의 식에서 Lload, Cload, 그리고 Rload는 부하를, w는 전원전압의 각주파수를 의미한다.

$$V_{dR} = \sqrt{(V_{Req} + V_{Th})^2 + V_{Leq}^2} \sin(wt + \theta_R)$$
(4)
$$[27] \lambda_{1}^{2}, \ \theta_R = \tan^{-1}(\frac{V_{Leq}}{V_{Req} + V_{Th}})$$

$$V_{dC} = \sqrt{C^2 + D^2} \sin(wt + \theta_C) \tag{5}$$

$$\begin{split} \overrightarrow{\alpha} [\mathcal{I}] \lambda], \quad & C = (V_{Req} + V_{Th}) \cos \theta_1 - V_{Leq} \sin \theta_1 \\ & D = (V_{Req} + V_{Th}) \sin \theta_1 + V_{Leq} \cos \theta_1 \\ & \theta_1 = \tan^{-1} (\frac{1}{wC_{Load} \times R_{Load}}) \\ & \theta_C = \tan^{-1} (\frac{D}{C}) \end{split}$$

$$V_{dL} = \sqrt{A^2 + B^2} \sin(wt + \theta_L) \tag{6}$$

$$\begin{split} \alpha \mid \mathcal{I} \mid \mathcal{A} \mid, & A = (V_{Req} + V_{Th}) \cos\theta_2 + V_{Leq} \sin\theta_2 \\ & B = -(V_{Req} + V_{Th}) \sin\theta_2 + V_{Leq} \cos\theta_2 \\ & \theta_2 = \tan^{-1}(\frac{wL_{Load}}{R_{Load}}) \\ & \theta_L = \tan^{-1}(\frac{B}{A}) \end{split}$$

외란 발생 시 부하 전류의 크기는 새그나 스웰의 크 기에 대하여 각각 식 (7)과 (8)로 나타낼 수 있다.

$$I_{asaa} = I_a \times (1 - P) \tag{7}$$

$$I_{a\,s\,we\,ll} = I_a \times (1+Q) \tag{8}$$

위의 식에서 *P*와 *Q*는 각각 새그와 스웰의 크기를 나타낸다. 이상에서 알 수 있듯이 외란 발생 동작 시 전 압강하 성분은 새그 혹은 스웰 동작 시 부하 전류의 크 기와 위상에 따라 변하게 된다.

표 3에 나타낸 파라미터와 식 (4) ~식 (8)을 이용하 여 정상 동작 시 부하 전류 크기에 대한 10~90[%] 새 그 발생 시 전압강하 성분의 크기를 부하 역률에 따라 구분하여 그림 5에 나타내었다. 그림 5-(d)는 단권변압 기의 2차측 전압 (Va2)을 기준으로 한 Var, Vac, 그리고 Var 의 위상차 (Theta)이다.

부하역률에 따른 전압의 전압강하분의 크기는 거의 차이가 없음을 알 수 있다. 10[%]의 새그 발생 시 그림 5-(a), (b), 그리고 (c) 의 *PR*, *Pc*, *PL*에 나타내었듯이 저항, 용량성(진상), 그리고 유도성(지상) 부하인 경우 각각 10.5[V], 10.6[V], 그리고 11.2[V]의 전압강하가 발 생한다. 따라서 이는 각 조건(역률과 새그 비율 및 부하 크기)에서 부하 전류가 흐르는 루프상의 전압강하 성분 이 일정하기 때문이다. 또한 그림 5-(d)에서 알 수 있듯 이 전압강하 성분의 위상은 역률에 따라 큰 차이가 있 는 것을 알 수 있는데 이는 전압강하 성분의 위상은 부 하 전류의 역률과 관계있기 때문이다.

SIMULATION AND EXPERIMENTAL PARAMETERS				
Param	Value			
T	R_{s1}, R_{s2}	0.3 [Ω]		
1 ransformer $(% 7 - 5 [%])$	L_{l1}, L_{l2}	0.8 [mH]		
$(70 \Sigma - 5 [70])$	Rated	220 [V], 3 [kVA]		
	V_{Th}	0.8 [V]		
Thyristor	R_{on}	5 [mΩ]		
	Part Num.	SKKT 55/16E		

TABLE III



Fig. 5. Magnitude of V_{dR} , V_{dC} , V_{dL} , and Theta versus i_a and sag ratio.

그림 4에 나타낸 페이저도에서 전압강하성분의 위상 차이로 인하여 실제 부하에 발생되는 외란 전압이 변동 하게 된다.



Fig. 6. Magnitude of V_{dR} , V_{dC} , V_{dL} , and Theta versus i_a and swell ratio.

그림 6에 정상 동작 시 부하 전류의 크기에 대한 10 ~ 50[%]의 스웰 발생 시 Va, Va 및 Va의 크기와 Va 를 기준으로 한 위상차 Theta를 부하 역률에 따라 그래 프로 나타내었다. 스웰의 경우는 일반적으로 20[%] 이 상 발생하게 되면 시스템의 사고 차단 동작이 이루어지 기 때문에 20[%]의 2.5 배인 50[%]의 스웰의 범위까지 계산하였다.

그림 6-(a), (b), 그리고 (c)의 *Qr*, *Qc*, *QL*에서 알 수 있듯이 전압강하 성분의 크기는 부하 역률과 관계없이 거의 동일하고 그 크기는 50 [%] 스웰 발생 시 저항, 용 량성, 유도성 부하에서 각각 17.5 [V], 17.6 [V], 그리고 18.2 [V]로 나타난다.



Fig. 7. Experimental setup.

새그 발생 시와 유사하게 그림 6-(d)에 보이는 것처럼 Va2를 기준으로 한 위상차 Theta는 부하 역률과 관계가 있는 것을 알 수 있다.

그림 5와 6에서 알 수 있듯이 새그 동작 시 직렬 변 압기와 사이리스터 소자에서 발생하는 전압강하가 스웰 동작 시 발생하는 전압강하보다 작은 것을 알 수 있는 데, 이는 정상 동작 시 전류와 비교하여 새그 동작 시 부하에 흐르는 전류의 크기가 줄어들기 때문이다. 그림 5와 그림 6 그리고 그림 4를 통하여 단권변압기의 2차 측 전압이 동일한 조건에서 부하 역률에 따른 새그나 스웰 발생전압의 크기는 전압강하 성분의 위상차이로 인하여 크기가 변동하게 된다.

4. 시뮬레이션 및 실험

Psim 시뮬레이션 툴을 이용하여 시뮬레이션을 수행하 였으며 실험을 통하여 외란 발생 동작 시 전압강하 성 분을 측정하여 비교 분석하였다. 시뮬레이션과 실험 파 라미터는 표 3과 같으며 정상 동작 시의 부하는 실험의 편의를 위하여 단상 2[kVA]로 설정한 후 실험을 수행 하였다. 새그와 스웰의 비율은 각각 정상동작시의 50 [%]와 20[%]로 설정하였다. 그림 7에 실험에 사용한 전 압변동 외란 발생기 세트를 나타내었다.

4.1 새그 발생 시

그림 8에 부하 역률에 따른 새그 동작 시 전압강하 성분의 시뮬레이션 파형을 나타내었다. 전원전압과 위상 차를 확인하기 위하여 0.05 배 축소한 전원전압을 함께 나타내었다. 전압강하 성분의 크기는 부하 역률이 변하 여도 거의 일정하고 전원전압과 위상차는 부하 역률에 따라 다른 것을 알 수 있다.



Fig. 8. v_{dR} , v_{dC} , and v_{dL} versus each power factor in 50 [%] sag.

그림 9와 그림 10에 50 [%] 새그 발생 시 부하 역률에 대한 전원전압과 부하전압의 파형을 각각 나타내었다. 그림 9-(a)는 저항 부하인 경우 정상상태 (Normal)로 동 작하다가 *t* = 0.257 [S]에서 50 [%] 새그가 발생하여 출력 전압 *v*^{ss} 가 50 [%]로 감소한 경우를 보인다. 그런데 *v*^{ss} 를 자세히 살펴보면 직렬 변압기와 SCR 사이리스터에 의한 전압강하로 인하여 오른쪽 파형에서 보인 바와 같 이 4.6 [V] 감소되어 나타난다. 이는 0.5·*v*^a (= 156 [V])의 2.9 [%]에 해당한다. 그림 9-(b)와 9-(c)는 각각 커패시 터 부하와 리액터 부하가 포함된 경우인데 전압 오차는 각각 2.1 [V]와 5.8 [V]이다. 이상에서 알 수 있는 바와 같이 지상부하로 갈수록 전압의 오차는 증가하여 PF = 0.8 인 경우 3.7 [%]의 오차가 발생한다. 그림 10은 실험 결과를 보이고 있는데 시뮬레이션 결과와 매우 유사함 을 알 수 있다.

4.2 스웰 발생 시

그림 11에 20[%] 스웰 발생 시 부하 역률에 따른 전 압강하성분에 대한 시뮬레이션 파형을 나타내었다. 전압 강하 크기는 부하 역률과 무관하게 거의 동일함을 알 수 있다. 그림 12와 그림 13은 20[%] 스웰 발생 시 부 하 역률에 대한 전원전압과 부하전압의 파형을 각각 나 타낸 것이다.







그림 12에서 스웰이 발생한 시점은 0.25 [S] 근처이다. 역시 지상부하로 갈수록 오차가 증가하는데 PF = 0.8 (lagging)에서 13.7 [V]의 오차가 발생하며 이것은 1.2·v^a (= 373 [V])의 3.7 [%]이다. 그림 13의 실험결과도 시뮬레 이션 결과와 유사하다.



Fig. 13. Experimental waveforms of v_a and v_{as} versus each power factor in swell mode. Left: 100 [V/DIV]. Right: 10 [V/DIV]

5. 결 론

본 논문에서는 변압기 기반 전압변동 발생장치의 새 그와 스웰 발생 시 직렬 변압기와 SCR 사이리스터에 의한 전압강하 성분을 부하 역률에 대하여 분석하였다. 시뮬레이션과 실험을 통하여 전압강하 특성이 어떻게 나타나는지 확인하였다.

50 [%] 새그 발생 시 전압강하는 부하역률이 지상으로 갈수록 심해지며 PF=0.8 (lagging)일 경우 전압강하는 3.7 [%] 발생한다. 새그와는 반대로 20 [%]의 전압 스웰 발생시에도 직렬변압기와 SCR 사이리스터에 의한 전압 강하는 부하역률이 지상으로 감소할수록 증가하여 PF = 0.8 (lagging)일 경우 전압강하는 1.2·va 의 3.7 [%]가 발생 한다. 따라서 임의의 새그나 스웰값을 구현하려면 이러 한 전압강하 성분의 크기를 고려하여 미끄럼 방식 단권 변압기의 접점위치를 설정할 필요가 있다. 또한 직렬변 압기의 % 임피던스가 증가하면 전압강하도 증가하게 되 므로 변압기 기반 전압변동 발생기를 설계할 경우에는 직렬변압기의 %임피던스, SCR 사이리스터의 전압강하, 부하역률을 동시에 고려하여 설계할 필요가 있다. 즉, 새그 및 스웰 동작 시 발생하는 전압강하성분을 감소시 키기 위해서는 가능한한 직렬 변압기의 %Z를 최소화 하고 Va2를 새그 혹은 스웰 발생 시 계산된 값과 전압 강하 성분 크기를 합한 전압 값으로 설정함으로써 보다 정확한 새그 혹은 스웰을 발생 시킬 수 있다. 본 연구의 결과는 변압기 기반 전압변동 발생기 설계 시 유용하게 활용될 것으로 기대된다.

References

- Y. H. Chung, G. H. Kwon, T. B. Park, and G. Y. Lim, "Voltage sag and swell generator with thyristor controlled rectifier," *IEEE Power Conf.*, Vol. 3, pp. 1993–1937, 2002.
- [2] E. C. Nho, I. D. Kim, T. W. Chun, and H. G. Kim, "Cost-effective power quality disturbance generator for the performance test of custom power devices," *Proceedings of IEEE-IECON*, pp. 1606–1610, 2004.
- [3] W. Y. Byeon, J. W. Kim, K. S. Lee, E. C. Nho, I. D. Kim, T. W. Chun, and H. G. Kim, "Voltage sag-swell generator for power quality disturbance of dynamic UPS system," *The Transactions of Korean Institute of Power Electronics*, Vol. 10, No. 1, pp. 102–107, Feb. 2005.
- [4] B. C. Lee, S. H. Choi, S. H. Paeng, S. D. Park, E. C. Nho, N. S. Choi, I. D. Kim, T. W. Chun, and H. G. Kim, "3-phase power quality disturbance generator with phase jump function," *The Transactions of Korean Institute of Power Electronics*, Vol. 11, No. 5, pp. 463–470, Oct. 2006.
- [5] E. C. Nho, S. D. Park, and I. D. Kim, "Switching characteristics analysis of a 3-phase voltage disturbance generator applicable to linear and nonlinear loads," *The Transactions of Korean Institute of Power Electronics*, Vol. 13, No. 3, pp. 163–170, Jun. 2008.
- [6] Yan Ma and George G. Karady, "A single-phase voltage sag generator for testing electrical equipments," *IEEE/PES Transmission and Distribution Conference* and Exposition, pp. 1–5, 2008.
- [7] H. S. Han, Y. H. Lee, W. H. Song, E. C. Nho, I. D. Kim, H. G. Kim, and T. W. Chun, "Analysis of voltage drop characteristics of transformer-based 3-phase voltage disturbance generator," *The Transactions of Korean Institute of Power Electronics*, Vol. 15, No. 5, pp. 411-416, Oct. 2010.



<u> 한흥수(韓興洙)</u>

1958년 11월 10일생. 1988년 부경대 대학원 전기공학과 졸업(석사). 2003년~현재 동 대 학원 전기공학과 박사과정.



<u>정혜수(鄭憓秀)</u>

1989년 12월 3일생. 2014년 부경대 전자공 학과 졸업. 2014년~현재 부경대 대학원 전 기공학과 석사과정.



<u> 정재헌(鄭在憲)</u>

1981년 10월 19일생. 2007년 부경대 공대 전기제어공학부 졸업. 2009년 부경대 대학 원 전기공학과 졸업(석사). 2015년 동 대학 권 전기공학과 졸업(공박).



<u>노의철(魯義哲)</u>

1960년 8월 2일생. 1984년 서울대 공대 전 기공학과 졸업. 1986년 한국과학기술원 전 기 및 전자공학과 졸업(석사). 1991년 동 대 학원 졸업(공박). 1997년~1998년 미국 Univ. of Wisconsin-Madison 방문교수. 2005년~

2006년 미국 University of California-Irvine 방문교수. 1995년~ 현재 부경대 전기공학과 교수, 당 학회 감사.



<u>김흥근(金興根)</u>

1956년 4월 24일생. 1980년 서울대 전기공 학과 졸업. 1982년 동 대학원 전기공학과 졸업(석사). 1988년 동 대학원 전기공학과 졸업(공박). 1990년~1991년 미국 Univ. of Wisconsin-Madison 방문교수. 2006년~2007

년 미국 Michigan State University 방문교수. 경북대 IT대학 전 기공학과 교수. 당 학회 명예회장.



<u>전태원(全泰園)</u>

1959년 1월 30일생. 1981년 부산대 전기공 학과 졸업. 1983년 서울대 대학원 전기공학 과 졸업(석사). 1987년 동 대학원 전기공학 과 졸업(공박). 1996년~1997년 Tennessee 대학 방문교수. 2005년~2006년 미국

Virginia Tech. 방문교수. 현재 울산대 전기전자정보시스템공학 부 교수.