

계통연계형 단상인버터의 Common Mode Noise 저감을 위한 Switching 방법

이승주¹, 홍창표¹, 김학원[†], 조관열¹

A Switching Method of Single Phase Grid Connected Inverter for Common Mode Noise Reduction

Seung-Ju Lee¹, Chang-Pyo Hong¹, Hag-Wone Kim[†], and Kwan-Yuhl Cho¹

Abstract

A pulse-width modulation (PWM) method for common mode noise reduction in a PWM inverter connected to a single-phase grid is proposed in this study. The extensively used conventional switching method may experience common mode voltage problems, which generate current leakage and electromagnetic induction problems. In the proposed switching method, the neutral point of the output voltage is always fixed at both ends of the input voltage to reduce common mode noise. The validity of the proposed method is proven through simulation and experimental results.

Key words: Single phase PWM inverter, Common mode voltage, Common mode current, EMI

1. 서 론

무정전 전원 공급장치(UPS : Uninterruptible Power Supply 이하 UPS)는 평소 잉여의 전력을 배터리(Battery) 등의 에너지 저장 장치에 저장해 두었다가, 상용전원의 장애 발생 시 안정적으로 전원을 공급하는 장치이다. 무정전 전원 공급장치는 발생 가능한 전원장애를 방지하고 항상 안정된 교류전원 출력을 공급하기 위해 고효율의 인버터가 요구된다^{[1]-[4]}. 인버터는 출력 용량에 따라 단상과 삼상으로 구분되는데, 일반적으로 단상 인버터는 풀 브리지(Full-Bridge)회로를 이용하여 교류전원을 만든다. 단상 인버터는 교류를 만들기 위해서 고주파로 반도체 스위치를 온-오프(On-Off) 스위칭하여 출력 전압의 기본파 전압이 원하는 전압이 되도록 펄스 폭 변조 (Pulse Width Modulation)을 행한다. 보통 단상 인버터의 스위칭 방식은 바이폴라 PWM 스위칭 방식보

다 전류, 전압 리플이 낮은 유니폴라 PWM 방식이 많이 사용 된다^[4].

그런데, 인버터를 PWM하게 되면 스위칭 잡음이 발생되며, 스위칭 잡음에는 공통 모드 잡음과 차동 모드 잡음이 있다. 특히 공통 모드 전압(Common Mode Voltage 이하 CMV)은 입력의 접지와 교류전압 중성점 간에 전위차이로 발생되는데, CMV는 부하와 접지 사이에 존재하는 기생 캐패시터 성분과 스위치와 접지에 연결된 방열판 사이에 존재하는 기생 캐패시터 성분으로 인해 공통 모드 전류(Common Mode Current 이하 CMC)가 발생하게 되고, CMC는 누설전류를 일으킴으로써 EMI(이하 Electro Magnetic Interference)의 원인이 되며, EMI는 시스템의 계측오류를 유발시킴으로써 제어시스템에 악영향을 주게 된다^{[5]-[11]}.

CMV에 의한 영향을 줄이기 위한 방법으로 논문[2]에서는 기존 스위칭 방식인 유니폴라 인터리브드(Interleaved) PWM에서 바이폴라 PWM 스위칭 방식을 제안 하였다. 논문에서 제안하는 방법은 다음 그림1에서 상보적인 스위칭 구간 동안에 PWM1 신호를 받게 되면 반주기 동안과 나머지 반주기 동안에 방열판과 부하 측에 있는 기생 캐패시터로 인한 누설전류의 합이 0(Zero)이 되며, 이에 따라 EMI를 저감시킬 수 있음을 나타내었다^[2]. 하지만 이 방법은 계통과 연결되지 않는 단독 운전 인버터의 경우 임의의 사시 접지에 대한 공통 모

Paper number: TKPE-2016-21-1-4

Print ISSN: 1229-2214 Online ISSN: 2288-6281

[†] Corresponding author: khw@ut.ac.kr, Dept. of control & Instrumentation Eng., Korea Nat' Univ. of Transportation
Tel: +82-43-841-5322 Fax: +82-43-841-5320

¹ Dept. of control & Instrumentation Eng., Korea Nat' Univ. of Transportation

Manuscript received Sep. 30, 2015; revised Oct. 26, 2015; accepted Nov. 20, 2015

— 본 논문은 2015년 전력전자학술대회 외부장학금 수혜논문임

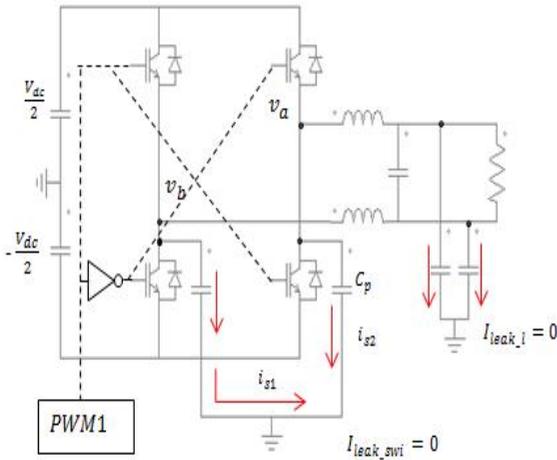


Fig. 1. Switching method of previous study.

드 노이즈의 저감 효과는 있으나, 계통 연계 운전의 경우 단상 입력 전압 중 한단인 뉴트럴 접지의 경우 공통 모드 전압이 $0, -V_{dc}$ 변할 수 있어 근본적인 해결이라 보기는 어렵다. 또한, 두 개의 출력단 하프 브리지 스위치 쌍이 모두 스위칭하는 바이폴라 PWM 방식은 하나의 하프 브리지 스위치 쌍만 스위칭 하는 유니폴라 PWM 방식보다 리플이 커서 전류의 품질이 떨어지며 스위칭 손실이 높은 단점을 가지고 있다. 이러한 문제점을 해결하기 위해 논문[3]에서는 기존 풀-브리지 인버터 회로에서 브리지를 연결하는 스위치 2개를 추가함으로써, 양의 구간과 음의 구간의 환류구간을 추가하고 유니폴라 PWM 방식을 사용하여 브리지에 있는 4개의 스위치를 모두 꺼서, 입력 전압의 양단과 개방시켜 기생 캐패시터에 CMV가 유지되는 절연(Floating) 방식을 사용하여 공통 모드 잡음(Common Mode Noise 이하 CMN)을 저감시키는 방법을 제안하였다^[11]. 이 방식은 유니폴라 PWM 방식을 사용하여 누설전류를 저감시키고 스위치의 스트레스를 줄일 수 있다는 점에서 우수한 반면, 기존 회로에 스위치를 2개를 설치함으로써 추가의 비용이 발생하게 된다.

본 논문에서는 이러한 문제를 해결하기 위해 스위칭 방식은 리플이 적은 유니폴라 PWM을 유지하면서 별도의 스위치 추가 없이 스위칭 방법으로 중성점(N)을 입력전압 양단에 항상 고정하도록 하는 하드 그라운드(Hard Ground)방식을 이용한 고정 하프브리지 유니폴라(Fixed Totem pole unipolar) PWM 스위칭 방법 통해 CMN을 저감 가능한 스위칭 방식을 제안하고 모의해석과 실험을 통하여 기존 스위칭 방식에서 발생하는 잡음 원인과 제안하는 스위칭방식의 노이즈 저감 효과를 입증하였다.

2. 본 론

단상 풀 브리지 인버터는 스위칭 방법에 따라 크게

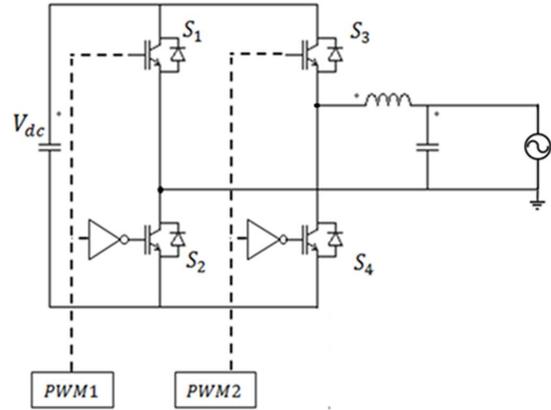


Fig. 2. General switching method of single phase inverter.

TABLE I
UNIPOLAR PWM METHOD OF SINGLE PHASE INVERTER

		Mode	S_1	S_2	S_3	S_4
$v_{out}^* > 0$	PWM 2	PWM On	0	1	1	0
		PWM Off	0	1	0	1
$v_{out}^* < 0$	PWM 1	PWM On	1	0	0	1
		PWM Off	0	1	0	1

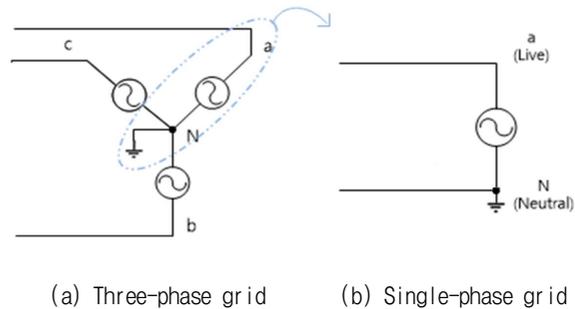
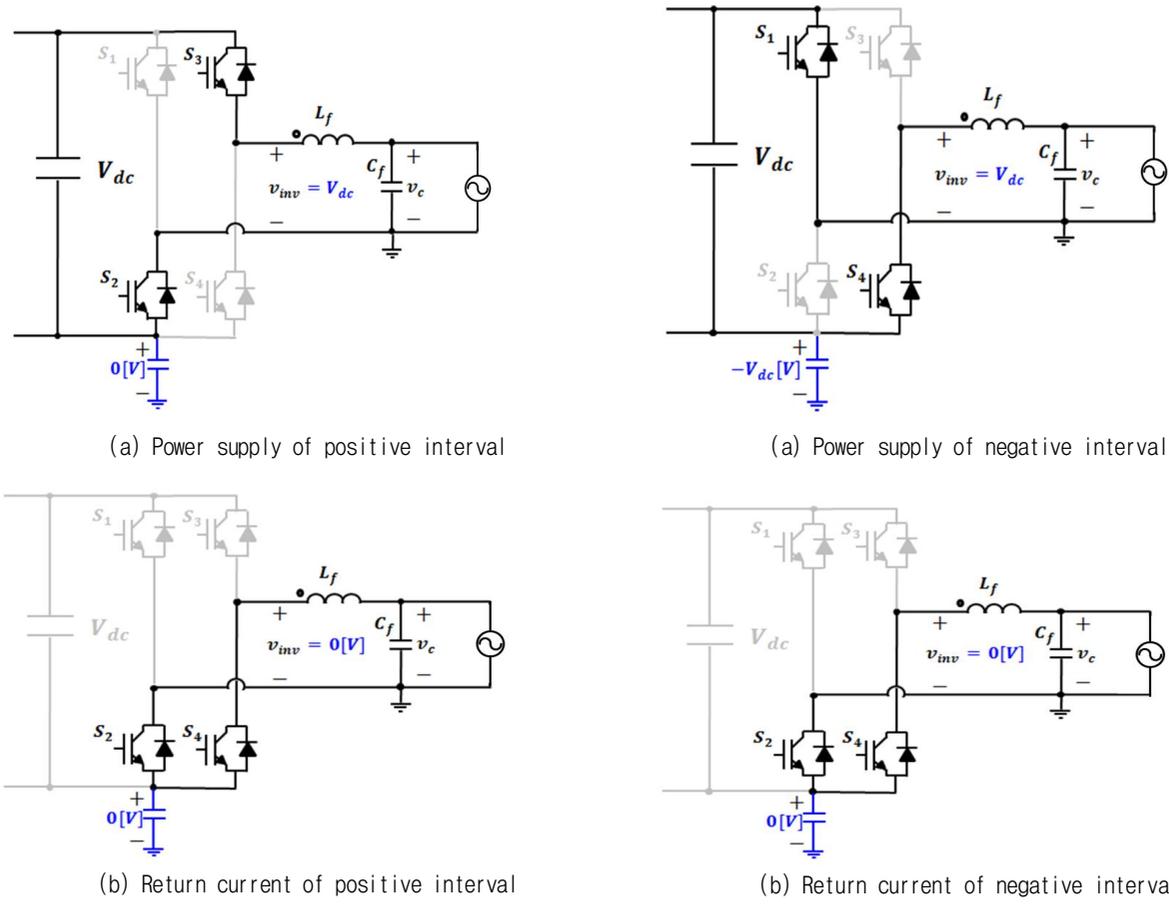


Fig. 3. In case of using three-phase grid as single-phase grid.

유니폴라 PWM 방법과 바이폴라 PWM 방법으로 나눌 수 있다. 유니폴라 PWM 방법의 출력전압 형태는 $V_{dc}, 0, -V_{dc}$ 바이폴라 PWM 방법의 전압은 $V_{dc}, -V_{dc}$ 의 전압형태를 취하게 된다. 이에 따라 유니폴라 방식은 특정 PWM 조건에서 영 전압을 취하기 때문에 바이폴라 PWM 방식보다 전류의 리플이 더 작다^[12].

하지만 단상 풀-브리지 인버터에서는 위와 같은 스위칭 방법에 따라 CMV 문제점이 발생하게 된다. CMV를 측정하기 위해서 접지를 선정하여야 한다. 일반적인 3상 전원은 그림 3(a)와 같이 구성되며, 각 상이 공통으로 연결된 중성점은 접지되는 것이 일반적이다.



(a) Power supply of positive interval

(a) Power supply of negative interval

(b) Return current of positive interval

(b) Return current of negative interval

Fig. 4. Current flow interval of single phase full bridge inverter of previous switching method.

Fig. 6. Current flow interval of single phase full bridge inverter of previous switching method.

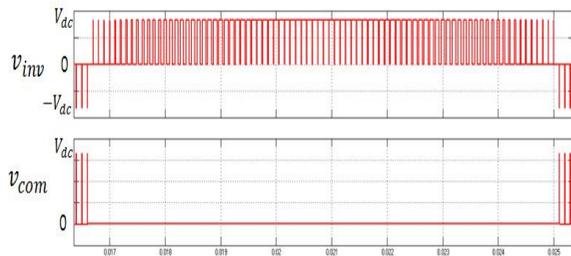


Fig. 5. Previous switching voltage of positive phase.

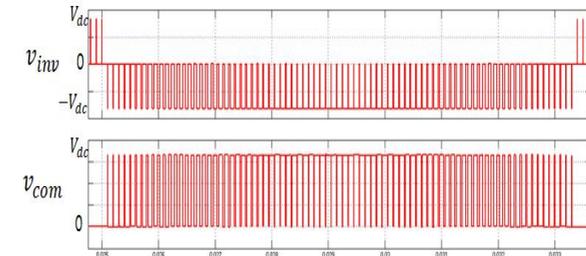


Fig. 7. Previous inverter voltage of negative phase.

단상 전원의 경우, 3상의 전원 중 특정상을 이용하여 전원으로 활용하며 특정상의 전압에 해당되는 라이브 (Live)와 중성점(Neutral)로 전원이 인입된다. 이에 따라 본 논문에서 단상전압은 그림 4와 같이 위 단은 라이브 아랫 단은 중성점으로 정의하고, 중성점은 접지가 되어 있다고 표기하였으며, 이 접지된 중성점을 기준으로 공통 모드 전압을 관측한다. 유니폴라 PWM 스위칭 방식의 동작은 그림 2에서 보여 진다.

2.1 기존 유니폴라 PWM 방법의 공통 모드 전압

표 1에서와 같이 상용 단상 전원의 (+)양의구간에서 PWM1은 출력지령과 같은 60Hz로 스위치 S_2 를 턴-온

하여 고정 시키고 PWM2은 스위치 S_3, S_4 가 PWM 주파수로 상보적인 스위칭을 하면서 전력공급 모드와 환류모드로 동작을 하게 된다. 반대로 단상 전원의 (-)음의구간에서 PWM2을 출력지령과 같은 60Hz로 스위치 S_4 고정 시키고, PWM1은 스위치 S_1, S_2 가 PWM 주파수로 상보적인 스위칭을 하면서 전력공급 모드와 환류모드로 동작한다. 단상 인버터 회로에서 직류 링크 전압의 (-)단과 중성점의 접지 사이의 전압을 공통 모드 전압 CMV로 정의하고, CMV의 공통 모드 전압에 의한 누설전류를 측정하기 위한 가상의 기생 캐패시터를 추가하였다.

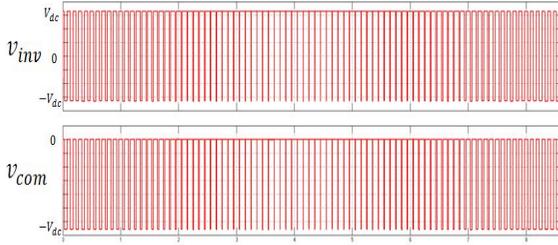


Fig. 8. Inverter voltage and common mode voltage of bipolar PWM method.

CMV는 기생 캐패시터 성분인 C_{com} 으로 식(1)으로 인해 CMC가 발생하게 된다.

$$i_{com} = C_{com} \frac{dv_{com}}{dt} \quad (1)$$

CMC로 인해 누설 전류가 생성이 되어 EMI가 발생하게 된다. 따라서 잡음의 원인인 CMV를 저감 시켜야한다. 이 기생 캐패시터는 실제 인버터 회로에서 방열판의 형태로 존재할 수 있으며, 기생 캐패시터의 크기는 방열판을 어떻게 배치하느냐에 따라 달라진다. 앞에서 언급했듯이 상용 단상 전원이 (+)양의 구간일 때, 그림 4(a)의 전력 공급모드와 그림 4(b)의 환류모드일 때 각각 스위치 S_3 , S_4 가 상보적인 스위칭을 한다. CMV는 4(a)와 4(b) 상태 모두 직류링크 전압의 (-)단의 전압이 0V가 되어, CMV는 0[V]가 된다. 상용 단상 전원이 (+)양의 구간에서 인버터 출력 전압과 공통 모드 전압에 대한 모의해석 결과를 파형으로 나타내면 그림 5와 같다. 이와 같이 CMV가 0[V]로 유지가 되어 기생 캐패시터로 인한 CMC가 0[A]가 된다.

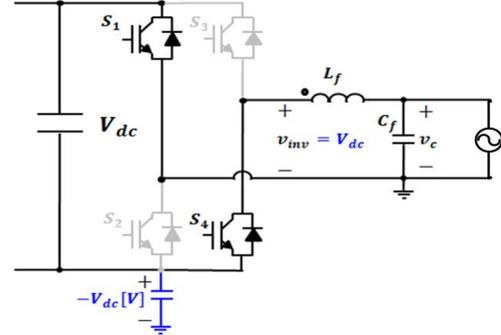
반면, 상용 단상 전원이 (-)음의 구간일 때, 그림 6(a)의 전력공급 모드와 6(b)환류 모드로 동작 되는데, 이때 CMV는 6(a) 상태일 때, 직류 링크 전압은 중성점의 접지 전압에 비하여 $-V_{dc}$ 전위를 갖게 되고, 이에 따라 $-V_{dc}$ 가 된다. 그림 6(b) 상태에서는 스위치 S_1 , S_3 이 개방 되어 직류 링크 전압은 중성점과 같은 전압인 0[V]가 걸리게 되어 CMV는 0[V]가 된다. 상용 단상 전원의 (-)음 구간에서 인버터 출력 전압과 공통 모드 전압에 대한 모의해석 파형은 그림 7과 같다. 상보적인 스위치 S_1 , S_2 가 스위칭 할 시, CMV가 스위칭 주파수인 PWM 주파수로 $-V_{dc}$, 0 V로 변동 하는 것을 볼 수 있다.

2.2 기존 바이폴라 PWM 방법의 공통 모드 전압

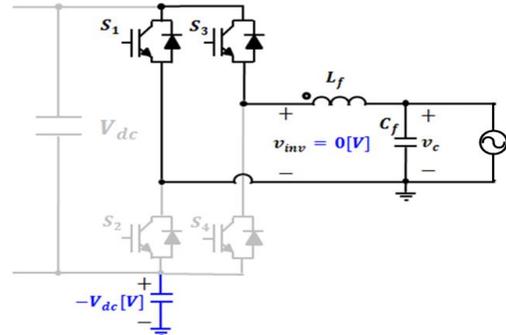
서론에서 논문[2]내용을 언급하였듯이 바이폴라 방식은 계통과 연결되지 않는 단독 운전 인버터의 경우 사시 접지에 대한 공통 모드 전압 및 기생 캐패시터에서 CMV로 인해 발생하는 CMC의 합을 0으로 만들어 누설전류억제 시킬 수 있다. 하지만 그림 3과 같이 단상

TABLE II
PROPOSED PWM METHOD FOR SINGLE PHASE INVERTER

	Mode	S_1	S_2	S_3	S_4
$v_{out}^* > 0$	Power Supply	0	1	1	0
	Recovery	0	1	0	1
$v_{out}^* < 0$	Power Supply	1	0	0	1
	Recovery	1	0	1	0



(a) Power supply of positive interval



(b) Return current of positive interval

Fig. 9. Current flow interval of single phase full bridge inverter of proposed switching method.

입력인 라이브(Live)와 뉴트럴(Neutral) 전압 중 뉴트럴이 접지된 경우 CMV는 그림 4(a)와 그림 6(a)에서 보여지는 경우와 같이 0, $-V_{dc}$ 가 PWM에 따라 반복된다. 그림 8은 바이폴라 PWM의 경우 인버터 출력 전압과 공통 모드 전압에 대한 모의해석 결과를 나타낸다. 모의해석 결과에서 볼 수 있는 바와 같이 인버터 출력 전압 V_{dc} , $-V_{dc}$ 로 바뀌는 것과 같은 주기로 주파수에 따라 양의 구간과 음의 구간 상관없이 CMV도 0, $-V_{dc}$ 바뀌는 것을 확인할 수 있다. 따라서 CMN의 근본적인 원인인 스위칭주파수에 따른 CMV를 저감시킬 수 없다.

2.3 제안하는 스위칭 방법의 공통 모드 전압

제안하는 스위칭 방식은 다음 표 2와 같다. 기존의 스위치 방식은 그림 2와 같이 좌우측 암이 각각 단상

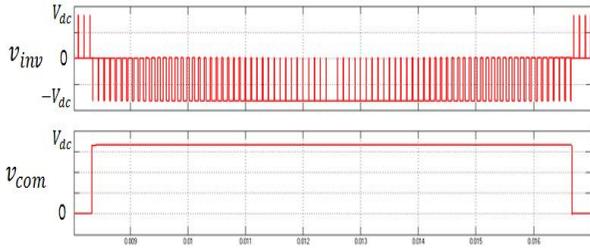


Fig. 10. Proposed inverter voltage of negative phase.

TABLE III
SINGLE PHASE PWM INVERTER PARAMETERS

Item	Value
DC Link Voltage	350[V]
Grid Voltage	220 [$v_{r.m.s}$], 60[Hz]
Rated Power	1[kW]
Switching Frequency	PWM 1 = 60[Hz] PWM 2 = 20[kHz]
Filter Inductor, ESR	1[mH], 0.8[Ω]
Filter Capacitor	1.5[uF]
Parasitic Capacitance	1000[pF]

입력 전압의 극성에 따라 PWM1, PWM2 번갈아 스위칭 하는 방식과 다르게 제안하는 스위칭 방식은 (+)양의 구간과 (-)음의 구간에서 입력 전압의 라이브에 연결된 좌측 하프브리지는 S_1, S_2 한축을 고정 시키고 뉴트럴과 연결된 우측 하프브리지는 스위치 S_3, S_4 가 PWM 주파수로 스위칭하는 유니폴라 PWM을 하게 된다. 제안하는 방식으로 PWM 할 경우 기존 방식에서 문제가 되었던 (-)음의 전압의 경우에도, 그림 9에서 보는 바와 같이 기생 캐패시터에 걸리는 CMV는 9(a)의 전력공급 모드나 그림 9(b)의 환류 모드 공히 $-V_{dc}$ 가 된다. 그림 10은 제안하는 방식에 따른 모의해석 결과를 나타낸 파형으로 CMV는 $-V_{dc}$ 로 유지되는 파형을 볼 수 있다.

3. 시뮬레이션 및 실험

3.1 시뮬레이션

기존의 스위칭 방법과 제안하는 스위칭 방법의 비교하기 위한 시뮬레이션 및 실험 파라미터는 표 3 과 같다. 시뮬레이션은 Matlab Simulink을 사용하였다. 그림 11은 기존 방법에 대한 모의해석 결과로, 첫 번째 파형은 인버터의 최종 출력단이 출력 캐패시터의 단상 출력 전압을, 두 번째 파형은 출력 전류를, 세 번째 파형은 단상 인버터의 출력 전압을, 네 번째 파형은 공통 모드

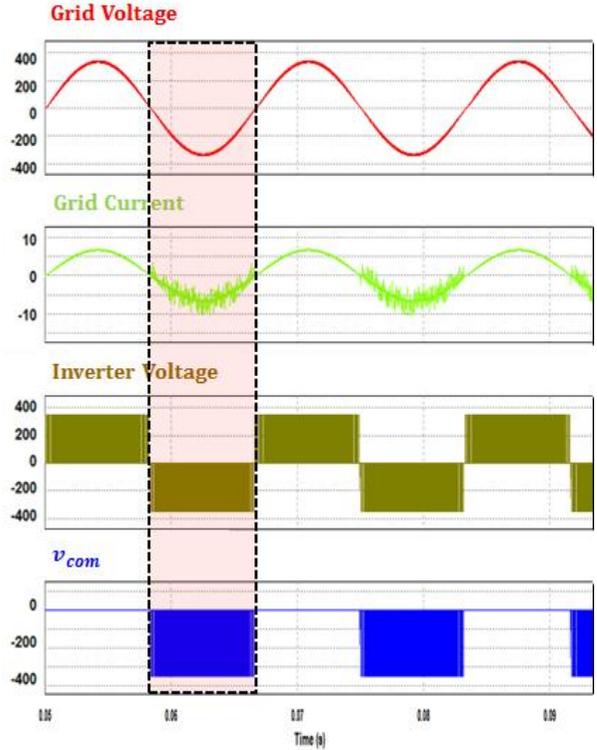


Fig. 11. Simulation results of previous inverter switching method.

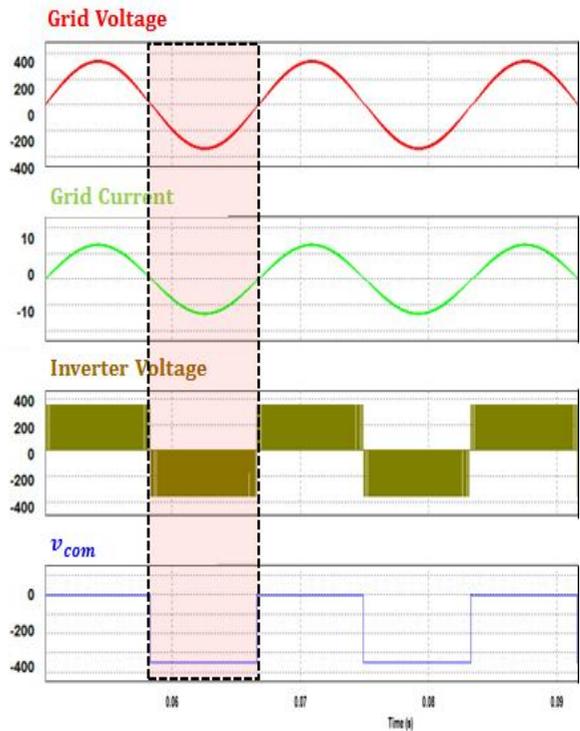


Fig. 12. Simulation results of proposed inverter switching method.

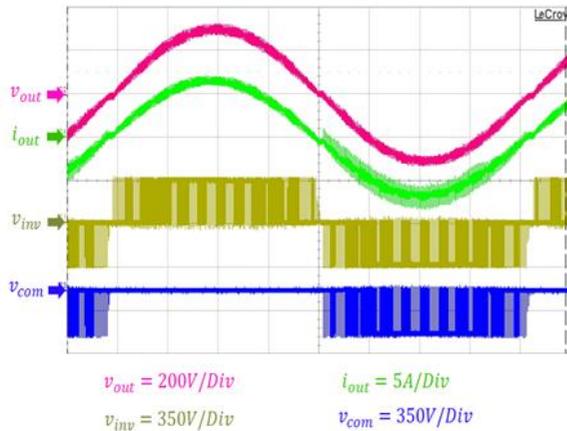


Fig. 13. Experimental results of previous inverter switching method.

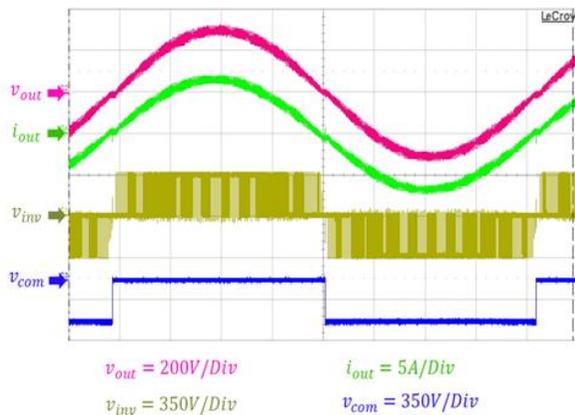


Fig. 14. Experimental results of proposed inverter switching method.

전압인 CMV를 나타낸다. 모의해석 결과에서 알 수 있는바와 같이, 부하전압은 출력지령을 따라 출력되고, 인버터 전압은 유니폴라 PWM 방식을 통해 출력되는 것을 볼 수가 있다. 공통 모드 전압 CMV는 PWM 주파수에 따라 변동하며, 이로 인하여 (-)음의 전압이 출력되는 경우 누설전류가 발생 되어 출력전류에 리플이 생기는 것을 볼 수가 있다. 반면 그림 12 에서 제안하는 PWM 방법의 경우, 최종 출력되는 캐패시터의 전압과 인버터 전압은 기존의 방법의 파형과 같고 전압의 음의 구간에서 CMV인 V_{com} 파형에서는 스위칭 주파수와 상관없이 $-V_{dc}$ 를 유지하고 있기 때문에 음의구간에서 전류의 노이즈가 감소되는 것을 확인할 수 있다.

3.2 실험

그림 13은 기존의 스위칭 방식, 그림 14은 제안하는 스위치의 방식의 실험 파형이다. 그림 13과 14의 첫 번째 파형은 출력전압을, 두 번째 파형은 출력 전류를 나타내며, 세 번째 파형은 인버터 전압, 네 번째 파형은 CMV를 나타내었다. 실험 조건은 앞선 시뮬레이션과 같은 조건으로, 기존의 스위칭 방식에서 누설전류의 영향

으로 음의전압 부하출력 구간에 전류에 노이즈 성분이 있는 반면 제안하는 스위칭 방법에서는 음의 전압 구간에 노이즈가 저감된 것을 시뮬레이션과 비슷한 파형을 확인할 수 있다. 실험을 통하여 제안하는 스위칭 방법에서의 공통 모드 노이즈 저감 효과를 입증하였다.

4. 결 론

본 논문에서는 단상 폴 브리지 인버터에서의 접지와 중성점간에 발생하는 공통 모드 노이즈로 인한 EMI 문제를 해결하는 새로운 스위칭 (Fixed Totem pole) 방법을 제안하였다. 이를 시뮬레이션과 실험을 통하여 기존 스위치 방법에서 부하전류에서 발생하는 공통 모드 노이즈 전압을 확인하였고, 제안하는 PWM 스위칭 방법을 사용하여 CMV를 저감시킴으로서 기생 캐피터로 인해 발생하는 CMC를 저감하여 누설전류를 억제시킴으로 공통 모드 노이즈가 억제되는 것을 확인함으로써 제안하는 스위칭 방법의 효과를 입증하였다.

본 논문은 교육부의 재원으로 한국연구재단의 지원을 받아 연구한 기초연구과제 성과입니다.(2013R1A1A4A01011487)

본 논문은 2015학년도 한국교통대학교 지원을 받아 수행한 연구입니다.

References

- [1] Y. T. Woo and Y. C. Kim, "A digital control of a single-phase ups inverter for robust ac-voltage tracking," *30th Annual Conference of IEEE*, Vol. 2, pp. 1623-1628, 2004.
- [2] M. J. Yazdanpanah, E. Semsar, and B. Siahkolah, "An H-inf robust controller for single phase pwm inverters," in *Proceedings of 15th IFAC World Congress*, Barcelona, Spain, 2002.
- [3] Y. Zhilei, X. Xiao, and Y. Yangguang "Seamless transfer of single-phase grid-interactive inverters between grid-connected and stand-alone modes," *IEEE Trans. On Industrial Electronics*, Vol. 25, No. 6, Jun. 2010.
- [4] A. Ahmad and M. Mohamadian, "Fixed switching frequency sliding mode control for single-phase unipolar inverters," *IEEE Trans. Power Electronics*, Vol. 27, pp. 2507-2514, Nov. 2011.
- [5] M. Cacciato, A. Consoli, G. Scarcella, and A. Testa, "Reduction of common mode currents in pwm inverter motor drives," *IEEE IAS Annual Meeting*, Vol. 1, pp. 707-713, 1997.
- [6] T. Kato, K. Inoue, and K. Akimasa, "EMI reduction

method for a single-phase pwm inverter by suppressing common-mode currents with complementary switching," *Power Electronics and Motion Control Conference, IEEE*, Vol. 3, pp. 1-5, 2006.

- [7] T. Guo, D. Y. Chen, and F. C. Lee, "Separation of the common mode and differential mode conducted EMI noise," *IEEE Trans. Power Electronics*, Vol. 11, pp. 480-488, May 1996.
- [8] P. V. Y. Jayasree, J. C. Priya, G. R. Poojita, and G. Kameshwari, "EMI filter design for reducing common-mode and differential-mode noise in conducted interference," ISSN 0974-2166, Vol. 5, pp. 319-329, May, 2012.
- [9] H. Hasegawa, T. Doumoto, and H. Akagi, "A three-phase voltage source PWM inverter system characterized by sinusoidal output voltage with neither common-mode voltage nor normal-mode voltage design and performance of a passive EMI filter," *T. IEE Japan*, Vol. 122-D, pp. 845-852, 2002.
- [10] S. Ogasawara, H. Ayano, and H. Akagi, "An active circuit for cancellation of common-mode voltage generated by a PWM inverter," *IEEE Trans. Power Electronics*, Vol. 13, No. 5, pp. 835-841, 1998.
- [11] A. Rao, "A modified single phase inverter topology with active common mode voltage cancellation," *Proceedings of the IEEE*, Vol. 1, No. 4, pp. 850-854, 1999.
- [12] H. W. Kim, H. K. Shin, H. S. Mok, Y. K. Lee, and K. Y. Cho, "Novel PWM method with low ripple current for position control applications of BLOC motors," *Journal of Power Electronics*, Vol. II, No. 5, pp. 726-733, Sep. 2011.



이승주(李乘住)

1988년 7월 19일생. 2014년 충주대 제어계측공학과 졸업. 2013년~현재 한국교통대 대학원 제어계측공학과 석사과정.



홍창표(洪昌標)

1988년 7월 19일생. 2014년 충주대 제어계측공학과 졸업. 2013년~현재 한국교통대 대학원 제어계측공학과 석사과정.



김학원(金學源)

1968년 3월 30일생. 1989년 고려대 전기공학과 졸업. 1991년 한국과학기술원 전기및전자공학과 졸업(석사). 2005년 동 대학원 전기및전자공학과 졸업(공박). 1991년~2008년 LG전자(주) 디지털 어플라이언스 연구소 책임연구원. 2008년~현재 한국교통대 제어계측공학과 부교수. 당 학회 편집위원장.



조관열(趙官烈)

1964년 2월 20일생. 1986년 서울대 전기공학과 졸업. 1988년 한국과학기술원 전기및전자공학과 졸업(석사). 1993년 동 대학원 전기및전자공학과 졸업(공박). 1993년~2004년 LG전자(주) DA연구소 책임연구원. 2004년~현재 한국교통대 제어계측공학과 교수.