

ISSN 1225-8024(Print) ISSN 2288-8403(Online)

AI-1%Si/SiO₂/PSG 적층 박막에서 potassium 게터링에 관한 연구

김진영*

광운대학교 전자재료공학과

A Study on the Potassium Gettering in Al-1%Si/SiO₂/PSG Multilevel Thin Films

Jin Young Kim*

Department of Electronic Materials Engineering, Kwangwoon University, Seoul 01897, Korea

(Received September 4, 2015; revised September 21, 2015; accepted October 1, 2015)

Abstract

In order to investigate the potassium (K) gettering, Al-1%Si/SiO₂/PSG multilevel thin films were fabricated. Al-1%Si thin films and SiO₂/PSG passivations were deposited by using DC magnetron sputter techniques and APCVD (atmosphere pressure chemical vapor deposition), respectively. Heat treatment was carried out at 300°C for 5 h in air. SIMS (secondary ion mass spectrometry) depth profiling analysis was used to determine the distribution of K, Al, Si, P, and other elements throughout the SiO₂/PSG passivated Al-1%Si thin film interconnections. Potassium peaks were observed throughout the SiO₂/PSG passivation layers, and especially the interface gettering at the SiO₂/PSG and at the Al-1%Si/SiO₂ interfaces was observed. Potassium gettering in Al-1%Si/SiO₂/PSG multilevel thin films is considered to be caused by a segregation type of gettering.

Keywords : potassium, gettering, SIMS depth profiling, segregation

1. 서 루

최근 전자소자의 초고집적화는 박막배선의 선폭 과 두께가 수십 나노미터에 불과한 초박막 반도체 의 개발로 연구 발전하고 있다. 이에 따른 반도체 소자의 제조공정 과정 또는 외부 환경 노출 등 요 인으로부터 오염될 수 있는 불순물들은 전자소자 특성 저하, 동작 불량 및 결함 발생 등의 중요한 요 인으로 작용할 수 있어 이들 불순물에 관한 많은 연구가 이루어지고 있다¹⁴⁾. 실리콘 반도체 소자 특 성에 악영향을 미치는 불순물들로는 고온 제조 공 정에서 승화되어 확산, 유입되는 Cu, Fe, Au 등과 같은 금속 불순물과 실리콘 웨이퍼 위에 이미 존재 하는 sodium 이온(Na⁺), potassium 이온(K⁺) 등과

Department of Electronic Materials Engineering, Kwangwoon University

E-mail:jykim@kw.ac.kr

같은 무기알칼리이온(inorganic alkali ion) 그리고 유 기(organic) 불순물 등을 들 수 있다⁶. 금속 불순물 은 산화 석출물(oxide precipitate), stacking fault 등 결함들과 결합하여 소수 운반자(minority carrier)의 generation/recombination center로 작용함으로써 hold time의 감소, junction leakage 증가 등 반도체 소자 특성에 악영향을 미치는 것으로 알려져 있다^{5,0}. 무 기알칼리이온 불순물의 경우 실리콘 표면에 inversion 을 형성하는 등 미량의 존재에도 반도체 소자 작동 에 치명적인 악영향을 미치는 것으로 알려져 있다⁹. 이러한 문제는 최근 전자 소자의 초고집적화와 더 불어 심화되므로, 반도체 제조공정에서 이들 불순 물들의 소자활성영역으로부터 제거 즉 게터링 (gettering)에 대한 연구가 더욱 요구되는 실정이다. 게터링 효과의 중요성에도 불구하고 게터링 메카 니즘(gettering mechanism)에 대해서는 아직까지도 명확히 밝혀지지 않고 있다¹⁾. 그 중요한 이유 중의 하나는 분석 장비의 공간 분해능(spatial resolution)

이 불순물의 미세농도 측정 등 분석에 못 미치기

^{*}Corresponding Author : Jin Young Kim

때문이다¹⁾. 산화물과 Si matrix 등 계면에서의 미세 구조적 성질 또한 같은 문제로 실험적으로 명확히 알려지지 않고 있는 실정이다¹⁾. 게터링 메카니즘은 일반적으로 완화형 게터링(relaxation type gettering) 과 편석형 게터링(segregation type gettering)으로 구 분하여 설명할 수 있다. 완화형 게터링은 실리콘 반 도체 소자 제조공정에서 고온공정 중 확산, 유입되 는 Cu, Fe, Au 등과 같은 금속 불순물을 소자활성 영역으로부터 제거하기 위해 이루어지는 internal (intrinsic) gettering을 예로 들 수 있으며, 일반적으 로 1000°C 이상의 높은 온도에서 효과적인 게터링 을 기대할 수 있다⁹. 완화형 게터링은 편석형 게터 링에 비해 비교적 많은 연구가 진행되어 왔으며^{1,6-8)}, 금속 불순물들은 dislocation, stacking fault, oxide (SiO_x) precipitate 등 결함 주변에서 strained Si이 getter site로 작용하여 게터링이 일어나는 것으로 알 려져 있다⁶⁻⁸⁾. 이러한 완화형 게터링의 효율은 산화 석출물의 크기와 밀도 등에 의존한다고 보고된 바 있다⁸⁾. 편석형 게터링은 완화형 게터링에 비해 연 구 발표된 것이 많지 않으며, 최근 500°C 이하 저 온에서도 SiO/Si 기판 사이의 계면에서 Cu 불순물 이 편석형 게터링된 것이 확인되면서 관심을 갖고 연구가 진행 중이다¹⁾. G. Kissinger et al.은 편석형 게터링은 완화형 게터링과 달리 낮은 온도에서도 충분히 일어날 수 있으며, Cu의 경우 300°C의 열 처리에도 효과적인 편석형 게터링이 나타남을 확인 한 바 있다¹⁾. 하지만 계면 등에서의 편석형 게터링 을 명확히 규명하기 위해서는 계면에서 불순물의 존재를 확인하고, 미세 농도 등을 측정하여야 하는 데 현재의 분석기기들의 공간 분해능으로는 어렵기 때문에 아직 주요 게터링 메카니즘이 밝혀지지 않 고 있는 실정이다¹⁾. 초고집적화된 반도체 소자의 성 능 향상 및 수율 증가를 위해 제조공정 과정 또는 외부 환경 노출 등 요인으로부터 오염될 수 있는 불순물들을 소자활성영역에서 제거하는 게터링에 대한 이해의 중요성이 강조되고 있으며, 이에 대한 체계적인 연구가 필요하다.

본 연구에서는 Al-1%Si/SiO₂/PSG 적층 박막에서 potassium 불순물의 편석형 게터링(segregation type getteing)에 관하여 연구하였다. 편석형 게터링은 저 온에서도 충분히 일어날 수 있으며, 주로 계면에서 많이 일어나는 것으로 보고되고 있다¹⁾. Al-1%Si 박 막은 실리콘 반도체 집적회로 기술에서 소자간의 전기적 연결을 위한 박막배선 재료로서 오랫동안 사용되어지고 있다^{9,10)}. SiO₂ 보호막은 금속 박막배 선의 외부 환경 노출 시 산화막이 형성되는 문제가 있는데, 이를 방지하기 위하여 많이 사용되고 있으 며¹⁰, PSG (phosphosilicate glass) 보호막은 알칼리 불순물(Na, K)의 게터링 효과를 향상시키고, 외부 확산 방지 및 표면의 평탄화 등을 위해 사용되는 SiO₂ 보호막과의 응력을 감소시키는 것으로 알려져 많이 사용되어지고 있다¹¹). Al-1%Si/SiO₂/PSG 적층 박막은 Al-1%Si 박막을 DC 마그네트론 스퍼터로 증착한 후 SiO₂/PSG 보호막 층을 상압CVD 법으로 각각 증착하여 제조하였다. 열처리는 300°C에서 5 시간 동안 하였으며, 동적 이차이온 질량분석기 (dynamic SIMS)를 이용하여 PSG/SiO₂ 보호막으로 부터 Al-1%Si 박막배선 층까지 깊이분포측정 분석 을 통하여 K, Al, Si, P 등 성분들의 분포를 확인 함으로써 potassium의 PSG/SiO₂ 보호막 내 게터링 현상에 관하여 연구하였다.

2.실 험

Boron이 도핑된 p형 Si(100) 기판 위에 열산화법 (thermal oxidation)으로 SiO₂ 층을 500 nm 두께로 성장시켰으며, 그 위에 Al-1%Si 박막을 스퍼터링 법(MRC 920M D.C. Magnetron Sputter)으로 제작 하였으며 두께는 700 nm이었다. Al-1%Si 박막층 위 에 상압CVD 법으로 SiO₂ 와 PSG 보호막 층을 300 nm 두께로 각각 증착하였다. 열처리는 300°C에 서 5시간 동안 대기 중에서 하였다. 그림 1은 실험 에 사용된 시편 제작 과정을 나타내며, 그림 2는 Al-1%Si/SiO₂/PSG 적층 박막의 단면도 및 Al-1%Si 박막 배선의 구조를 각각 나타낸다.

PSG/SiO₂ 보호막 층 및 Al-1%Si 박막 내의 성분 분포 분석을 위해 이차이온 질량 분석기를 사용하



Fig. 1. Fabrication process of the produced specimen.





Fig. 2. (a) Cross-section of the Al-1%Si/SiO₂/PSG mutilevel thin film structure, (b) The Al-1%Si thin film structure.



Fig. 3. Photographs of the test specimen.(a) before SIMS depth profile, (b) after SIMS depth profile.

여 dynamic SIMS 분석에 의한 깊이분포측정을 하였다. SIMS 분석에서는 대부분 시편 표면의 가장 바깥 원자 층으로부터 방출되는 이차이온을 검출 분석한다. 따라서 표면에 민감한 분석 방법이며, 극 미량 원소 분석이 가능하며 불순물의 깊이분포측정 에 XPS (X-ray Photoelectron Spectroscopy) 등 분 석 방법과 함께 널리 사용되고 있다^{1,12-14)}. Static SIMS 분석에 비해 dynamic SIMS 분석의 특징은 높은 이 온빔 전류에 의한 빠른 표면 식각(etching)에 있다. 그림 3은 dynamic SIMS 분석에 의한 깊이분포측

Table	1.	Measured	secondary	ions	and	analytical
conditi	ons	of dynamic	SIMS (for Cs	† prim	ary io	n beam)

Primary ion beam	Cs^+		
Measured secondary ions	Negative ions (P, Al, Si)		
Impact energy	15 keV		
Beam current	15 nA		
Raster size	$100 \mu\text{m} \times 100 \mu\text{m}$		
Measured area	33 μm (Φ)		

Table 2. Measured secondary ions and analytical conditions of dynamic SIMS (for O_2^+ primary ion beam)

Primary ion beam	O_2^+		
Measured secondary ions	Positive ions (K, Al)		
Impact energy	7.5 keV		
Beam current	80 nA		
Raster size	100 μm x 100 μm		
Measured area	33 μm (Φ)		

정 전(a) 과 후(b)의 실험에서 사용된 시편의 사진 이다. 이온빔에 의해 식각된 부분을 확인할 수 있 으며 그림 3(b)에서 raster size는 100×100 μm²이었다. SIMS 분석에서 스퍼터링 현상에 의해 방출되는 입 자의 상대적 이온화 율은 분석 시 사용되는 이온빔 의 종류에 따라 차이가 많이 난다^{2,17}. 본 실험에서 는 세슘이온(Cs⁺)빔과 산소이온(O₂⁺)빔을 사용하였 으며, 세슘 이온빔의 경우 "-" 2차 이온 그리고 산 소 이온빔의 경우 "+" 2차 이온을 각각 검출 분석 하였다. 사용된 SIMS(IMS 6F from CAMECA)에서 이온빔의 사용 가능한 최소 직경은 200 nm이었으 며, 이온 빔에 따른 측정 성분들 그리고 분석 조건 을 표 1과 2에 각각 나타내었다.

3. 결과 및 고찰

Al-1%Si 박막 층을 중심으로 상부 PSG/SiO₂ 보 호막에서 Si, P, K 원소의 깊이에 따른 성분 분포 를 그림 4, 5, 6에 각각 나타내었다. 음전성(electronegative)인 Si와 P 성분의 경우 세슘이온(Cs⁺)빔 스퍼터 법을 적용하였으며, 양전성(electropositive)인 K 성 분의 경우 산소이온(O₂⁺)빔 스퍼터법을 적용하여 이 차이온 생성율(secondary ion yield)을 높였다. Al은 양전성 원소로서 산소이온 빔을 사용할 때 이차이 온 생성율이 극대화되지만 그림 4와 그림 5에서는 음전성인 Si와 P 원소와 함께 성분 분포를 분석하 기 위해 세슘이온 빔을 사용하였고, 그림 6에서는 양전성인 K 원소와 함께 성분 분포를 분석하기 위 해 산소이온 빔을 사용하여 깊이분포측정을 하였다.



Fig. 4. SIMS depth profile of Al-1%Si/SiO₂/PSG mutilevel thin films (for Al and Si).



Fig. 5. SIMS depth profile of Al-1%Si/SiO₂/PSG mutilevel thin films (for Al and P).

그림 4와 그림 5에서의 Al-1%Si 박막 층 Al 피크 가 그림 6의 Al 피크와 다르게 나온 것은 사용된 이온빔이 각각 Cs⁺와 O₂⁺ 로서 서로 다르기 때문일 것으로 사료된다.

그림 4는 세슘이온(Cs⁺)빔을 이용한 SIMS 깊이분 포측정 분석결과로써, 스퍼터 시간(sputter time)이 길수록 표면에서 부터 PSG/SiO₂ 보호막과 Al-1%Si 박막 층에서의 알루미늄(Al), 실리콘(Si) 원소의 막 내 분포를 나타낸다. 적층 구조 시편에서는 각 성 분 원소의 이차이온 생성율 등이 부정확할 수 있어 정량분석(quantitative analysis)의 의미가 많이 떨어 지기 때문에 peak intensity로서 깊이에 따른 성분 분포를 확인하였다. 질량 27 Al과 질량 30 Si 깊이 에 따른 성분 분포 분석 결과에서 PSG/SiO₂ 보호 막과 하부 Al-1%Si 박막배선을 확인할 수 있다. Al-1%Si 박막 배선 상부 보호막인 SiO₂와 PSG 층 사 이의 계면은 실리콘 원소의 성분 분포 상으로는 명 확히 구별되어 나타나지 않음을 보여준다. Al 성분 피크가 SiO₂ 열산화막 층에서 완만한 감소를 보이



Fig. 6. SIMS depth profile of Al-1%Si/SiO₂/PSG mutilevel thin films (for Al and K).

는 것은 Al의 SiO₂ 층으로의 상호확산에 의한 것이 아니고, 그림 2에서 시편의 표면구조 그리고 표 1 에서 Raster size(100 × 100 µm²) 등 분석 조건을 고 려할 때 깊이분포측정에서 이온빔 스퍼터 에칭에 의한 깊이분해능(depth resolution)의 한계 때문일 것 으로 사료된다. Al-1%Si 박막 층에서의 Si 피크 또 한 이온빔 스퍼터 에칭에 의한 깊이분해능의 한계 때문일 것으로 사료된다.

그림 5는 세슘이온 빔을 이용한 SIMS 깊이분포 측정 분석결과로써, PSG/SiO₂ 보호막과 Al-1%Si 박 막 층에서의 27 Al과 31 P의 분포를 나타낸다. PSG 보호막 층에서의 P를 확인할 수 있으며 일부는 접 하고 있는 하부 SiO₂ 보호막 층으로 확산된 것으로 판단된다. 그리고 Al-1%Si/SiO₂ 계면에서 P 성분 피 크가 관찰되었으며, 이는 계면에서의 깨진 결합 (broken bond) 등 결함 특성의 영향인 것으로 사료 된다.

그림 6은 산소이온 빔을 이용한 SIMS 깊이분포 측정 분석결과로써, potassium(K)과 Al 원소의 막내 분포를 나타낸다. potassium은 Al-1%Si 박막의 상부 보호막인 PSG 와 SiO, 두 보호막에서 검출되었으 며, 또한 PSG/SiO, 계면 그리고 Al-1%Si/SiO, 계면 에서 potassium 피크가 관찰됨을 알 수 있다. Al-1%Si 박막 배선에서 K 성분의 약한 피크들은 SIMS 분석 상의 noise로 판단되며, 박막 내부로의 potassium 불 순물 침투는 일어나지 않은 것으로 사료된다. potassium과 sodium 등은 반도체 소자 제조과정, 외 부환경 노출 등 요인으로부터 오염될 수 있으며, 미 량의 존재만으로도 반도체 소자 작동에 악영향을 미치는 불순물로서 작용할 수 있다^{5,6,12}). 따라서 이 들 불순물의 소자 활성영역으로부터의 제거 즉 게 터링은 초고집적화 되어가는 전자 소자의 성능 향 상 및 생산 수율 증가를 위해 절실히 요구된다. 본

연구 결과 Al-1%Si/SiO₂/PSG 적층 박막에서 potassium 게터링은 주로 PSG 와 SiO, 두 보호막 층에서 이 루어지는 것으로 나타났으며, 특히 PSG/SiO2 계면 그리고 Al-1%Si/SiO2 계면에서 계면 게터링이 나타 나는 것으로 보인다. 이러한 potassium 게터링은 편 석형 게터링(segregation type gettering)에 의해 이루 어졌다고 사료된다. G. Kissinger et al.은 편석형 게 터링은 완화형 게터링과 달리 낮은 온도에서도 충 분히 일어날 수 있으며, 300°C의 열처리에도 효과 적인 Cu 편석형 게터링이 SiO/Si 계면에서 나타남 을 확인한 바 있다¹⁾. 실리콘 반도체 소자 제조공정 에서 유입되는 Cu, Fe, Au 등과 같은 금속 불순물 을 소자활성영역으로부터 제거하기 위해 이루어지 는 internal (intrinsic) gettering과 같은 완화형 게터 링은 일반적으로 1000℃ 이상의 높은 온도에서 효과 적인 게터링을 기대할 수 있다고 보고되고 있다⁶. 최근까지의 게터링에 관한 연구는 internal (intrinsic) gettering과 관련된 것이 대부분이고, 미량의 존재만 으로도 반도체 소자 작동에 악영향을 미치는 것으 로 알려진 알칼리 불순물 게터링에 대하여는 연구 발표된 것이 많지 않다고 사료된다. Al-1%Si/SiO,/ PSG 적층 박막에서 potassium 게터링에 관한 본 연 구가 알칼리 불순물 등의 게터링 특성 이해에 도움 이 될 것으로 기대된다.

4. 결 론

초고집적화된 반도체 소자에서 게터링 효과의 중 요성은 매우 크다고 할 수 있다. 그럼에도 게터링 메카니즘은 아직까지 명확히 밝혀지지 않고 있다. 그 중요한 이유 중의 하나는 분석 장비의 공간 분 해능이 불순물의 미세농도 측정 그리고 계면 등에 서의 미세 구조적 결함 분석에 못 미치기 때문이다 . 게터링 특성 이해를 위해서는 다양한 적층 박막 구조 및 박막 성분에서 불순물 게터링에 관한 지속 적인 연구가 필요하다고 생각된다. Al-1%Si/SiO2/ PSG 적층 박막에서 dynamic SIMS를 이용한 깊이 분포측정 분석 결과 potassium 게터링은 주로 PSG 와 SiO2 두 보호막 층에서 이루어지는 것으로 나타 났으며, 특히 PSG/SiO₂ 계면 그리고 Al-1%Si/SiO₂ 계면에서 계면 게터링이 나타나는 것으로 보인다. 이러한 potassium 게터링은 편석형 게터링(segregation type gettering)에 의해 이루어졌다고 사료된다. 반도체 소자의 제조과정 또는 외부환경 노출 등 요 인으로부터 오염될 수 있는 불순물들은 초고집적화 된 전자소자의 특성 저하, 동작 불량 및 결함 발생 등의 중요한 원인으로 작용할 수 있다. 이들 불순 물들을 소자활성영역으로부터의 제거하는 게터링 특성에 대한 이해는 전자 소자의 성능 향상 및 수 명연장에 도움이 될 것으로 기대된다.

후 기

이 논문은 2014년도 광운대학교 교내학술연구비 지원에 의해 연구되었음. 포항공과대학교 나노기술 집적센터의 장비를 사용하여 SIMS 분석을 하였음.

References

- G. Kissinger, D. Kot, M. Klingsporn, M. Schubert, A. Sattler, and T. Muller, ESC J. Solid State Sci. and Technol., 4 (2015) N124.
- 2. J. Y. Kim, J. Korean Vac. Soc., 22 (2013) 126.
- S. Krivec, M. Buchmayr, T. Detzel, M. Nelhiebel, H. Hutter, Surf. Interface Anal., 42 (2010) 886.
- S. H. Garofalini, D. M. Zirl, J. Vac. Sci. Technol. A, 6 (1988) 975.
- 5. S. M. Sze, Physics of Semiconductor Devices, 2nd ed., John Wiley and Sons, New York (1981) 35.
- 6. K. S. Choe, J. Kor. Mater. Res., 14 (2004) 9.
- R. J. Falster, V. V. Voronkov, V. Y. Resnick, and M. G. Milvidskii, Electrochem. Soc. Proc., 5 (2004) 188.
- K. Sueoka, S. Sadamitsu, Y. Koike, T. Kihara, and H. Katahama, J. Electrochem. Soc. Proc., 147 (2000) 3074.
- J. W. Mayer, S. S. Lau, Electronic Materials Science for Integrated Circuits in Si and GaAs, Macmillan, New York (1990) 280.
- C. Hang, Y Tian, C. Wang, N. Wang, Thin Solid Films, 524 (2012) 224.
- M. H. Lee, Thin Film Technology, Dooyangsa, Seoul (2009) 165.
- P. Kerber, L. M. Porter, L. A. McCullough, T. Kowalewski, M. Engelhard, and D. Baer, J. Vac. Sci. Technol. A, 30 (2012) 061407.
- R. Saito, M. Nagatomo, N. Makino, S. Hayashi, M. Kudo, Appl. Surf. Sci., 203-204 (2003) 508.
- S. B. Koo, H. K. Lee, J. Kor. Inst. Surf. Eng., 39 (2006) 166.