

# LED 디스플레이의 저전력화 동작 연구

이경량\* · 김종운\* · 여성대\* · 조승일\*\* · 김성권\*\*\*

## Study on Low Power LED Display Operation

Kyung-Ryang Lee\* · Jong-Un Kim\* · Sung-Dae Yeo\* · Seung-Il Cho\*\* · Seong-Kweon Kim\*\*\*

### 요약

LED의 사용이 증가됨에 따라, LED 디스플레이의 저전력 설계에 대한 요구가 증가하고 있다. 본 논문에서는 디지털 신호로 제어하는 정전류원 회로에 단열회로 동작을 유도하는 전원소스 공급을 통하여, 저전력화가 가능한 LED 컨트롤러부를 설계하였다. 설계한 회로는 0.35um CMOS Process로 구현하였으며 회로의 선형 동작을 확인하였다. 시뮬레이션 결과 기존의 LED 컨트롤러부에 대비하여 약 82% 소비전력 절감효과를 확인하였다. 본 연구는 LED 디스플레이 동작의 발열 대책 및 저전력화에 유용할 것으로 기대된다.

### ABSTRACT

According to increase in the use of the LED, the demand for low power consumption LED display design of the controller block has increased. In this paper, the low power LED controller block was designed through the power source supply that leads adiabatic operation from constant current source circuit operated by digital signal control. The proposed circuit was implemented using a 0.35um CMOS process, and it demonstrated linear operation of the circuit. From the simulation result, the proposed circuit was evaluated with about 82% power consumption reduction effect in comparison with conventional LED controller block. This research is expected to be helpful for the low power operation and the solution for heat problem of LED display.

### 키워드

Adiabatic Operation, Low Power, LED, Controller, Display  
단열 동작, 저전력, LED, 제어부, 디스플레이

## 1. 서론

멀티미디어를 이용한 이미지 디스플레이 분야에서는 에너지 절감을 위한 다양한 시도가 이루어지고 있다. 조명 및 영상 표출 분야에서도 최근 전력 수요 증가문제로 인해 LED(Light Emitting Diode) 시스템의 저전력을 실현하고 있다. 또한, 기존 백열 광원뿐만 아니라 형광 광원의 다수가 이미 LED로 대체되었다.

LED 광원은 저전력 절감 동작을 위해 컨트롤러가 사용되며, LED 사용수가 많아짐에 따라 컨트롤러부의 저전력 설계에 대한 요구가 증가하고 있다. 이것은 저전력 디스플레이 분야에서 필수적인 설계로 적용되고 있다[1].

본 연구에서는 LED 컨트롤러의 저전력 설계 방법 적용을 통한 전력절감 효과를 나타낸다. 현재까지 긍정적인 요소를 제외한 회로의 저전력화를 위한 다양

\* 서울과학기술대학교 NID융합기술대학원(corenc@seoultech.ac.kr, trywooni@seoultech.ac.kr, ysd1009@seoultech.ac.kr)

\*\* Yamagata University, Innovation Center for Organic Electronics(cho\_si@yz.yamagata-u.ac.jp)

\*\*\* 교신저자 (corresponding author) : 서울과학기술대학교 전자IT미디어공학과(kim12632@seoultech.ac.kr)

접수일자 : 2015. 04. 23

심사(수정)일자 : 2015. 05. 13

게재확정일자 : 2015. 05. 23

한 방법들이 시도되어 왔지만, 이러한 시도들은 일정한 전원으로부터 에너지를 소모한다는 제약조건에서 연구되어 왔다. 일반적인 CMOS(Complementary Metal-Oxide-Semiconductor) 회로의 경우 에너지 소모는 스위칭 시간동안 트랜지스터에 의해 형성된 채널 ON 저항 성분에서 발생한다. LED 구동 시스템은 LED 밝기를 표현하기 위해 Analog 또는 PWM(Pulse Width Modulation)과 같은 방법을 통해 대전류 구동을 생성한다. 큰 전류가 구동되기 때문에 채널 ON 저항에서 많은 전력소모가 발생한다. 이러한 전력소모는 LED 시스템의 발열을 증가시키고, LED 소자에까지 피해를 줄 수 있다. 온도특성에 민감한 LED 소자는 이와 같은 환경에서 설계 출력 특성이 영향을 받을 수 있으며, 많은 경우 LED 구동 시스템의 파괴까지 유발할 수 있다[2-4].

따라서 본 연구에서는 저전력 단일 회로 설계를 LED 컨트롤러에 적용하였으며, 제작을 통해 동작을 검증하였다.

## II. 단일 회로 RC 시정수 분석

그림 1은 기존 MOS Pull-up 에서  $R_{ON}$  저항 성분의 에너지 소모를 나타내며, 트랜지스터에 정전압 공급시 채널 저항( $V_R$ ), Load Cap. 성분 충전 전압( $V_C$ )를 나타내었다. 이 회로에서는 저항에서의 급격한 전압강하는 큰 열에너지 소모를 일으키고, 발열이 생김을 나타내었다.

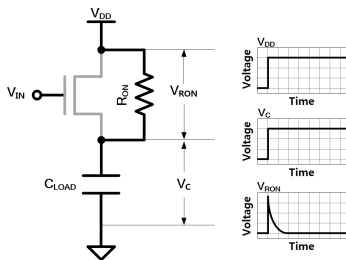


그림 1. MOSFET Pull-up VRON의 에너지 소모  
Fig. 1 Energy consumption of MOSFET Pull-up VRON

그림 2는 단일 MOS Pull-up 네트워크에서  $V_{TRI}$ 와 같은 긴 시정수의 Ramped 전압을 인가했을 때,  $V_R$ 에서의 전압강하는 기존 MOS Pull-up 네트워크의 급격한 커브와 달리 비교적 완만한 커브를 이루며, 이론적으로 시정수가 무한대로 가까워질 때, 저항에서의 에너지 소모는 0으로 수렴한다는 것을 나타낸다[5-7].

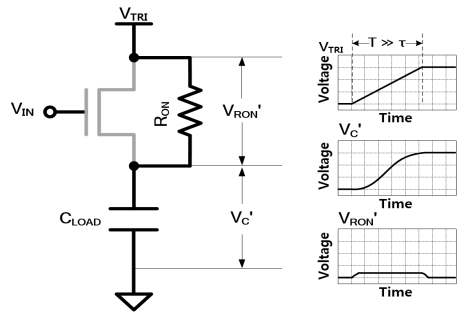


그림 2. 단일 회로 Pull-up VRON' 에너지 소모

Fig. 2 Energy consumption on Pull-up network of adiabatic circuit at VRON'

그림 1의 Pull-up 동작에서 Step voltage  $V_{DD}$ 로 인한 MOS 채널저항  $R_{ON}$ 에서의 전압강하를  $V_{RON}$ , Load Cap. 인가전압  $V_C$ 에 따른 변위전류를  $I_C$ 라고 했을 때  $V_R$ 과  $I_C$ 는 다음의 식 (1)에서 식 (2)와 같다.

$$V_{DD}(t) = R_{PON}I_C(t) + V_C(t) \tag{1}$$

$$I_C(t) = C \frac{dV_C(t)}{dt} \tag{2}$$

Load Cap. 전압  $V_C$ 와 Pull-up 전류 경로  $I_C(t)$ 는 다음의 식 (3)에서 식 (4)와 같다.

$$V_C(t) = V_{DD}(1 - e^{-\frac{t}{CR_P}}) \tag{3}$$

$$I_C(t) = \frac{V_{DD}}{R_P} e^{-\frac{t}{CR_P}} \tag{4}$$

Load Cap. 에서의 전력 소모는  $V_C(t) * I_C(t)$ 이며, MOS  $R_{ON}$ 에서의 전력 소모는 다음의 식 (5)에서 식

(6)과 같다.

$$P_{LOADCAP} = V_C(t) \cdot I_C(t) = \frac{V_{DD}^2}{R_p} e^{\frac{t}{CR_p}} (1 - e^{-\frac{t}{CR_p}}) \quad (5)$$

$$P_{RON} = \frac{V_{DD}^2}{R_p} e^{-\frac{2t}{CR_p}} \quad (6)$$

따라서 Pull-up 경로에서 전체 소모에너지는 전원에서 공급해준 에너지와 동일하며, 다음의 식 (7)과 같다.

$$w_C(t) + w_{RON}(t) = \frac{1}{2} CV_{DD}^2 + \frac{1}{2} CV_{DD}^2 = CV_{DD}^2 \quad (7)$$

그림 2의 단일 Pull-up 동작에서  $\tau$  (Time constant) 만큼의 Ramped voltage  $V_{TRI}$ 로 인한 MOS 채널저항  $R_{ON}$ 에서의 전압강하를  $V_R$ , Load Cap. 인가 전압  $V_C$ 에 따른 변위전류를  $I_C$ 라고 했을 때  $V_C$ 와  $I_C$ 는 다음의 식 (8)에서 식 (9)와 같다.

$$V_C(t)' = \frac{V_{TRI}}{\tau} [t - CR_p'(1 - e^{-\frac{t}{CR_p'}}) - [(t - \tau) - CR_p'(1 - e^{-\frac{t}{CR_p'}})]u(t - \tau)] \quad (8)$$

$$I_C(t)' = \frac{CV_{TRI}}{\tau} [(1 - e^{-\frac{\tau}{CR_p'}}) - (1 - e^{-\frac{t}{CR_p'}})(t - \tau)] \quad (9)$$

따라서 단일 Pull-up 동작에서의 전체 소모에너지는 전원에서 공급해준 에너지와 동일하며, 다음의 식 (10)과 같다.

$$w_C(t) + w_{RON}(t) = \frac{CV_{TRI}^2}{2} + \frac{R_p' C^2 V_{TRI}^2}{\tau} [1 - \frac{CR_p'}{\tau} (1 - e^{-\frac{\tau}{CR_p'}})] = CV_{TRI}^2 \quad (10)$$

단일 설계에서 Constant  $V_{DD}$ 가 아닌  $\tau$  만큼 지연된  $V_{TRI}$  형태의 전원을 인가했을 때, MOS  $R_{ON}$ 에서의 에너지 소모는 기존  $CV^2/2$ 보다 수십 크기만큼 절감 가능하다.

### III. LED 구동회로 설계 및 제작

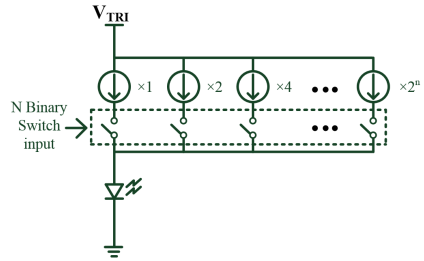


그림 3. LED 구동 정전류원 설계  
Fig. 3 Design of LED operation constant current

그림 3은 본 연구의 LED 구동 정전류원 설계를 나타낸다. 전류의 선형성은 스위치 ON/OFF의 선형 digit 입력을 통해 이루어진다. 각 binary 크기에 해당되는 전류를 통해 LED dimming의 값이 결정된다. 제안된 설계에서는 일반 Typical 25mA LED를 기준 전류로 설계하였다.

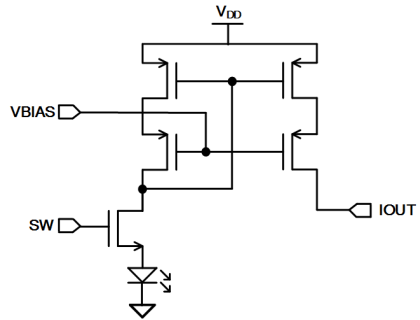


그림 4. 단일 LED 구동 단위 Gate 설계  
Fig. 4 Unit Gate design for adiabatic LED operation

그림 4는 단일 구동을 위한 단위 Gate 설계를 나타낸다. LED 소자는 작은 전압변화에 급격한 지수함수 증가 전류 특성을 가지기 때문에 출력 임피던스 증가를 위한 P채널이 2단으로 설계되었다.

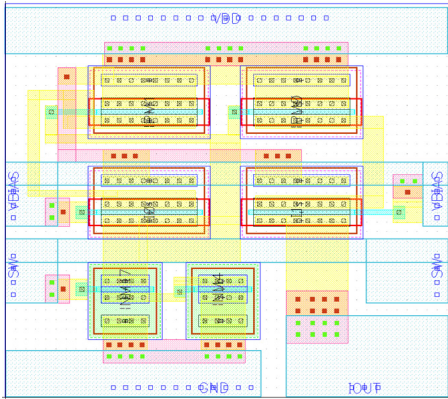


그림 5. 단일 LED 구동 단위 Gate Layout  
Fig. 5 Unit Gate Layout for LED control using adiabatic operation

그림 5는 LED 구동 단위 Gate의 Layout을 나타낸다.

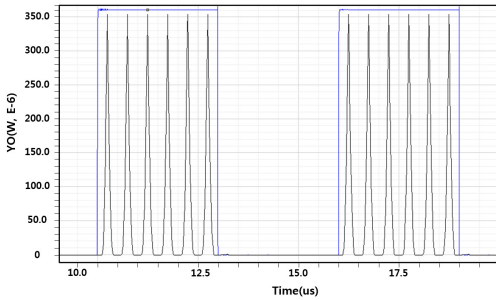


그림 6. 단일 LED 구동 단위 Gate 시뮬레이션  
Fig. 6 Unit Gate simulation for LED control using adiabatic operation

그림 6은 설계된 단위 Gate의 Constant  $V_{DD}$ 와 Ramped  $V_{DD}$ 의 전력소모를 나타낸다. 설계에 사용된 MOS는 [SW = high] 입력을 통해 [ $V_{GS} = 5V$ ] 로 saturation된 조건으로 실험하였다. [Constant  $V_{DS} = 5V$ ] saturation에서  $0.002\Omega$ 으로  $1pF$  Load Cap.에서 시정수는  $2^{15}s$ 를 가진다. Ramped  $V_{DS}$ 를 위해 사용된  $V_{DS}$ 는 Triangle pulse, 주기  $0.5^6s$ , Peak  $0.25^6s$  형태가 사용되었다. 그러나 Peak를 제외한  $V_{DS}$ 가 항상  $5V$ 보다 작기 때문에 Ramped  $V_{DS}$ 의 시정수는 Peak 시간  $0.25^6s * 63\% = 0.15^6s$ 라고 할 수 있다.

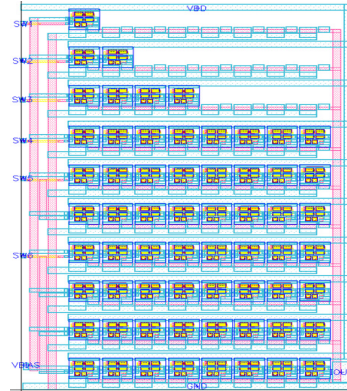


그림 7. 6-bits 단일 LED 구동회로 Layout  
Fig. 7 Layout of 6-bits adiabatic LED control circuit

그림 7은 단일 LED 구동회로의 Layout을 나타낸다. 제안된 단일 LED 구동회로는 4 채널 LED 구성되었으며, 동부  $0.35\mu m$  공정에서  $1400\mu m * 700\mu m$  면적으로 제작되었다.

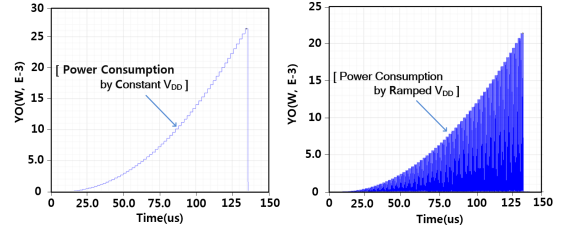


그림 8. 6-bits 단일 LED 구동회로 소모전력 비교  
Fig. 8 Power consumption comparison of 6-bits adiabatic LED controller

그림 8은 설계한 LED 구동회로의 소모전력을 비교한 결과를 나타낸다. 사용된 LED Load는  $2.5V$ 에서  $25mA$ 의 typical  $100\Omega$  저항과 LED diode, LED zener diode  $1nF$  Cap. 으로 구성되었다. Constant  $V_{DD}$ 와 Ramped  $V_{DD}$ 의 소모 전력과 에너지를 비교한 결과,  $0 \sim 100\mu s$ 까지 소모 에너지는 기존 Constant  $V_{DD}$ 회로의 경우  $16\mu W$ , 단일 회로의 경우  $3\mu W$ 를 나타낸다. 저전력 동작을 위한 단일 회로에서 기존 동작에 비해 약  $82\%$  에너지 절감 효과를 확인하였다.

6채널  $135\mu s$  주기시간 동안 단일 설계회로의 에너지는  $0.21\mu J$ 을 나타내며, LED 구동시스템의 주재료인

Si의 비열은  $0.713 \sim 0.8 \text{ J/g}^\circ\text{C}$ 이며, 제안된 설계의 동일 실험 조건에서 LED 채널 구동 시  $0.26/1.41 \mu\text{C}$ , 82%의 LED 구동시스템의 온도상승을 차단하고 있다고 할 수 있다.

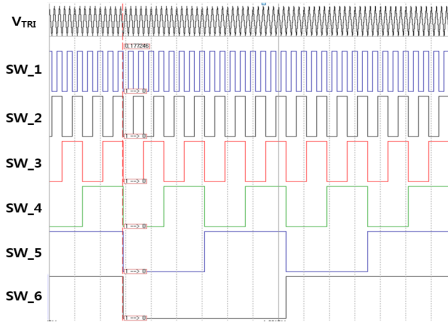


그림 9. 6-bits 스위칭 타임 펄스와 V<sub>TRI</sub> 신호

Fig. 9 6-bits Switching time pulse and V<sub>TRI</sub> for adiabatic LED controller

그림 9는 6-bits switch 입력 신호와 V<sub>TRI</sub> (Ramped V<sub>DD</sub>)를 나타낸다. 이 실험에서는 SW\_1부터 SW\_6까지 순차적으로 ON 동작을 수행하도록 설계하였다. 단열회로 동작을 위해서는 V<sub>TRI</sub> 신호와 펄스 신호는 동기를 맞추어야 단열회로 동작의 효율을 높일 수 있다.

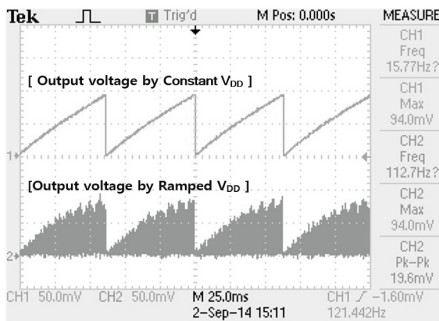


그림 10. 단일 LED 구동회로 실험 결과  
Fig. 10 Test result for 6-bits LED control using adiabatic operation and conventional

그림 10은 제작된 단일 LED 구동회로에 그림 9와 같은 입력 신호를 인가한 결과 파형을 나타낸다.

각각의 V<sub>DD</sub>를 인가하면서 6-bits switch를 차례로

ON 시킨 후, 전압을 측정하였다. 실험 결과, V<sub>DD</sub>와 V<sub>TRI</sub> LED 구동에서 동일한 선형성을 유지하면서 정전류원으로 동작하고 있음을 확인하였다.

#### IV. 결론

본 논문에서는 저전력 LED 디스플레이 동작을 위한 정전류원 회로의 저전력, 저발열 구조로 LED 컨트롤러부의 설계방법을 제안하였으며, 0.35 $\mu\text{m}$  CMOS Process를 이용하여, 구현하였다. 단열회로 동작을 위하여, Constant V<sub>DD</sub> 대신에 Ramped V<sub>DD</sub>를 인가하는 방법을 적용하였으며, 컴퓨터 시뮬레이션을 통하여 소모 에너지 절감효과와 Chip test를 통하여 동작의 선형성을 확인하였다. 본 연구는 LED 디스플레이 동작의 발열 대책 및 저전력화에 유용할 것으로 기대된다.

#### 감사의 글

본 연구는 중소기업청 융·복합기술개발사업의 일환으로 수행하였음. [S2098238, 감성기반의 Smart LED 전광판용 정전류방식의 컨트롤 IC 기반의 Module 기술개발]

#### References

- [1] H. Yu, J. Choi, and S. Choe, "Power Quality Measurement for LED-based Green Energy Lighting Systems," *J. of the Institute of Electronics and Information Engineers*, vol. 50, no. 2, Feb. 2013, pp. 174-184.
- [2] S. Yoo, K. Um, and H. Kim, "A Study of Designing of Energy Efficient LED Driver Apparatus," *The Korean Institute of Illuminating and Electrical Installation Engineers, Annual Spring Conf. 2009, Pyeongchang, Korea*, vol. 2009, no. 5, May 2009, pp. 28-31.
- [3] J. Song, J. Park, and B.-W. Yoon "Design and Implementation of Transformerless 40W LED Light Driver Circuit for Ships," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 7, no. 3, June 2012, pp. 485-490.

- [4] S. Kim, "Current to Voltage Converter for Low power OFDM modem," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 3, no. 2, Oct. 2008, pp. 86-92.
- [5] S. Cho, S. Kim, T. Harada, and M. Yokoyama, "Design of Low-power Clock Generator Synchronized with the AC Power Source Using the ADCL Buffer for Adiabatic Logics," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 7, no. 6, Dec. 2012, pp. 1301-1308.
- [6] S. Cho, S. Kim, T. Harada, and M. Yokoyama, "Design of low-power clock generator synchronized with AC power for adiabatic dynamic CMOS logic," *IEICE Electronics Express*, vol. 10, no. 20, Oct. 2013, pp. 1-9.
- [7] K. Lee, J. Kim, J. Rho, C. Lee, J. Cha, and S. Kim, "Current mode LED Driving Circuit using Asymptotic Method," *Int. J. of Control and Automation*, vol. 7, no. 5, May 2014, pp. 133-142.

저자 소개



**이경량(Kyung-Ryang Lee)**

2006년 명지대학교 컴퓨터 소프트웨어공학과(공학사)  
2009년 국립서울과학기술대학교 NID융합기술대학원 졸업(공학석사)

2009년~현재 국립서울과학기술대학교 NID융합기술대학원 박사과정

※ 관심분야 : 저전력 집적회로설계, POSIX



**김종운(Jong-Un Kim)**

2014년 국립서울과학기술대학교 전자HT미디어공학과(공학사)

2014년~현재 국립서울과학기술대학교 NID융합기술대학원 석사과정

※ 관심분야 : Adiabatic logic design, 전류모드 회로 설계, 저전력 회로설계, 음향신호처리



**여성대(Sung-Dae Yeo)**

2010년 국립목포해양대학교 전자통신공학부(공학사)

2013년 국립서울과학기술대학교 NID융합기술대학원(공학석사)

2013년 ~ 현재 서울과학기술대학교 NID융합기술대학원 박사과정

※ 관심분야 : 저전력 회로설계, 전류모드 회로설계, Adiabatic logic circuit, mixed 회로설계



**조승일(Seung-II Cho)**

2010년~2013년 일본 Yamagata Univ. 이공학연구과 (공학박사)

2013년~현재 일본 Yamagata Univ. Innovation Center for Organic Electronics Assistant Professor

※ 관심분야 : Organic TFT 집적회로 설계, Adiabatic logic circuit, 아날로그 디지털 mixed 회로 설계



**김성권(Seong-Kweon Kim)**

2002년 일본 Tohoku 대학교 대학원 전자공학과(공학박사)

2002년~2004년 일본 Tohoku 대학교 전기통신연구소 Assistant Professor & Research Fellow

2004년~2009년 국립목포해양대학교 해양전자통신공학부 조교수

2009년~현재 국립서울과학기술대학교 전자HT미디어공학과 부교수

※ 관심분야 : 무선통신용 LSI 설계, 고주파 회로설계, 차세대 무선통신시스템