

결정질 실리콘 태양전지의 적용을 위해 보론 확산 공정에서 생성되는 Boron Rich Layer 제거 연구

최주연, 조영준, 장효식^a

충남대학교 에너지과학기술대학원 에너지과학기술학과

A Comparison of Methods to Remove the Boron Rich Layer Formed at Boron Doping Process for c-Si Solar Cell Applications

Ju Yeon Choi, Young Joon Cho, and Hyo Sik Chang^a

Department of Energy Science and Technology, Graduate School of Energy Science and Technology,
 Chungnam National University, Daejeon 34134, Korea

(Received September 14, 2015; Revised September 22, 2015; Accepted September 24, 2015)

Abstract: We investigated and compared two methods of in-situ oxidation and chemical etching treatment (CET) to remove the boron rich layer (BRL). The BRL is generally formed during boron doping process. It has to be controlled in order not to degrade carrier lifetime and reduce electrical properties. A boron emitter is formed using BBr_3 liquid source at $930^\circ C$. After that, in-situ oxidation was followed by injecting oxygen of 1,000 sccm into the furnace during ramp down step and compared with CET using a mixture of acid solution for a short time. Then, we analyzed passivation effect by depositing Al_2O_3 . The results gave a carrier lifetime of $110.9 \mu s$, an open-circuit voltage (V_{oc}) of 635 mV at in-situ oxidation and a carrier lifetime of $188.5 \mu s$, an V_{oc} of 650 mV at CET. As a result, CET shows better properties than in-situ oxidation because of removing BRL uniformly.

Keywords: Boron tribromid (BBr_3), Boron rich layer (BRL), In-situ oxidation, Chemical etching treatment (CET)

1. 서 론

N형 실리콘 태양전지는 높은 라이프 타임 등 뛰어난 전기적 특성을 가진다 [1]. 또한, n형 실리콘 태양전지는 기존의 p형 태양전지와 다르게 제작 과정에서 보론이 사용되지 않기 때문에 B-O complex가 발생하지 않으므로 light-induced degradation (LID) 현상이 발생하지 않는다는 장점을 가지고 있다 [2,3]. 그렇기 때문에 본 연구에

서는 기판으로 n형 웨이퍼를 사용하였다. 이 웨이퍼에 BBr_3 를 도핑하게 되면, 보론 에미터와 BSG (borosilicate glass) 층 사이의 웨이퍼 표면에서 보론 도펀트의 과밀집 구간이 발생하게 되고, 그 구간에서 SiB_6 가 성장하게 된다. 이 SiB_6 가 성장된 층을 boron rich layer (BRL)라고 한다. 이 BRL은 웨이퍼 표면의 면저항을 균일하게 하지만 [4], 캐리어의 재결합 사이트로 작용하고 [5], 웨이퍼의 라이프 타임을 감소시키는 등 전기적인 특성을 저하시키기 때문에 고효율의 태양전지를 제작하기 위해서 반드시 제거해야만 한다 [6]. 본 논문에서는 이 BRL을 제거하기 위해 in-situ oxidation과 chemical etching treatment (CET) 두 가지의 방법을 비교하였다. BRL을 제거한 후에는 Al_2O_3 를 증착하여 각각의 패시베이션 효과를 확인하였다.

a. Corresponding author; hschang@cnu.ac.kr

2. 실험 방법

본 실험을 위해 phosphorus가 도핑된 156 mm × 156 mm 크기의 n-type 단결정 실리콘 웨이퍼(100)를 사용하였다. 시료는 SDR (saw damage removal)을 진행하고, 표면에 불순물을 제거하기 위해 HF cleaning을 하였다. 먼저 보론 도핑을 위하여 tube type의 thermal furnace를 이용하였다. 이 때, 보론 에미터 형성을 위해 액화질소를 캐리어 가스로 사용하였고, 도핑원으로 고순도 산소와 액체로 된 BBr₃를 이용하여 약 50 ohm/sq.의 면저항을 가지는 에미터를 형성하였다. 이러한 면저항 값을 가지는 실험 조건을 표 1에 나타내었다.

Table 1. Experimental conditions.

Diffusion process parameters	Conditions
Substrate	n-type c-Si wafer (156 mm×156 mm)
Temperature	930°C
Pre-deposition time	20 min
Drive-in time	10 min
Gas ratio	N ₂ (5 slpm), O ₂ (100 sccm), BBr ₃ (300 sccm)

다음으로 BRL을 제거하기 위해 in-situ oxidation과 chemical etching treatment (CET) 두 가지 방법을 비교하였다. 첫 번째 방법인 in-situ oxidation에서는 BBr₃ 선증착 및 확산 공정 후, 온도를 감소시키는 구간에서 1,000 sccm 이상의 O₂를 주입함으로써 BRL 층을 산화시킨다. 이 때, 산화시키는 시간을 가변하여 차이를 비교하였다. 두 번째로 CET는 in-situ oxidation과 마찬가지로 먼저 BBr₃ 선증착 및 확산 공정을 진행한 후, 희석된 HF 용액으로 BSG를 제거하고 hydrofluoric (HF, OCI 사), nitric acid (HNO₃, OCI 사), 그리고 glacial acetic (CH₃COOH, OCI 사) 세 가지의 산 혼합 용액을 사용하여 BRL을 제거하였다. 이 때 HF, HNO₃, CH₃COOH는 각각 1 : 100 : 25의 비율로 하였고, 초 단위의 짧은 시간 동안 식각하였다. 이때는 식각 시간에 따른 차이를 비교하였다. BRL을 제거한 후, Al₂O₃ 증착하기 위해 RCA cleaning을 먼저 진행하였다. RCA cleaning은 SC1 (NH₄OH : H₂O₂

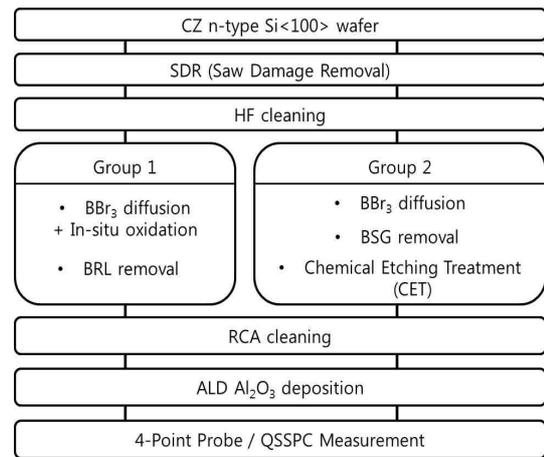
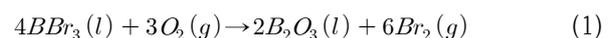


Fig. 1. Experimental process.

: DI water = 1 : 5 : 50, OCI 사), HF (HF : DI water = 1 : 19, OCI 사), SC2 (HCl : H₂O₂ : DI water = 1 : 5 : 50, OCI 사)의 순서로 진행하였다. Cleaning 후, spin dryer로 웨이퍼 표면의 수분을 제거하고 패시베이션 효과를 확인하기 위해 원자층 증착기 (atomic layer deposition, ALD)로 Al₂O₃ 막을 증착하였다. 이 때, 전구체로 trimethylaluminum (TMA, [Al(CH₃)₃])와 H₂O를 사용하였고, 280°C에서 20nm를 증착하였다. 마지막으로 이렇게 증착된 시료의 전기적 특성은 표면저항측정기 (4-point probe)와 QSSPC (Quasi-steady-state photo conductance)로 분석하였다. 4-point probe로 면저항을 측정하였고, QSSPC를 사용하여 소수 반송자 수명 (minority carrier lifetime)과 개방전압 (open circuit voltage, V_{oc})를 비교하였다.

3. 결과 및 고찰

그림 2는 BRL이 형성되는 과정을 도식적으로 나타내었다. 그림 2(a)는 n형 실리콘 기판에 930°C에서 BBr₃와 산소를 주입하는 선증착 단계이다. 이 때 두 도핑원이 반응하여 표면에 B₂O₃가 생성된다 [7]. 이 과정에서 N₂, O₂, 그리고 BBr₃는 각각 5 slpm, 100 sccm, 300 sccm의 양을 사용하였다.



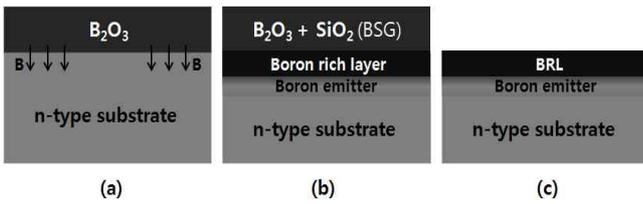
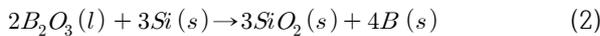


Fig. 2. Schematic structure of BRL on the boron emitter in n-type Si wafer, (a) pre-deposition step, (b) drive-in step, and (c) after BSG removal.

그림 2(b)는 B₂O₃ 내에 있던 보론 원자들이 930°C의 온도에서 실리콘 기판 내부로 확산되면서 보론 에미터가 형성되는 확산 단계를 나타내었다.



식 (2)에서 나타나듯 Si와 B₂O₃가 반응하여 계면에 SiO₂ 층이 형성된다. 생성되는 보론은 보론 에미터와 BSG층 사이 구간에서 Si와 반응하여 보론 도펀트의 과밀집으로 인해 BRL(SiB₆)가 성장하게 된다 [8].



그림 2(c)는 B₂O₃와 SiO₂가 결합해서 생성된 산화막인 BSG층을 희석된 불산으로 제거한 이후의 구조이다. 그림에서 나타나듯 BRL은 보론 에미터의 표면에 밀집되어 있게 된다. 이 때 표면에 존재하고 있는 BRL에 의해 전기적인 특성이 감소함을 확인하기 위해 이를 제거하는 두 가지 방법을 아래에서 비교하여 나타내었다.

3.1 In-situ oxidation

In-situ oxidation 공정에서 산화 시간에 따른 에미터의 면저항의 변화를 알아보기 위해 시간을 가변하면서 그 차이를 확인하였다. 기본적으로 O₂ flow는 1,000 sccm 이상의 양을 사용하여 산화하게 되는데, O₂ flow를 가변한 결과 O₂ 양이 증가할수록 균일도가 좋지 못한 특성을 보였으므로 1,000 sccm으로 값을 고정하였다.

그림 3은 산화 시간을 3분에서 10분까지 가변했을 때, 면저항과 균일도를 나타내었다. 면저항은 산화 시간이 증가할수록 산소가 실리콘 내부로 주입되면서 에미터에 영

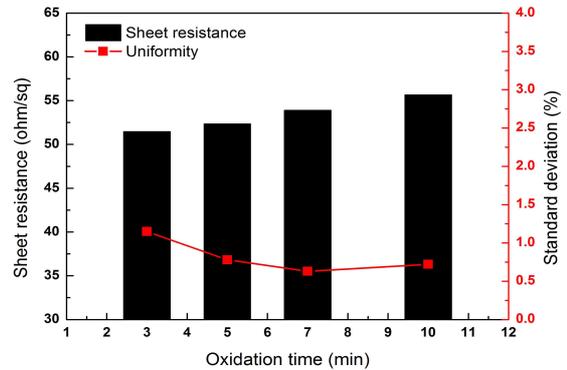


Fig. 3. Sheet resistance and standard deviation of boron emitters as a function of oxidation time.

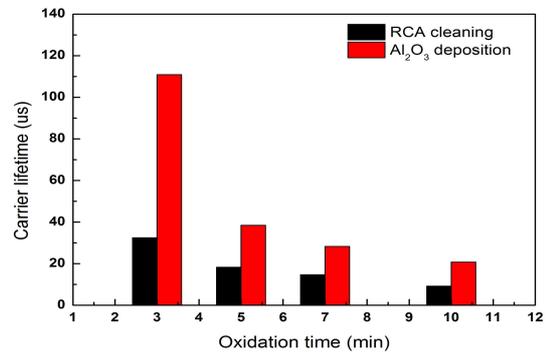


Fig. 4. Lifetimes as a function of oxidation time.

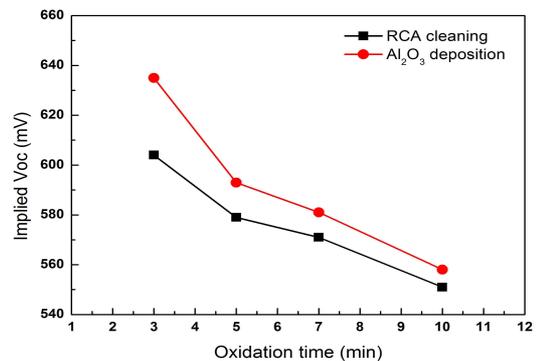


Fig. 5. Open circuit voltages (V_{oc}) as a function of oxidation time.

향을 미치기 때문에 점점 증가하는 경향을 보였다 [9]. 또한, 균일도 면에서는 in-situ oxidation이 고온의 공정이 불필요하고 공정 중에 산화가 이루어지기 때문에

웨이퍼에 손상을 적게 받게 되므로 전체적으로 약 1.2% 미만의 좋은 결과를 얻었다.

그림 4와 그림 5는 각각 산화 시간을 3분에서 10분까지 가변한 후, 소수 전하수명과 개방전압을 측정한 결과이다. BRL을 제거한 웨이퍼의 패시베이션 효과를 확인하기 위해 Al_2O_3 를 증착한 결과, 면저항과는 반대로 산화 시간이 증가할수록 소수 전하수명과 개방전압은 감소하는 경향을 보였다. 이는 산화 시간이 증가할수록 주입되는 산소의 양이 증가하게 되어 불균일한 산화 작용으로 인한 실리콘 두께의 감소로 판단된다. 소수 전하수명과 개방전압은 산화 시간이 3분일 때 각각 110.9 μs , 635 mV로 가장 좋은 QSSPC 결과를 보였다.

3.2 Chemical etching treatment (CET)

CET는 약 50 ohm/sq.의 면저항을 가지는 기판을 이용하였고, BRL을 식각하기 위해 1 : 100 : 25의 비율의 HF, HNO_3 , 그리고 CH_3COOH 의 산 혼합 용액을 사용하였다. 이 때, 식각 시간에 따른 소수 전하수명과 개방전압을 비교하였다. 식각 시간은 30, 45, 60초 세 가지의 조건으로 설정하였다.

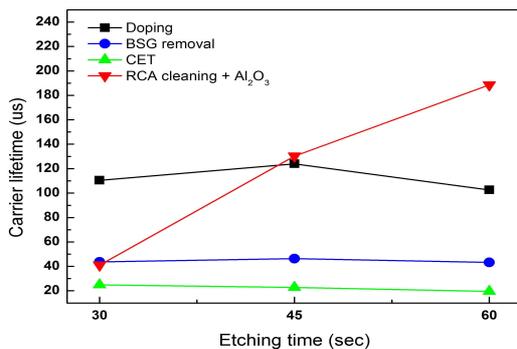


Fig. 6. Lifetimes as a function of etching time (30, 45, 60 sec).

그림 6과 그림 7은 식각 시간에 따른 소수 전하수명과 개방전압을 나타낸 결과이다. 산 혼합 용액에 의해 에미터가 식각되므로 CET 직후 소수 전하수명과 개방전압이 크게 저하되는 것을 확인하였다. 식각 시간이 증가할수록 웨이퍼 표면에 얼룩이 제거되는 것으로 보아 BRL 영역이 식각됨을 알 수 있었다. 또한, 시간이

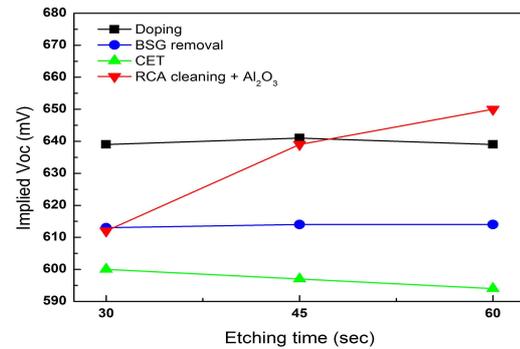


Fig. 7. Open circuit voltages (V_{oc}) as a function of etching time (30, 45, 60 sec).

증가함에 따라 보론 층이 더 많이 식각되므로 면저항이 증가하는 경향을 보였고, 이에 따라 고저항이 될수록 균일도도 증가함을 확인하였다. 이 때, 보론 에미터를 front junction 태양전지에 적용하기 위해서는 면저항이 60~90 ohm/sq. 정도의 값을 얻고자 하였다 [10,11].

In-situ oxidation과 마찬가지로 CET 후 패시베이션 효과를 확인하기 위하여 RCA cleaning을 진행하고, Al_2O_3 를 증착하였다. 그 결과, 식각 시간이 증가함에 따라 소수 전하수명과 개방전압이 점차 증가하는 경향을 보였다. 이는 식각 시간이 증가할수록 더 많은 BRL이 제거되므로 표면에 존재하는 보론이 줄어들게 됨으로써 소수 전하수명과 개방전압이 증가함을 알 수 있다 [5]. 소수 전하수명과 개방전압은 Al_2O_3 증착까지 완료한 후 식각 시간이 60초일 때, 각각 188.5 μs , 650 mV로 가장 좋은 결과를 보였다.

4. 결론

본 논문에서는 n형 실리콘 기판을 사용하여 보론 확산 공정에서 발생하는 BRL을 제거하는 두 가지 방법을 비교하였다. 두 가지를 비교한 결과, in-situ oxidation 공정은 BRL을 BSG로 전환을 유도하여 희석된 HF로 쉽게 제거할 수 있고, 공정 단계를 최소화할 수 있다는 장점이 있다. 그러나 많은 양의 O_2 를 사용하여 산화시키는 공정이므로 산소에 의해 불균일하게 제거된다는 단점이 있다. 그에 비해 CET의 경우, 상대적으로 균일하게 BRL층이 제거되기 때문에 소수

전하수명이나 개방전압이 in-situ oxidation에 비해 더 높은 결과를 보였다. 결과적으로 CET 방법에서 더 좋은 결과를 얻었으며, 이는 고효율 N형 태양전지를 제작함에 있어 좋은 특성을 보일 것으로 기대한다.

감사의 글

본 연구는 2014년도 산업통상자원부의 재원으로 한국에너지기술평가원(KETEP)의 지원을 받아 수행한 연구 과제입니다. (No. 20143030011670)

REFERENCES

- [1] K. S. Ryu, A. Upadhyaya, H. J. Song, C. J. Choi, A. Rohatgi, and Y. W. Ok, *Appl. Phys. Lett.*, **101**, 073902 (2012). [DOI: <http://dx.doi.org/10.1063/1.4746424>]
- [2] K. Bothe, R. Sinton, and J. Schmidt, *Prog. Photovolt. Res. Appl.*, **13**, 287 (2005). [DOI: <http://dx.doi.org/10.1002/pip.586>]
- [3] K. S. Ryu and S. J. Kim, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **26**, 18 (2013).
- [4] S. P. Phang, W. Liang, B. Wolpensinger, M. A. Kessler, and D. Macdonald, *IEEE J. Photovoltaics*, **3**, (2013).
- [5] S. J. Choi, J. I. Lee, M. G. Kang, D. H. Kim, H. E. Song, *The Korea Society for Energy Engineering*, 159 (2014).
- [6] S. J. Kwon, *Thesis*, p. 81, Chonbuk University, Jeonju (2013).
- [7] C. S. Kim, S. E. Park, Y. D. Kim, H. M. Park, S. T. Kim, H. H. Kim, H. S. Lee, and D. H. Kim, *Thin Solid Films*, **564**, 253 (2014). [DOI: <http://dx.doi.org/10.1016/j.tsf.2014.05.038>]
- [8] M. A. Kessler, T. Ohrdes, B. Wolpensinger, and N. P. Harder, *Simecond. Sci. Technol.*, **25**, 9 (2010).
- [9] Y. J. Cho and H. S. Chang, *Met. Mater. Int.*, **19**, 1377 (2013). [DOI: <http://dx.doi.org/10.1007/s12540-013-6035-6>]
- [10] S. Duttagupta, F. Lin, K. D. Shetty, A. G. Aberle, and B. Hoex, *Prog. Photovolt: Res. Appl.*, **21**, 760 (2013).
- [11] Y. W. Ok, A. D. Upadhyaya, Y. Tao, F. Zimbardi, K. S. Ryu, M. H. Kang, and A. Rohatgi, *Sol. Energ. Matater. Sol. Cells*, **123**, 92 (2014). [DOI: <http://dx.doi.org/10.1016/j.solmat.2014.01.002>]