

# 전원 전압 왜곡과 주파수 변동 시 단상 PWM 컨버터의 전류 제어

안창현<sup>1</sup>, 김상훈<sup>†</sup>

## Current Control of a Single-phase PWM Converter under the Distorted Source Voltage and Frequency Condition

Chang-Heon Ahn<sup>1</sup> and Sang-Hoon Kim<sup>†</sup>

### Abstract

This paper presents a current control strategy in the synchronous reference frame for a single-phase PWM converter, which ensures sinusoidal input current control under the distorted source voltage and frequency condition. Given that the distorted source voltage distorts the phase angle for PWM converter control, the input current contains the same harmonics as the source voltage. Aside from the distorted voltage, the variation in source frequency reduces the performance of input current control. To achieve sinusoidal input current control under the distorted source voltage and frequency condition, this paper proposes a compensation strategy of current reference with the distortion component extracted from the phase angle and a detection strategy of frequency variation from the output of a synchronous reference frame phase-lock loop. The experimental results confirm the validity of the proposed method under the distorted source voltage and frequency condition.

**Key words:** Single-phase PWM converter, SRFPLL, Distorted source voltage, Frequency variation

### 1. 서 론

무정전전원장치(Uninterruptible Power Supply: UPS)나 전동기 가변속 구동장치 등의 많은 산업 기기에서 AC/DC 전력변환장치가 널리 사용되고 있다. AC/DC 변환장치로 통상 다이오드 정류기 또는 사이리스터를 이용한 위상 제어 정류기가 사용되어 왔다. 이러한 AC/DC 전력변환장치는 교류 입력 측에 돌입성 전류가 흐르게 되어 입력 역률의 저하와 많은 고조파를 함유시키고, 계통 전압의 왜곡을 유발하여 공통접속점에 연결되어 있는 다른 기기들에 악영향을 줄 수 있다<sup>[1]</sup>. 이러한 문제들을 개선하기 위해 입력 전류를 정현적으로 제어할 수 있을 뿐만 아니라 입력 역률과 출력 직류전압의 제어가 가능하며 양방향 전력전달이 가능한 그림 1에

보이는 PWM(Pulse Width Modulation) 컨버터의 사용 증가하고 있다<sup>[1]</sup>. 이러한 PWM 컨버터는 또한 전력 계통에 연결되어 태양광, 연료전지 등과 같은 신재생에너지로부터 생성된 전력을 공급하는데 활용되기도 한다.

최근 계통 전압의 공통접속점에는 고조파를 발생시키는 비선형 부하의 사용이 증가하고 있기 때문에 이로 인한 계통 전압의 왜곡이 문제가 되고 있다. 이러한 왜곡된 전원 전압은 PWM 컨버터의 제어 시에 사용되는 전원 위상각의 왜곡을 가져오고 이로 인해 입력 전류의 정현적인 제어가 어려워져 왜곡 전압과 동일 성분의 고조파를 입력 전류에 포함시키게 된다<sup>[2]</sup>.

전원 전압의 왜곡 현상 이외에 전원 전원의 주파수는 계통의 사고나 부하의 증가로 인해 변동될 수 있다. 계통 전원의 주파수 변동 폭은 전기사업법 제 18조 및 동시행규칙 제 18조에서  $\pm 0.2$  Hz 이내로 제한하지만, 실제 온라인으로 구동하는 UPS 시스템의 경우에는 설계사항으로 입력 전원의 주파수 변동을 최대 20%까지로 설정하고 있다<sup>[3]</sup>. 이러한 전원 주파수의 변동을 고려하지 않는 경우 통상 Phase Lock Loop(PLL) 기법으로 얻게 되는 전원 위상각에 위상지연이 발생되며, 특히 단상 PWM 컨버터의 동기좌표계 제어 시에는 위상각의 왜곡

Paper number: TKPE-2015-20-4-9

Print ISSN: 1229-2214 Online ISSN: 2288-6281

<sup>†</sup> Corresponding author: kshoon@kangwon.ac.kr, Dept. of Electric & Electrical Engineering, Kangwon Nat'l Univ. Tel: +82-33-250-6293

Manuscript received Jun. 16, 2015; revised Jun. 29, 2015; accepted July 14, 2015

- 본 논문은 2014년 전력전자학술대회 우수추천논문임

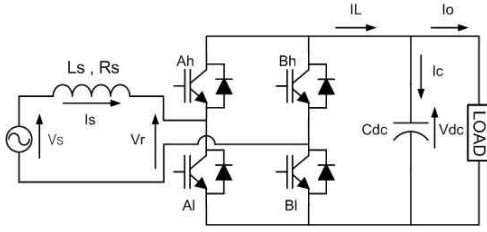


Fig. 1. Single-phase PWM converter.

과 더불어 가상 전압을 얻기 위해 사용되는 전역통과필터(All Pass Filter: APF)의 차단주파수 설정이 잘못되어 그 제어 성능이 크게 저하된다<sup>[4][5]</sup>.

본 논문에서는 전원 전압과 주파수 왜곡 시에 단상 PWM 컨버터의 전류 제어 성능을 향상시키기 위한 보상 기법을 제안한다. 제안된 기법에서는 전원 전압의 왜곡된 위상각 성분을 검출하고 이를 보상하여 입력전류의 정현적인 제어를 가능하게 하였고, 전원 주파수의 변동을 PLL 제어기의 출력으로부터 검출하여 제어 시스템의 기준 주파수를 조정함으로써 제어 성능 저하를 방지하도록 하였다.

## 2. 단상 PWM 컨버터의 동기좌표계 제어

### 2.1 단상 PWM 컨버터 제어

교류 물리량을 동기좌표계에서 직류 값으로 제어하면 그 제어 성능을 크게 향상시킬 수 있다<sup>[6]</sup>. 단상 교류 전원에서 동작하는 단상 PWM 컨버터도 동기좌표계의 제어를 통해 그 제어 성능을 향상시킬 수 있다<sup>[4][5]</sup>. 이러한 동기좌표계 제어를 위해서는 3상의 물리량 또는 서로 90° 위상차를 갖는 2상의 물리량이 필요하다. 단상 전원을 사용하는 시스템의 동기좌표계 제어를 위해서는 그 단상 전압과 90° 위상차를 갖는 가상의 물리량을 얻을 필요가 있다. 이러한 90° 위상차의 2상 물리량을 전원의 위상각을 통해 변환한 동기좌표계 물리량을 사용하여 단상 PWM 컨버터를 동기좌표계에서 제어하게 된다. 이 경우 3상 PWM 컨버터의 동기좌표계 제어 시스템에서 처럼 q축 동기좌표계 전류로 출력 직류 전압을 제어하고, 단위 역률 제어를 위해 d축 동기좌표계 전류를 0으로 제어한다<sup>[1]</sup>.

### 2.2 단상 시스템의 동기좌표계 PLL 기법

PWM 컨버터 제어를 위해서는 입력 교류 전원의 위상각 정보가 필요하다. 동기좌표계에서 제어되는 3상 PWM 컨버터에서는 동기좌표계 d축 전압을 0으로 제어하고 그 제어 출력을 적분하여 전원 전압의 위상각을 검출하는 동기좌표계 PLL(Synchronous Reference Frame PLL : SRFPLL) 기법이 그 성능이 우수하여 통상적으로 사용된다<sup>[5][8][9]</sup>. 단상 PWM 컨버터의 동기좌표계 제어 시에도 이러한 SRFPLL 기법이 이용되는데 이

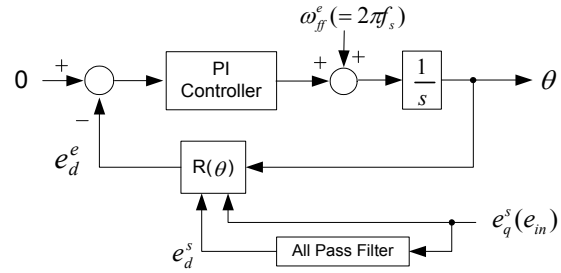


Fig. 2. SRFPLL block diagram.

경우 그림 2에 보이듯이 전원 전압과 90°의 위상차를 갖는 물리량이 필요하기 때문에, 이를 얻기 위해 통상 APF를 사용한다. 이 경우 90°의 위상차를 갖는 정지좌표계 d와 q축 전압  $e_d^s, e_q^s$ 는 다음과 같이 표현된다.

$$e_q^s = e_{in} = E \cos(\omega t) \tag{1}$$

$$e_d^s(s) = AFP(e_{in}) = \left( \frac{s - \omega_c}{s + \omega_c} \right) e_{in}(s) = -E \sin(\omega t) \tag{2}$$

여기서  $\omega$ 와  $\omega_c$ 는 각각 전원 전압의 각주파수와 APF의 차단주파수이고,  $E$ 는 전원 전압의 최대값이다. 이 정지좌표계 d와 q축 전압을 전원의 위상각  $\theta$ 를 이용하여 다음과 같이 동기좌표계로 변환한다.

$$\begin{bmatrix} e_d^c \\ e_q^c \end{bmatrix} = R(\theta) \begin{bmatrix} e_d^s \\ e_q^s \end{bmatrix} = E \begin{bmatrix} \sin(\theta - \omega t) \\ \cos(\theta - \omega t) \end{bmatrix} \tag{3}$$

## 3. 전원 전압 왜곡과 주파수 변동 시에 단상 PWM 컨버터 제어

### 3.1 전원 전압 왜곡의 영향

왜곡된 전원 전압은 동기좌표계 d축 전압을 0으로 제어하는 SRFPLL 기법에서 전원 위상각 검출 시에 위상각의 왜곡을 일으킨다. 이렇게 왜곡된 위상각은 식(4)에 보이듯이 정지좌표계 지령전류를 왜곡시켜 실제 입력 전류의 정현과 제어를 하지 못하게 한다<sup>[1][2]</sup>.

$$\begin{bmatrix} i_d^{s*} \\ i_q^{s*} \end{bmatrix} = \begin{bmatrix} \cos(\theta + \Delta\theta) & -\sin(\theta + \Delta\theta) \\ \sin(\theta + \Delta\theta) & \cos(\theta + \Delta\theta) \end{bmatrix} \begin{bmatrix} i_d^{c*} \\ i_q^{c*} \end{bmatrix} = \begin{bmatrix} i_d^{c*} \cos(\theta + \Delta\theta) - i_q^{c*} \sin(\theta + \Delta\theta) \\ i_d^{c*} \sin(\theta + \Delta\theta) + i_q^{c*} \cos(\theta + \Delta\theta) \end{bmatrix} \tag{4}$$

여기서  $\Delta\theta$ 는 위상각의 왜곡 성분,  $i_d^{s*}, i_q^{s*}$ 와  $i_d^{c*}, i_q^{c*}$ 는 각각 정지좌표계와 동기좌표계 d와 q축 지령전류이다.

### 3.2 전원 전압 왜곡 보상 기법

왜곡된 전원 위상각으로 인한 입력 지령 전류의 왜곡

문제를 해결하기 위해 본 논문에서는 위상각의 왜곡 성분을 추출하여 이를 동기좌표계 지령전류에 보상함으로써 정지좌표계 지령전류의 왜곡을 제거하도록 하였다[2]. 이를 위해 위상각의 왜곡 성분  $\Delta\theta$ 를 추출하여 이를 가지고 다음과 같이 동기좌표계 지령전류  $i_d^{e*}, i_q^{e*}$ 에 보상하여 왜곡이 없는 새로운 정지좌표계 지령전류  $i_{d\_com}^{e*}, i_{q\_com}^{e*}$ 를 생성하도록 하였다.

$$\begin{aligned} \begin{bmatrix} i_{d\_com}^{e*} \\ i_{q\_com}^{e*} \end{bmatrix} &= \begin{bmatrix} \cos\Delta\theta & \sin\Delta\theta \\ -\sin\Delta\theta & \cos\Delta\theta \end{bmatrix} \begin{bmatrix} i_d^{e*} \\ i_q^{e*} \end{bmatrix} \\ &= \begin{bmatrix} i_d^{e*} \cos\Delta\theta + i_q^{e*} \sin\Delta\theta \\ -i_d^{e*} \sin\Delta\theta + i_q^{e*} \cos\Delta\theta \end{bmatrix} \end{aligned} \quad (5)$$

이렇게 얻어진 보상된 동기좌표계 지령전류를 실제 제어에 사용되는 왜곡된 제어위상각을 이용하여 정지좌표계로 변환하면 왜곡 성분이 제거된 지령전류를 얻을 수 있음을 다음 식으로부터 확인할 수 있다.

$$\begin{aligned} \begin{bmatrix} i_{d\_com}^{s*} \\ i_{q\_com}^{s*} \end{bmatrix} &= \begin{bmatrix} \cos(\theta + \Delta\theta) & -\sin(\theta + \Delta\theta) \\ \sin(\theta + \Delta\theta) & \cos(\theta + \Delta\theta) \end{bmatrix} \begin{bmatrix} i_{d\_com}^{e*} \\ i_{q\_com}^{e*} \end{bmatrix} \\ &= \begin{bmatrix} i_d^{e*} \cos\theta - i_q^{e*} \sin\theta \\ i_d^{e*} \sin\theta + i_q^{e*} \cos\theta \end{bmatrix} \end{aligned} \quad (6)$$

그림 3에 지령전류 보상 과정이 보인다. 지령전류 보상에 필요한 위상각의 왜곡 성분  $\Delta\theta$ 는 왜곡 전압의 위상각과 왜곡 전압에 포함된 기본파 성분의 위상각의 차로 얻는다. 왜곡된 전압 전압에서 기본파 성분의 위상각을 얻기 위해 저역통과필터(Low Pass Filter: LPF)가 사용되었으며, 여기서 설정된 차단주파수는 10Hz이다. LPF를 통해 얻은 기본파 전압의 위상각을 직접 제어위상각으로 사용하면 LPF의 위상 지연으로 인한 제어 성능 저하 문제가 발생하므로 여기서는 왜곡 성분의 추출용으로만 사용하였다.

보상전후의 동기좌표계 지령전류의 예가 그림 4에 보인다. 그림 4(a)는 보상전 d와 q축 지령전류이며, 그림 4(b)는 왜곡 보상후의 지령전류로서 왜곡 성분이 반영되어 일정한 직류가 되지 않음을 알 수 있다.

### 3.3 전원 주파수 변동의 영향

단상 PWM 컨버터의 동기좌표계 제어를 위해 단상 전압 전압  $e_q^s (= e_{in})$ 와 이로부터 APF를 이용하여 얻은 전압  $e_d^s$ 가 그림 5에 보인다. APF의 차단주파수가 전원의 주파수와 같다면 정확한 90°의 위상차를 같은 전압을 얻을 수 있다. 그러나 두 주파수가 다르다면 두 전압의 위상각은 90°와는 다르게 되며, 이 때 위상각 오차  $\theta_{err}$ 은 다음과 같이 된다.

$$\theta_{err} = \frac{\pi}{2} - 2 \tan^{-1} \left( \frac{\omega}{\omega_c} \right) \quad (7)$$

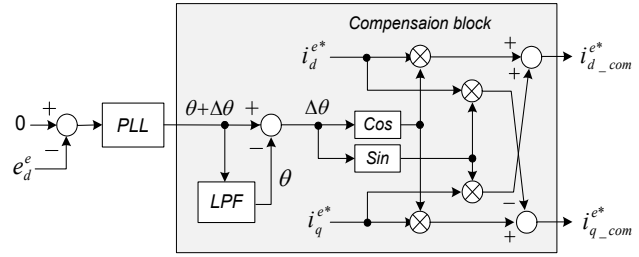


Fig. 3. Compensation method of distortion.

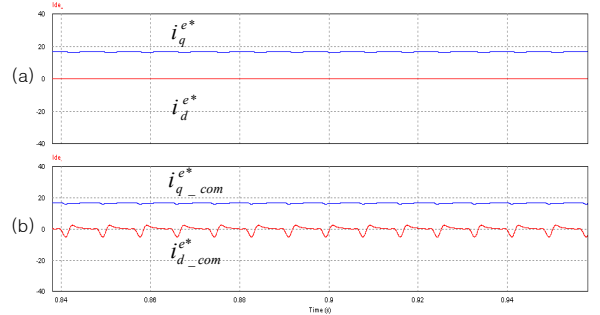


Fig. 4. Compensated synchronous frame reference currents.

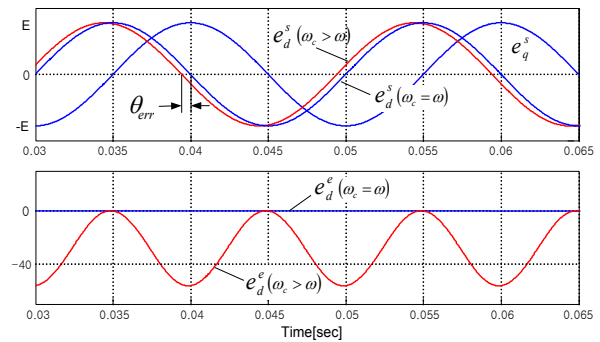


Fig. 5. d-q axis voltages.

전원 주파수가 변동되어 제어기에서 기 설정된 APF의 차단주파수가 전원의 주파수와 달라져서 식(9)와 같이 위상오차  $\theta_{err}$ 을 갖게 된 경우의 문제점을 살펴보자.

$$e_q^s = e_{in} = E \cos\theta \quad (8)$$

$$e_d^s = APF(e_{in}) = -E \sin(\theta + \theta_{err}) \quad (9)$$

90°의 위상차를 갖지 않는 이들 2상 전압을 동기좌표계로 변환하면 다음 식과 같이 d축 전압은 0이 아니라 전원 주파수의 2배로 변동하는 직류 값이 된다.

$$\begin{aligned} e_d^e &= -E \sin(\theta + \theta_{err}) \cos\theta + E \cos\theta \sin\theta \\ &= -E \cos\left(2\theta + \frac{\theta_{err}}{2}\right) \sin\frac{\theta_{err}}{2} - \frac{E}{2} \sin\theta_{err} \end{aligned} \quad (10)$$

이러한 동기좌표계 d축 전압의 왜곡이 그림 5의 하단에 보인다. d축 전압을 0으로 제어하는 SRFPLL 기법에서 왜곡된 d축 전압을 사용하는 경우 전원 위상각 검출 오

차를 발생하게 된다. 이러한 위상각 오차는 전류제어 시에 영향을 주어 전류 왜곡을 일으킨다. 또한 왜곡된 전원 전압 하에서 보상 기법으로 전류제어를 수행할 경우에도 주파수 변동은 입력 역률을 저하시킨다.

### 3.4 전원 주파수 변동 추정 기법

앞에서 설명한 주파수 변동에 의한 문제점을 해결하기 위해서는 계통 전원의 주파수 변동을 실시간으로 추정하여 단상 PWM 컨버터의 제어에 반영해 주어야 한다. 즉, APF의 차단주파수와 동기좌표계 PLL의 기준 주파수 설정을 바꾸어 주어야 한다. 이를 위해 본 논문에서는 SRFPLL 제어기 출력으로부터 주파수 변동을 검출하는 방법을 제안한다.

그림 6에 정상적인 APF의 차단주파수와 SRFPLL의 기준 주파수를 60Hz로 설정된 상태에서 전원 주파수가 57Hz로 변동하였을 때 전원 전압과 왜곡된 전원 전압 시에 PLL 제어기의 출력이 각각 보인다. 주파수 변동으로 인해 동기좌표계 d축 전압에 직류성분과 전원 주파수의 2배 주파수의 리플을 포함하므로 d축 전압을 0으로 제어하는 SRFPLL 제어기의 출력 역시 d축 전압과 동일한 주파수의 리플을 갖는 직류가 출력된다. 이 SRFPLL 제어기 출력의 직류 값이 바로 전원 주파수의 변동분을 나타낸다. 여기서 그 값은  $-18.88 \text{ rad}$ 로서 주파수 변동분  $-3\text{Hz}$ 가 됨을 알 수 있다. 이렇듯이 SRFPLL 제어기 출력의 평균값이 주파수 변동분을 나타내므로 이 값을 가지고 전원 주파수의 변동을 보상할 수 있다.

그림 7은 제안된 주파수 변동 검출 시스템의 블록도이다. 제안한 주파수 검출 시스템은 기존의 시스템에서 SRFPLL 제어기 출력의 평균을 구하는 블록과 전원전압의 ZCP(Zero crossing point)를 검출하는 블록으로 구성되어 있다. SRFPLL 제어기 출력으로부터 평균값을 계산하여 주파수 변동  $\Delta\omega$ 를 구하기 위해 전원 전압의 ZCP로부터 전원 전압의 반주기에 대한 SRFPLL 제어기 출력의 평균값을 계산한다. 전원 전압의 ZCP 검출 시 잡음을 제거하기 위해 차단주파수 200Hz의 저역통과필터가 사용되었다. 이렇게 얻어진 주파수 오차를 APF의 차단주파수와 SRFPLL의 기준주파수에 보상한다. 전원 전

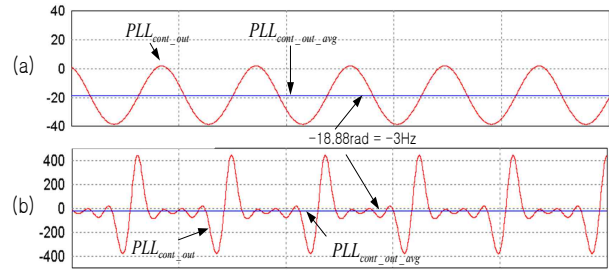


Fig. 6. SRFPLL controller output.  
(a) Under sinusoidal source voltage  
(b) Under distorted source voltage

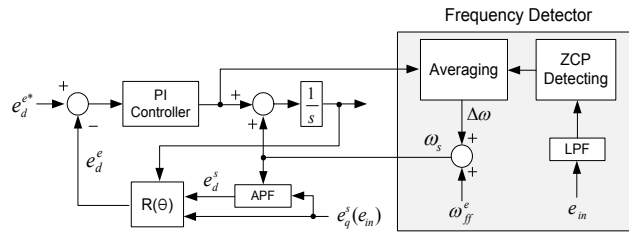


Fig. 7. Proposed source frequency detecting system.

압의 ZCP로부터 전원 전압의 주기를 계산하여 직접 주파수 변동분을 알아낼 수도 있지만 유한한 샘플링 개수에 따른 ZCP 검출의 부정확성에 의해 주파수 검출에 리플이 발생하는 문제가 발생한다.

그림 8에 제안한 전압 전압과 전원 주파수 왜곡 보상 블록이 포함된 단상 PWM 컨버터의 전체 제어 블록도가 보인다.

## 4. 실험 및 검토

제안한 기법의 타당성을 확인하기 위해 그림 9에 보이는 단상 PWM 컨버터의 실험 시스템을 구성하였다. 단상 PWM 컨버터는 정격 전류와 전압이 각각 50A, 600V급 IGBT를 사용하였고, 스위칭 주파수는 10kHz, 입력단 인덕턴스는 2.4mH, 출력단 커패시터는 2200uF를 사용하였다. 제안한 기법은 TMS320F28335 DSC를 사용한 디지털 제어보드에서 구현되었다. 전원 전압의 왜곡은 3, 5, 7차 고조파를 각각 10%, 10%, 5%로 하여 전고조파 왜율(Total Harmonic Distortion, THD)을 15%로

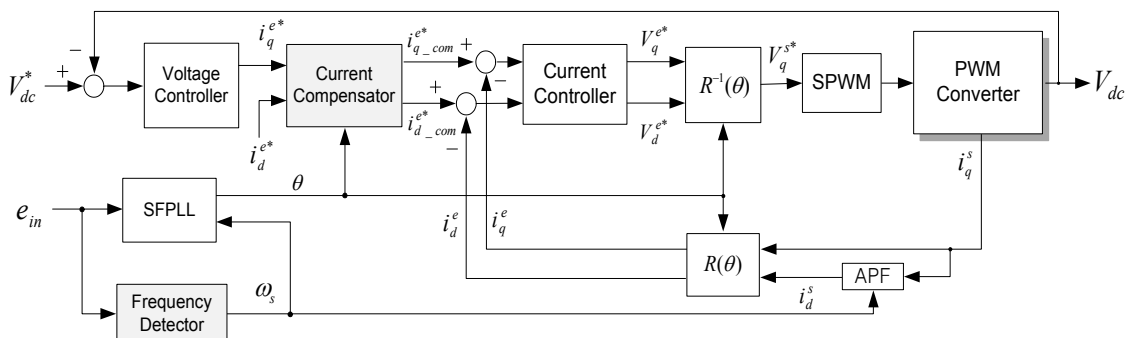


Fig. 8. Proposed single-phase PWM converter control block diagram.

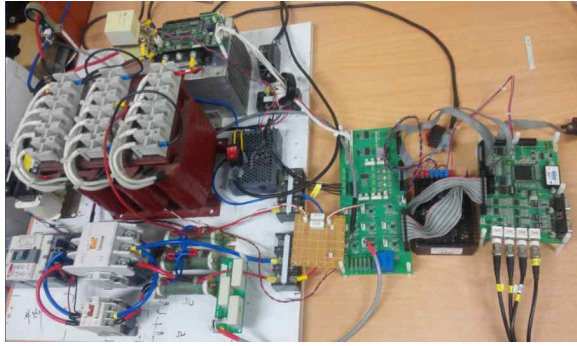


Fig. 9. Single-phase PWM converter system.

설정하였고, 전원 주파수의 변동폭은 3Hz로 하였다. 그림 10과 11은 왜곡된 전원 전압 하에서 단상 PWM 컨버터의 전류 제어 특성이다. 그림 10은 전압 왜곡의 보상이 없는 경우로서 왜곡된 전원 전압으로부터 SRFPLL에서 얻어진 왜곡된 제어 위상각으로 인해 지령전류에 왜곡성분이 포함되어 이 지령전류를 추종하는 실제 입력 전류에도 전원 전압과 동일한 왜곡 성분이 포함됨을 알 수 있다. 이때 전류의 THD는 14.9%이다. 그림 11은 제안한 전압 왜곡 보상 기법을 사용한 경우의 특성으로 입력 전류가 정현적으로 잘 제어됨을 확인할 수 있다. 이때 전류의 THD는 3.34%로 보상전보다 크게 개선된다.

그림 12-14는 정상적인 전원 전압하에서 전원 주파수가 60Hz에서 57Hz로 변동된 경우의 제어 특성이다. 전원 전압이 정현적인 파형일지라도 APF의 차단 주파수와 SRFPLL의 기준 주파수가 전원 주파수와 다름으로 인해 나타나는 제어 위상각과 입력 전류의 왜곡이 그림 12에 보인다. 이때 전류의 THD는 12.77%이다. APF의 차단 주파수 오차의 결과에 의한 90°의 위상차를 갖지 않는 d와 q 전압과 이로 인해 전원 주파수의 2배로 변동하는 직류가 되는 SRFPLL의 출력  $PLL_{con-out}$ 이 그림 13에 보인다. 그림 14는 제안한 기법으로 전원 주파수의 변동분을 검출하여 APF의 차단 주파수와 SRFPLL의 기준 주파수에 그 변동분을 반영하여 제어한 경우로 입력 전류가 정현적으로 잘 제어됨을 확인할 수 있다. 이때 입력 전류의 THD는 3.25%이다. 그림 15-17은 전원 전압과 전원 주파수가 모두 왜곡되었을 때의 제어 특성을 보인다.

그림 15는 전원 전압의 왜곡만 보상된 경우이다. 전압 왜곡 보상으로 입력 전류의 왜곡은 감소되지만 주파수 불일치로 인해 위상오차를 갖게 되어 전류가 동상으로 제어되지 못함을 알 수 있다. 이때 입력 전류의 THD는 3.4%이고 입력 역률은 0.93이다. 그림 16은 왜곡된 전원 전압과 주파수 변동 모두를 제안된 방법으로 보상한 경우이다. 입력 전류의 정현적인 제어와 역률 개선을 확인할 수 있다. 이때 전류의 THD는 3.4%이고 역률은 0.98이다.

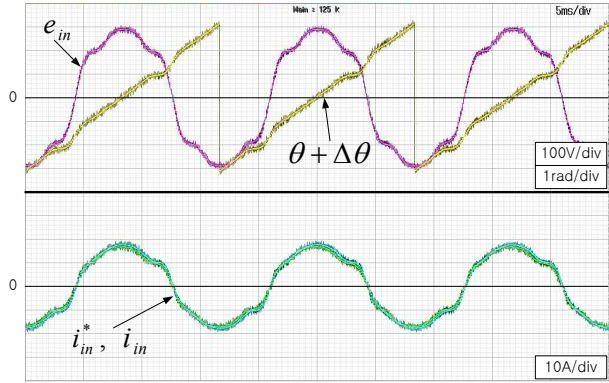


Fig. 10. Input current control under distorted source voltage.

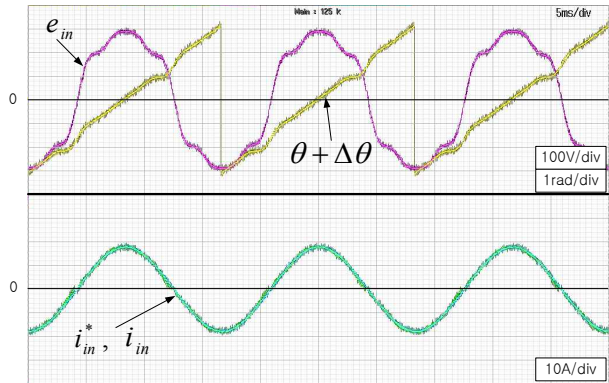


Fig. 11. Proposed input current control under distorted source voltage.

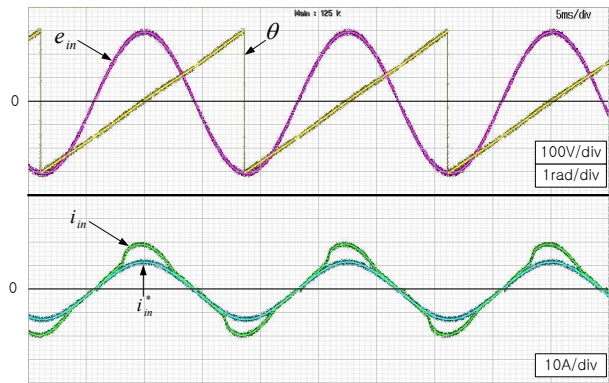


Fig. 12. Current control under source frequency variation.

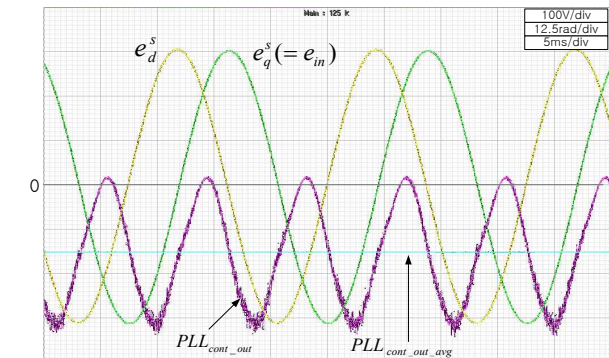


Fig. 13. SRFPLL controller output and d-q voltages.

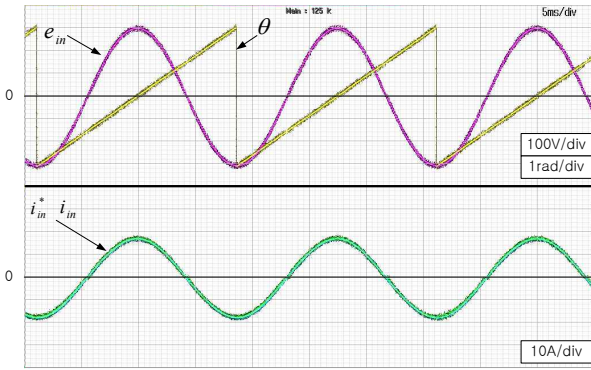


Fig. 14. Current control under compensated source frequency variation.

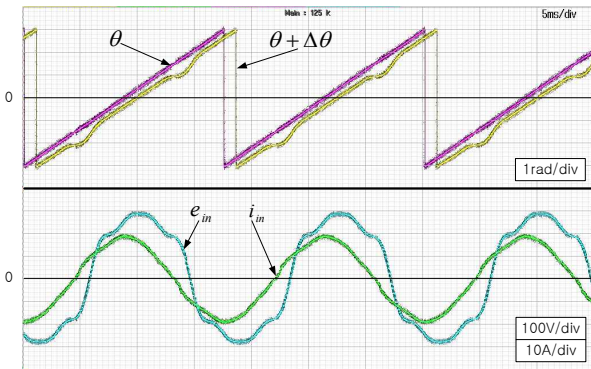


Fig. 15. Control under source voltage distortion and source frequency.

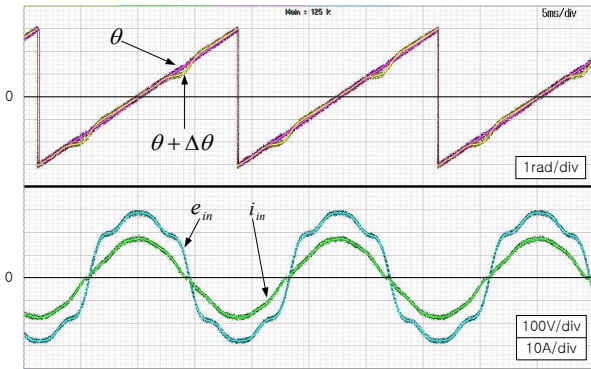


Fig. 16. Control under source voltage distortion and source frequency in compensated source frequency.

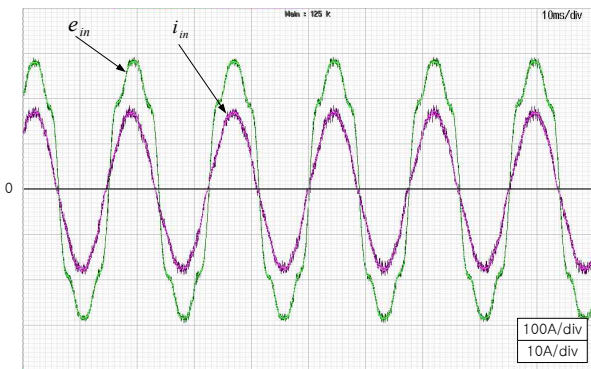


Fig. 17. Current control dynamics of proposed method under distorted source voltage and source frequency.

그림 17은 왜곡된 전원 전압 하에서 주파수 변동 시에 제안된 기법의 동특성을 보인다. 제안한 왜곡 보상기법으로 입력 전류의 정현적인 제어를 유지하고 주파수 변동의 발생 후 약 두주기 이내에 입력 전류와 전압의 위상지연이 사라짐을 확인할 수 있다.

### 5. 결론

본 논문에서는 왜곡된 전원 전압과 주파수 변동 시에 단상 PWM 컨버터의 향상된 전류 제어기법을 제안하였다. 전원 전압이 왜곡된 경우 제어위상각의 왜곡으로 인해 입력 전류에도 전원 전압과 동일한 고조파성분이 포함된다. 전원 주파수가 변동하는 경우에는 APF의 차단 주파수와 SRFPLL의 기준주파수가 전원 주파수와는 다르게 되어 동기좌표계 d축 전압의 왜곡이 발생되어 입력 전류의 제어 성능이 저하된다. 왜곡된 전원 전압 하에서 전압 왜곡 보상만을 적용하는 경우 전원 주파수의 변동은 위상 오차를 유발하게 된다. 본 논문에서는 위상각의 왜곡성분을 추출하여 동기좌표계 지령전류를 보상하는 기법과 전원 주파수의 변동을 검출하여 APF의 차단주파수와 SRFPLL의 기준주파수에 반영하는 보상 기법을 제안하여 왜곡된 전원 전압뿐만 아니라 전원 주파수 변동에 대해서도 우수한 전류제어 성능을 유지할 수 있도록 하였다. 제안한 기법을 적용한 경우 15%의 THD를 가진 전원 전압과 3Hz의 주파수 변동 하에서 입력 전류의 THD는 14.9%에서 3.4%로 IEEE std. 519에서 규제하는 5% 이내로 제어됨을 실험을 통해 확인하였다.

본 논문은 2014년도 강원대학교 학술연구조성비로 연구하였음.(관리번호-120141516)

### References

- [1] N. C. Park, H. S. Mok, J. K. Ji, and S. H. Kim, "Current compensation method of a three phase PWM converter under distorted source voltages," *Transactions of Korean Institute of Power Electronics*, Vol. 13, No. 5, pp. 352-359, Aug. 2008.
- [2] N. C. Park, H. S. Mok, and S. H. Kim, "Reduction of input current harmonics for three phase PWM converter systems under a distorted utility voltage," *Journal of Power Electronics*, Vol. 10, No. 4, pp. 428-433, Jul. 2010.
- [3] Liebert@GXT3TM 5000 & 6000VA RT230 Rack-Tower models Guide Specifications, Design Requirements, pp. 4-5, 2013.

- [4] C. H. Ann and S. H. Kim, "The control of a single-phase PWM converter under a frequency variation in a power grid," *Journal of Telecommunications and Information*, Vol. 19, pp. 11-14, 2015.
- [5] R. Zhang, M. Cardinal, P. Szczesny, and M. Dame, "A grid simulator with control of single-phase power converters in dq rotating frame," in *Conf Rec. IEEE PESC*, pp. 1431-1436, 2002.
- [6] S. H. Kim, *Motor Control - DC, AC, BLDC*, Ch. 7, Bogdoo, Aug. 2014.
- [7] U. A. Miranda, L. Rolim, and M. Aredes, "A DQ synchronous reference frame current control for single-phase converters," in *Conf Rec. IEEE PESC*, pp. 1377-1381, 2005.
- [8] H. H. Hwang and J. W. Choi, "Performance improvement of single-phase PLL control using state observer," *Transactions of Korean Institute of Power Electronics*, Vol. 14, No. 2 pp. 96-104, Apr. 2009.
- [9] S. J. Lee, J. G. Kang, and S. K. Sul, "A new phase detecting method for power conversion systems considering distorted conditions in power system," in *Conf Rec. IEEE IAS*, pp. 2167-2172, 1999.



#### **안창헌(安昌憲)**

1987년 7월 28일생. 2013년 강원대 전기전자공학과 졸업. 2015년 동 대학원 전기전자공학과 졸업(석사). 2015년~현재 (주)이온부설연구소 연구원.



#### **김상훈(金相勳)**

1964년 9월 11일생. 1987년 서울대 전기공학과 졸업. 1989년 동 대학원 졸업(석사). 1994년 동 대학원 전기공학과 졸업(공박). 1994년~1996년 대우중공업 철도차량 연구소 선임연구원. 1997년~현재 강원대 전기전자공학부 교수. 당 학회 편집이사.