

## 고전압 Field Stop IGBT의 최적화 설계에 관한 연구

안병섭<sup>1</sup>, 장란향<sup>2</sup>, 류 용<sup>2</sup>, 강이구<sup>2,a</sup>

<sup>1</sup> 극동대학교 일반대학원 정보통신학과

<sup>2</sup> 극동대학교 일반대학교 에너지반도체학과

### The Optimal Design of High Voltage Field Stop IGBT

Byoung-Sup Ahn<sup>1</sup>, Zhang Lanxiang<sup>2</sup>, Liu Yong<sup>2</sup>, and Ey Goo Kang<sup>2,a</sup>

<sup>1</sup> Department of Information & Telecommunication, Far East University, Eumseong 369-700, Korea

<sup>2</sup> Department of Energy Semiconductor Engineering, Far East University, Eumseong 369-700, Korea

(Received July 19, 2015; Accepted July 24, 2015)

**Abstract:** Power semiconductor device has a very long history among semiconductor, since the invention of low-pressure bipolar transistor 1947, and so far from small capacity to withstand voltage-current, high-speed and high-frequency characteristics have been developed with high function. In this study, the PWM IC Switch to the main parts used in IGBT (insulated gate bipolar transistor) for the low power loss and high drive capability of the simulator to Synopsys' T-CAD used by the 1,700 V NPT Planar IGBT, 1,700 V FS was a study of the Planar IGBT, the results confirmed that IGBT 1,700 V FS Planar is making about 11 percent less than the first designed NPT Planar IGBT.

**Keywords:** Power device, IGBT, Power switching, Breakdown voltage, Field stop

#### 1. 서 론

70년대에서 성능이 우수한 자동 전력 전자 스위칭 소자 GTR (giant transistor), GTO (gate turn off thyristor), MOSFET (metal oxide semiconductor field effect transistor), IGBT (insulated gate bipolar transistor) 등이 널리 사용되고 있다 [1,2]. 파워 반도체 소자는 반도체 중에서도 매우 오랜 역사를 가지고 있으며, 1947년 바이폴라 트랜지스터의 발

명 이후 저내압, 소용량에서 출발해 현재까지 고내압, 대 전류, 고속 고주파, 그리고 고기능화 특성으로 발전 되어 왔다 [3-5].

본 연구에서는 모든 산업 분야에 걸쳐서 폭넓게 활용되고 있는 IGBT 소자(insulated gate bipolar transistor)의 대한 낮은 전력손실과 높은 구동능력을 위하여 소자 및 공정 시뮬레이터인 T-CAD를 이용하여 1,700 V급 non-punch through IGBT, 1,700 V 급 field stop IGBT에 대하여 연구를 하였다.

a. Corresponding author; [keg@kdu.ac.kr](mailto:keg@kdu.ac.kr)

#### 2. 실험 방법

##### 2.1 IGBT 구조 및 설계 변수 설정

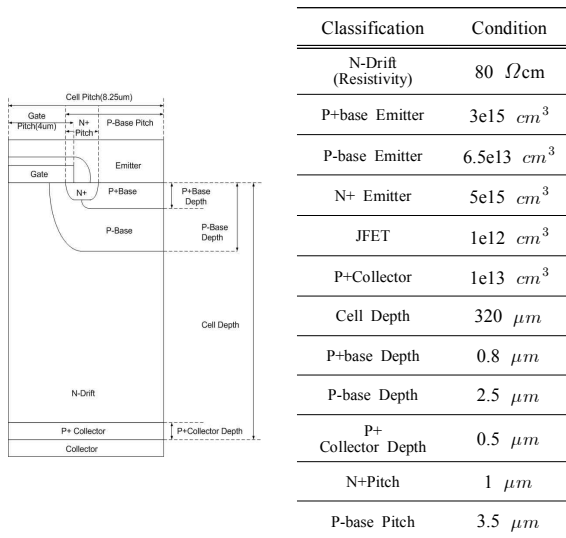


Fig. 1. Design parameter of 1,700 V NPT IGBT.

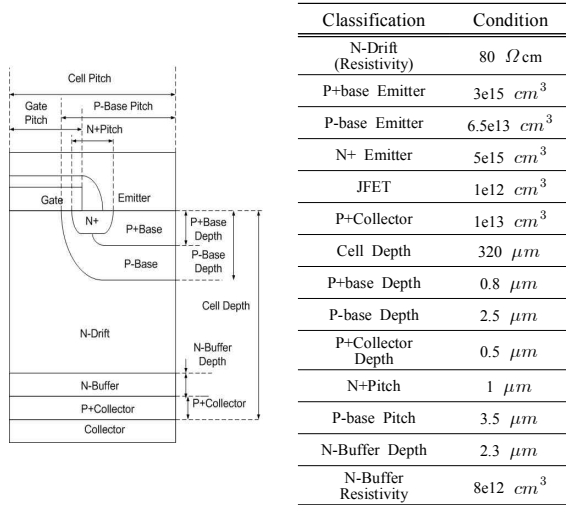


Fig. 2. Design parameter of 1,700 V FS IGBT.

본 논문에서 제시하는 1,700 V급 플래너 NPT (non-punch through) IGBT와 1,700 V급 필래너 FS (field stop) IGBT를 설계하여 전기적 특성 분석을 진행하였다. 파워 반도체 소자의 문턱전압은 턴-온 되는 것을 방지하기 위해 외부 회로의 원치 않는 펄스로 인해 1,700 V 항복전압과 4.5 V 문턱전압인 소자를 목표로 설계하였으며 NPT IGBT와 FS IGBT구조를 설계한 후에 이 두 구조를 비교 분석하였다. 그림 1, 2에서는 NPT IGBT와 FS IGBT의 기본 구조를 보여주고 있다.

1,700 V급 NPT IGBT와 FS IGBT의 특성을 비교하

기 위해서 항복전압의 가장 큰 영향을 주는 N-드리프트의 깊이와 N-드리프트의 농도에 따른 시뮬레이션을 진행하였다. 이 실험을 통하여 시뮬레이션의 오차율인 20%를 감안하여 1,700 V의 20%인 340 V를 합한 2,040 V로 항복전압을 결정하고 항복 특성과 온-상태 전압강하의 trade-off 관계를 확인하였다.

### 3. 결과 및 고찰

#### 3.1 NPT IGBT 설계에 따른 시뮬레이션 결과

##### 3.1.1 Cell depth에 따른 항복전압과 온-상태 전압강하 특성

실험을 위해 셀 깊이를 270 μm에서 320 μm까지 변화를 주어 시뮬레이션을 진행하였으며 결과를 표와 그림으로 나타내었다. 셀 깊이에 따른 항복전압과 온-상태 전압강하 같이 증가하는 것을 볼 수 있었다. 실험 결과 1,700 V NPT IGBT 설계를 위하여 시뮬레이션과 공정상의 오차인 20%를 고려하여 항복전압이 2042.72 V, 온-상태 전압강하 3.41941인 cell depth 300 μm 인 크기를 선정하였다. 이와 같은 결과는 그림 3에서 나타내어 주고 있다.

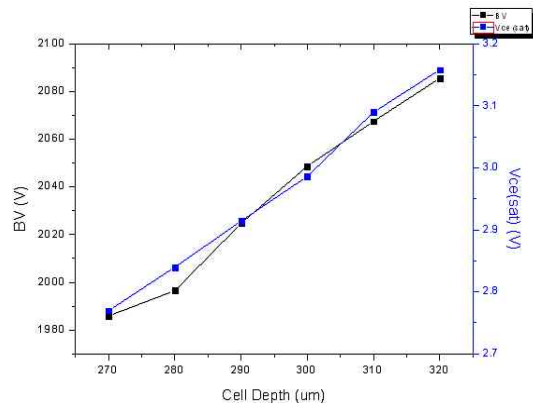


Fig. 3. The breakdown voltage of NPT IGBT according to cell depth.

##### 3.1.2 P-base 농도에 따른 문턱전압과 온-상태 전압강하 특성

문턱전압의 영향에 가장 많이 미치는 설계 및 공정 변수는 P-base 영역의 농도이다. 실험하는데 있어서

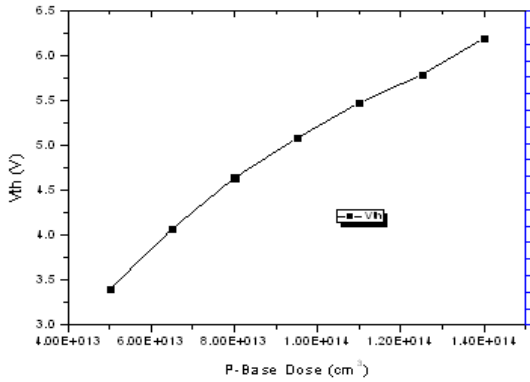


Fig. 4. The on state voltage drop of NPT IGBT according to P-base concentration.

주의해야 할 점으로 P-base 영역의 농도의 변화로 인하여 래치-업이 발생하게 되는데 20 V까지 래치-업이 발생하지 않는 시점을 목표로 시뮬레이션을 진행하였다.

P-base 영역의 농도는 3.5×10<sup>13</sup> cm<sup>-3</sup>에서 9.5×10<sup>13</sup> cm<sup>-3</sup>까지 진행을 하여 문턱전압과 온-상태전압의 변화를 주어 실험 결과를 그림 4에서 보여주고 있다.

### 3.2 Planer type FS IGBT 설계 및 실험

#### 3.2.1 Cell depth에 따른 항복전압과 온-상태 전압 강하 특성

1,700 V NPT IGBT 설계기술을 토대로 FS IGBT의 설계를 진행하였다. 앞서 설계한 NPT IGBT의 공핍층을 제외한 여유 N drift층의 두께는 22 μm이기 때문에 FS IGBT에서는 두께가 277 μm 이하를 만족하게끔 설계를 하였다.

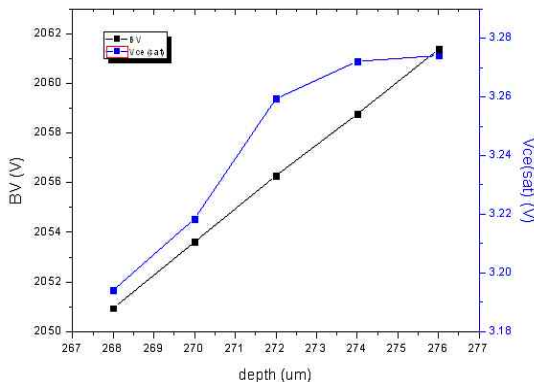


Fig. 5. The breakdown voltage and on state voltage drop of Field Stop IGBT according to cell depth.

1,700 V급 FS타입은 NPT IGBT의 resistivity 80 Ω cm인 상태에서 셀 깊이의 두께는 감소시키고, 문턱전압과 항복전압은 같은 상태에서 V<sub>CE,SET</sub>의 감소를 목표로 정하고 진행을 하였다. 1,700 V FS IGBT 설계를 위하여 resistivity 80 Ωcm인 상태에서 셀 깊이 240 μm ~ 277 μm까지 진행을 하여 결과를 그림 5에 나타냈다.

#### 3.2.2 N-buffer의 농도와 두께에 따른 설계

FS IGBT를 구현하기 위해 이루어진 N 버퍼 층은 실험을 하기 위해 균일한 농도를 가짐과 동시에 두께 2.5 μm를 설정하여 진행을 하고, N 버퍼의 농도는 6×10<sup>12</sup> cm<sup>-2</sup> ~ 9×10<sup>12</sup> cm<sup>-2</sup>의 dose량의 변화를 가지면서 실험을 진행하였으며, 시간은 60s ~ 240s까지 진행을 하였다.

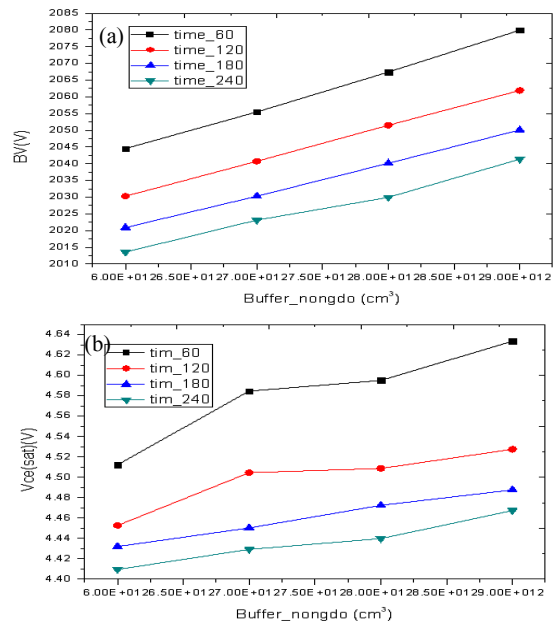
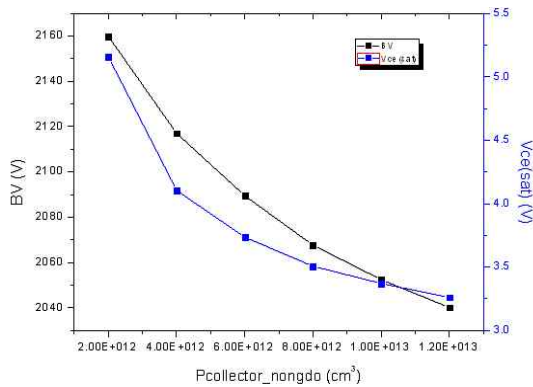


Fig. 6. The breakdown voltage and on state voltage drop of field stop IGBT according to concentration of n+ buffer (a) breakdown voltage and (b) on state voltage drop.

#### 3.2.3 P+ collector 농도에 따른 항복전압과 온-상태 전압강하 특성

다음 실험은 P+collector 농도는 dose량 2×10<sup>12</sup> cm<sup>-2</sup> ~ 1.2×10<sup>13</sup> cm<sup>-2</sup>까지 변화시켜 진행을 하였으며, 소자 시뮬레이션을 토대로 항복전압과 온 상태 전압강하의 변화를 분석하였다.



**Fig. 7.** The breakdown voltage and on state voltage drop of field stop IGBT according to concentration of p+ collector.

**Table 5.** The comparison of 1,700 V NPT IGBT and filed stop IGBT.

	Depth (um)	Vth (V)	Breakdown Voltage(V)	Vce(sat) (V)
Planar Type NPT IGBT	300	5.6916	2048.27	2.18205
Planar Type FS IGBT	268	5.7521	2052.51	2.1735

실험 결과 P+ collector에서 나오는 홀의 주입효율이 매우 작아지고 전도도 변조 효과가 감소하게 되면서 온 상태 전압강하가 매우 커지게는 것을 확인하였고, 온 상태 전압 강하를 줄이면서 항복전압도 증가시키기 위해서 N buffer의 농도와 두께의 최적점을 찾기 위한 시뮬레이션을 진행하여 그 결과를 표 5에서 보여주고 있다.

#### 4. 결론

본 연구에서는 1,700 V NPT IGBT와 1,700 V FS IGBT를 설계한 결과 NPT IGBT의 비해 약 11%가 작게 형성되는 것을 확인하였다. 또한 실험을 통해서 cell 크기에 따라서 항복전압과 온-상태 전압강하 분석을 하여 cell 크기가 커질수록 드리프트 영역이 커짐으로써 항복전압은 상승하지만 온 상태 전압강하는 상승하여 서로 간에 트레이드 오프관계를 확인하였다. 공통적으로 트레이드 오프관계를 갖기는 하지만 FS IGBT의 성능이 좋음과 동시에 열 특성이 상대적으로 우수해 전기자동차 및 신재생에너지 사업 등에 충분히 활용할 수 있을 것으로 판단된다.

#### REFERENCES

- [1] E. G. Kang and M. Y. Sung, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **15**, 758 (2002).
- [2] T. J. Nam, H. S. Chung, and E. G. Kang, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **24**, 713 (2011).
- [3] Malvino, A. Paul, Bates, and J. David, *Electronic Principles* (McGraw-Hill College, 2006)
- [4] Gates and D. I. Earl, *Introduction to Electronics 4/E Hardcover* (Delmar, 2001)
- [5] S. S. Kyoung, J. H. Seo, Y. H. Kim, J. S. Lee, E. G. Kang, and M. Y. Sung, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **22**, 12 (2009).