

비대칭 전극구조가 교류형 기체 방전의 발광효율에 미치는 영향

The Effect of Asymmetric Electrode Structure on the Emission Efficiency in ac Gas Discharge

서정현* · 신범재*
(Jeong-Hyun Seo · Bhum-Jae Shin)

Abstract - In ac discharge, emission efficiency shows an time-varying characteristics during discharge. The phenomenon is caused by the potential distribution changes during the discharge, which indicates that a specific potential distribution can contribute to a high improvement of the emission efficiency. To create an artificial environment for a potential distribution favorable to emission efficiency, we used the asymmetric electrode structure and proved the capability. Our results showed that the ratio of the area of anode to cathode became larger, the emission efficacy was greatly improved.

Key Words : Asymmetric structure, Gas discharge, Efficiency

1. 서론

기체방전의 광학적 특성을 이용하는 소자들에 있어서, 광 효율을 높이는 것은 가장 중요한 과제 중에 하나로서 그동안 많은 연구가 진행되어 왔다. 광 효율 향상의 주요 메커니즘은 전체 방전에너지 중에 전자가 획득하는 에너지의 비율(ρ_1)을 높이는 것과 전자가 얻은 에너지가 여기종을 생성하는데 사용되는 비율(ρ_2)을 높이는 두 가지 측면에서 접근해 볼 수 있다[1]. 방전 변수에 따라서 ρ_1 에 영향이 큰 변수가 있고, ρ_2 에 영향이 큰 변수가 있으며, 둘 모두에 영향을 미치는 변수도 있다. 가스 조성비를 바꾸는 방법은 ρ_1 과 ρ_2 를 모두 향상시키는 방법으로서, 비교적 용이하게 적용이 가능하기 때문에 많은 노력을 통해 좋은 성과를 거뒀다[2]. 방전소자의 구조를 바꾸는 것 중에 효율 향상에 가장 유리한 것은 전극의 간격을 바꾸는 것이다[3]. 전극 간의 거리가 멀어지게 되면 발광효율이 좋은 양광주 영역이 넓어지게 되어, 광 효율에 매우 유리한 형태가 된다. 하지만 전극 간격을 길게 하는 것은 구동전압을 상승시키는 제약이 있어 적용에 한계가 있다. 방전 소자의 구조와 가스조성 이외에도 구동펄스를 최적화함으로써 효율을 향상시키는 방법들이 있다[4][5]. 특히 초세폭 펄스를 사용하는 방법은 방전형성 중에 이온들의 에너지 획득을 최소화하기 위해서 수백 ns 수준의 펄스를 인가하여 방전을 발생시키는 것이다[5]. 이 방법은 이온들이 음극에 도달하기 전에 전압펄스를 끊음으로써 이온들의 에너지 획득을 최소

화하기 때문에 이차전자방출에 의한 방전유지 메커니즘이 작용하기 힘들게 되므로 구동전압이 매우 크게 상승하는 문제점이 있지만, 다른 방법들에 비해 ρ_1 의 값을 극대화시켜 매우 높은 효율을 달성하게 한다[6].

본 논문에서는 이러한 효율향상 방법 이외에도 효율을 높일 수 있는 새로운 변수를 찾는데 초점을 두고 연구를 진행하였다. 기존의 효율 향상의 메커니즘을 설명하는 논문을 보면, 교류형 방전의 경우에 방전이 진행되는 시간에 따라서 방전효율이 크게 변화하는 것을 관찰할 수 있다[1]. 같은 가스조성비와 구조를 가짐에도 시간에 따라서 방전의 효율이 달라진다는 것은 방전 중에 하전입자들의 존재가 공간전계를 변화시키고, 어떤 특수한 형태의 공간전계 모양은 방전의 효율을 높일 수 있다는 것을 의미한다.

본 논문에서는 교류형 방전의 시간에 따른 효율 변화를 살펴 보고, 효율 향상이 되는 원인을 해석함으로써, 방전의 광 효율을 높이는 새로운 구조적인 변수에 대해서 탐구해 보고자 한다.

2. 수치해석 모델

본 연구에서는 PDP의 방전 해석을 위해 일반적으로 사용되는 LFA(Local Field Approximation) 모델을 채택하였으며, 사용된 모델의 상세한 설명은 참고문헌[7]에 자세히 기술되어 있다. LFA 모델은 PDP의 양극 상에 발생하는 줄무늬(striation) 현상을 설명하지 못하는 한계가 있으나, 가스 혼합 효과, 방전 역학 및 구조 최적화 등을 해석하는 효과적인 모델로 많이 사용되어 왔다[7].

수치해석에서 사용된 방전 조건은 PDP와 유사한 미소 방전 조건이며, 500 Torr 압력을 갖는 Ne-Xe(5%) (1-dim)와 400Torr Ne-Xe(7%) (2-dim)의 혼합기체를 사용하였다. 전극 구조는 전극간 간격이 매우 짧은 대향형 전극구조이며, 양극과 음

* Corresponding Author : Dept. of Electronics Engineering,
Incheon National University, Korea.

E-mail: pdpsunya@inu.ac.kr

* Dept. of Electrical Engineering, Sejong University, Korea.

Received : February 05, 2015; Accepted : March 30, 2015

극 표면에 유전체가 도포되어 있는 전형적인 유전체 장벽 방전 (Dielectric Barrier Discharge)의 조건에서 방전 해석을 수행하였다. 이차전자방출계수는 Ne이온에 대해서는 0.3, Xe이온에 대해서는 0.03을 사용하였다. 본 연구에서 방전 효율의 지표로 기술하는 인자는 아래 식 (1)과 같다.

$$\text{발광효율} \propto \rho = \frac{W_{exi}}{W_{tot}} = \frac{W_{ele}}{W_{tot}} \times \frac{W_{exi}}{W_{ele}} = \rho_1 \times \rho_2 \quad (1)$$

$$\rho_1 = \frac{W_{ele}}{W_{tot}}: \text{전자의 에너지 획득 효율}$$

$$\rho_2 = \frac{W_{exi}}{W_{ele}}: \text{전자가 여기종 생성에 에너지를 소비하는 비율}$$

W_{tot} = 전체 인가 에너지

W_{ele} = 전자가 획득한 에너지

W_{exi} = 여기종 생성에 소비된 에너지

3. 수치해석 결과

시간에 따른 방전 효율의 변화를 고찰하기 위하여 교류형 구조에 대해 1차원 수치해석을 수행하였다. 1차원 수치해석에서 유

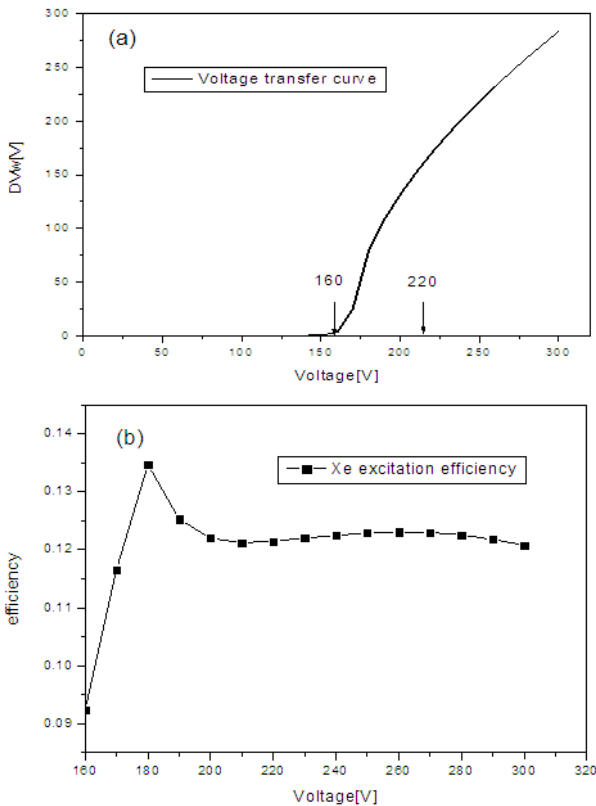


그림 1 1차원 수치해석 결과 (a) 벽전압 전달 곡선, (b)전압에 따른 방전 효율

Fig. 1 numerical results in 1-dim(a)voltage transfer curve (b) discharge efficiency as a ftn. of voltage

전체 두께는 10 μ m, 전극간격은 140 μ m로 설정하였다. 그림 1 (a)에 수치해석을 통해 얻어진 벽전압 전달곡선을 나타내었다. 벽전압 전달 곡선은 DBD형 방전에서 인가전압과 유전체 표면에 쌓이는 벽전압의 관계를 나타내는 곡선으로 교류방전의 동작점을 설명하기 위해 많이 사용된다. 그림 1(a)에서 볼 수 있듯이, 전압이 약 160V 부근에서는 벽전압 형성이 수 V 미만의 미약한 방전이 형성되며, 200V 이상의 전압에서는 벽전압이 충분히 형성됨을 알 수 있다. 그림 1 (b)에 전압에 대한 방전 효율을 나타내었다. 160V~180V의 전압 영역에서는 효율이 크게 증가하다가 180V~200V의 전압 영역에서는 효율이 감소하게 된다. 그러나 200V 이상의 전압 영역에서는 전압의 증가에 따라 방전 효율이 크게 변화하지 않음을 알 수 있다.

그림 2 (a)와 (b)에 160V와 220V의 전압조건에서 방전 시간에 대한 방전효율 특성 변화를 나타내었다. 방전이 발생하는 시간은 전압 조건에 따라 달라지는데 160V의 경우 1 μ s, 220V의 경우는 0.2 μ s이내에 방전에 종료되었다. 그림 2(a)를 보면 시간에 따라 ρ_1 과 ρ_2 의 변화가 거의 없다(0.05 μ s 이하에서는 초기값으로 주어진 초기 입자분포가 안정화가 진행되는 부분임).이때에 UV 출력을 보면 거의 존재하지 않아 방전이 매우 미약함을 알 수 있다. 반면에 그림 2(b)에서 보면 방전 초기에는 ρ_1 이 0.25 정도의 값을 갖다가 시간이 지나면서 ρ_1 이 점점 증가하며, 방전이 크게 일어나는 시점인 0.12 μ s 정도까지는 0.4 이상의 값을 유지하다가 그 이후에는 다시 감소함을 알 수 있다. ρ_2 는 약간의 변화는 있지만 전체적으로 0.4 정도의 값을 유지하고 있는 것을 알 수 있다.

시간에 따른 전자의 에너지 획득효율(ρ_1)은 방전 형성 과정에서 형성되는 공간상의 전위 분포에 크게 영향을 받을 것은 자명하다. 따라서 시간에 대한 공간 전위 분포를 해석하여, 그림 3 (a)와 (b)에 나타내었다. 그림 3(a)에서 보듯이, 160V의 전압 조건에서는 초기의 선형분포가 시간에 따라 거의 변화하지 않음을 볼 수 있다. 이것은 160V의 전압조건에서는 미약한 방전으로 공간전하 밀도가 매우 낮아서 전위분포에 영향을 미치지 못한다는 것이다. 그러나 그림 3(b)에서 보듯이 220V의 경우에는 초기의 선형적 전위분포가 방전 과정에서 형성되는 음극쉬스에 의한 강한 비선형적인 분포로 변화됨을 알 수 있다. 따라서 그림2와 그림3의 결과를 통해서 효율향상을 위한 효과적인 방전 환경을 확인할 수 있다. 즉, 그림 3 (b)에서와 같이 비선형 전위 분포를 갖는 경우가 그림 3 (a)의 선형적인 전위 분포를 갖는 경우에 대해서 매우 높은 방전 효율을 갖는다는 것이다.

Boeuf 그룹은 음극쉬스 영역에서 ρ_1 은 Townsend의 γ 값(이차 전자방출계수)에 의해 결정된다는 것을 보고하였으며, 또한 양광주 영역에서는 전자와 이온의 이동도 차이에 의해 전자에 의한 전류가 대부분 흐르기 때문에, ρ_1 이 거의 1에 수렴한다는 것을 보고하였다[8]. 그림 2와 3의 결과는 양광주영역이 효과적으로 형성되는 그림 3(b)의 강한 비선형적 전위 분포가 그림 3 (a)의 선형적인 전위 분포에 비해 높은 ρ_1 을 갖게 되어 효율이 향상됨을 알 수 있다. 결론적으로, 방전 효율 향상을 위해서는 ρ_1 이 작은 음극쉬스에서의 에너지소비를 줄이고, ρ_1 이 큰 양광주의 에너지 소비를 높이는 것이 매우 효과적이며, 이는 비선형적 공간 전

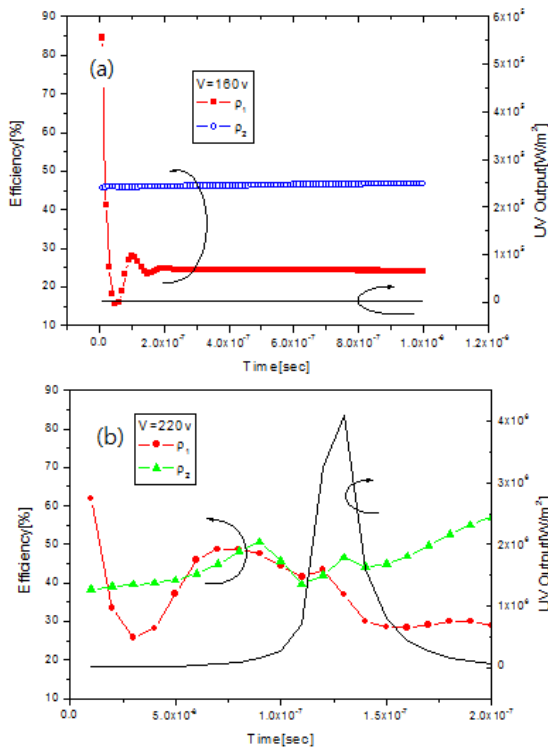


그림 2 시간에 따른 효율 변화 (a)160V, (b)220V
Fig. 2 Efficiency variation by time (a)160V, (b)220V

위 분포와 매우 밀접한 관계를 가짐을 알 수 있다.

그림 3(a)의 160V의 경우와 같은 선형적인 전위분포에서는 Boeuf 그룹의 분석과 같이 이온에 의한 높은 에너지 손실과 γ (이차전자방출계수) 값에 의해 제한되는 낮은 ρ_1 값을 가질 수밖에 없다. 그러나 그림 3(b)와 같이 비선형 분포를 갖게 되면, 음극위스와 양광주라는 서로 다른 ρ_1 값을 갖는 두 개의 영역이 존재하게 되고, 양광주 영역의 ρ_1 이 1에 가까워지므로 전체적인 ρ_1 값이 커지게 된다. 효율이 높은 양광주 영역만 존재할 수는 없기 때문에, 음극위스 영역을 최소화하고, 양광주 영역의 전계를 극대화하는 구조가 되는 것이 효율향상에 바람직할 것이다. 이러한 관점에서, 비선형적 공간 전계 분포가 전자의 에너지획득 효율을 향상시킬 수 있는 효과적인 구조임은 명확하다. 하지만 일반적인 방전구조에서는 양광주 영역의 전계를 제어하기 어렵고, 전계가 매우 약하므로 이를 강화시킬 수 있는 구조가 필요하다.

본 연구에서는 공간적인 비선형 전위분포를 형성할 수 있는 비대칭적인 전극구조를 고려하였다. 그림4와 같이 두 전극이 서로 마주보는 원통형 방전구조에서 전극의 면적을 변경하여 공간 전위의 분포에 변형을 주었다. 수치해석 조건은 표 1에 나타내었다. 표 1의 k는 양극의 면적을 음극의 면적으로 나눈 면적비로서, 본 연구에서는 k= 0.01, 0.25, 1, 4 및 100에 대해 수치 해석을 수행하였다. 그림 5에 k=1, 100, 0.01에 대한 전극면적의 비대칭성에 의한 공간 전위 분포의 변화를 나타내었다. 세 가지 조건에 대하여, 동일하게 300V의 전압을 인가하였고, 공간전하의

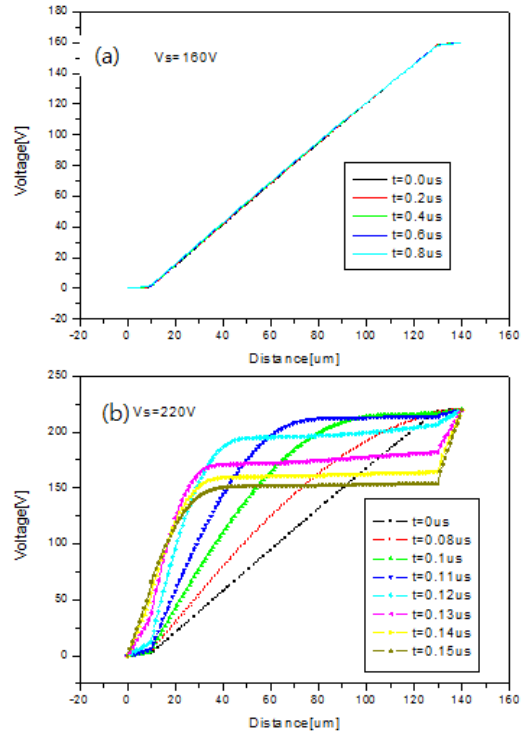


그림 3 시간에 따른 전위 변화 (a)160V, (b)220V
Fig. 3 Potential variation by time (a)160V, (b)220V

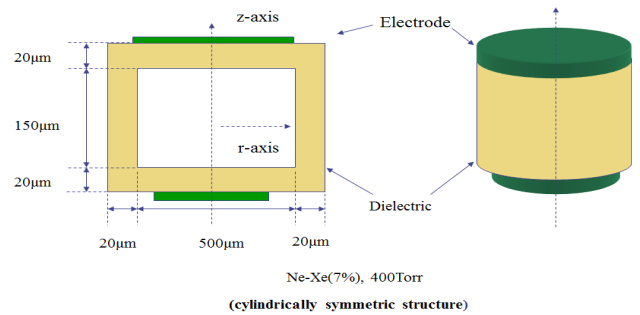


그림 4 원통형 방전소자의 구조와 상세 스펙
Fig. 4 cross-section view and detailed specification of cylindrical discharge device

표 1 수치해석에 사용된 조건

Table 1 The conditions used in the numerical analysis

no.	음극 반지름(rC)	양극 반지름(rA)	면적비 $k, (rA/rC)^2$
1	250µm	25µm	0.01
2	125µm	25µm	0.25
3	250µm	250µm	1
4	25µm	125µm	4
5	25µm	250µm	100

영향을 배제하기 위하여 방전이 발생하기 전에 전위분포를 얻었다. 그림 5(a)의 $k=1$ (음극과 양극의 면적이 동일한 경우)인 경우, 전극 면적이 동일하기 때문에 전극의 가장자리 부분을 제외하고는 등전위면이 전극면과 평행하게 형성됨을 알 수 있다. 따라서 $r=0$ 인 중심축의 전위변화는 선형적인 변화를 갖게 된다. 그림 5(b)의 $k=100$ (양극면적이 음극면적보다 100배 큰 경우)의

경우에는, 양극의 면적이 음극에 비해서 매우 크기 때문에 방전 공간의 전위분포에 양극의 영향이 지배적으로 나타난다. 따라서 음극을 중심으로 동심원 형태의 등전위면이 형성되게 된다. 이 경우에 $r=0$ 인 중심축의 전위 변화는 선형적이 아니라 양극으로 갈수록 전위변화가 조금씩 완화되는 형태의 형상을 하게 된다. 반면에 그림 5 (c)의 $k=0.01$ (음극면적이 양극면적보다 100배 큰 경우)인 경우, 음극의 영향이 지배적이 되므로 공간 전위분포는 양극을 중심으로 동심원 형태의 등전위면이 형성된다. 따라서 $r=0$ 인 중심축에서는 음극에서 양극으로 갈수록 전위변화가 더 커지는 형태의 분포를 갖게 된다.

그림 6에 전극면적비와 인가전압의 변화에 대한 휘도와 효율 특성을 나타내었다. 휘도의 경우에는 전체전극 면적(음극면적 + 양극면적)이 클수록 높게 나타나며, 이는 전체 전극 면적이 증가하면 방전 영역이 증가하기 때문이다. 그러나 주목할 점은 그림 6 (b)에서 k 가 증가할수록 효율이 증가하는 현상이다. 이것은 양극 면적이 음극 면적에 비해 커지는 경우 효율이 향상되며, 반대로 음극의 면적이 양극에 비해 작은 경우에는 효율이 감소함을 의미한다.

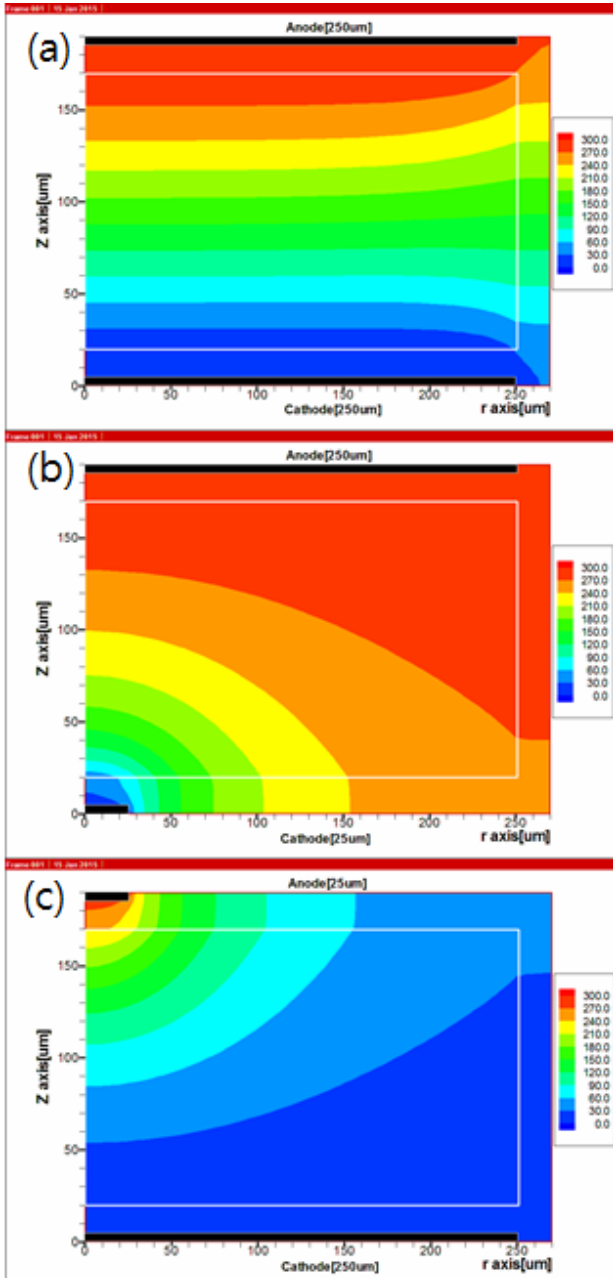


그림 5 300V 인가 시에 공간전위 분포 (a) $k=1$, (b) $k=100$, (c) $k=0.01$

Fig. 5 Potential distribution at 300V (a) $k=1$, (b) $k=100$, (c) $k=0.01$

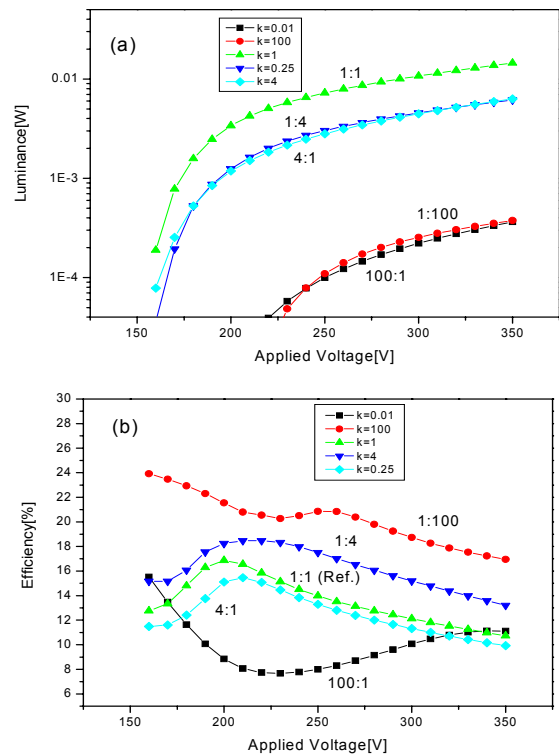


그림 6 전압에 따른 휘도와 효율 변화 (a) 휘도, (b)효율

Fig. 6 Variation of (a) luminance and (b) efficiency as a fn. of voltage

이러한 전극면적의 비대칭성에 의해 발생하는 효율 변화를 해석하기 위해 전압에 따른 ρ_1 과 ρ_2 의 변화를 분석한 결과를 그림 7에 나타내었다. 그림 7 (a)에서, ρ_1 은 방전이 미약한 낮은 전압 영역을 제외하면 전체적으로 k 가 클수록 증가함을 알 수 있다.

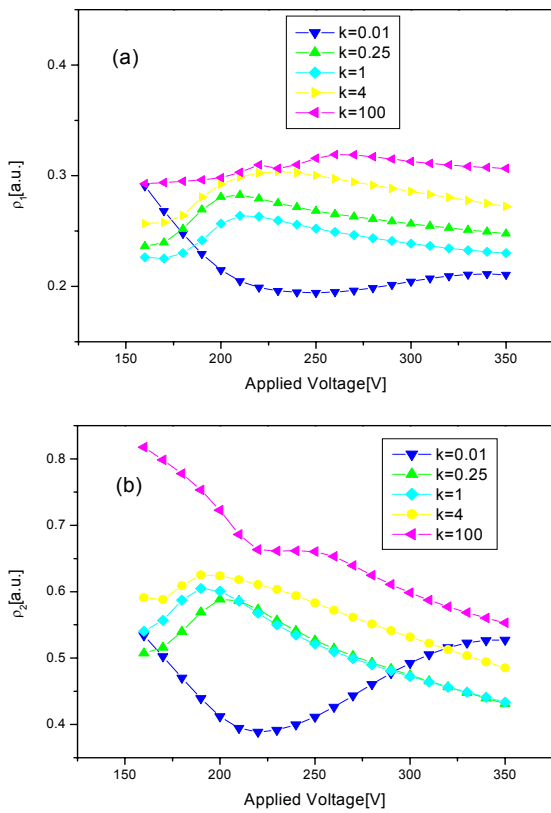


그림 7 전압에 따른 ρ_1 과 ρ_2 의 변화 (a) ρ_1 , (b) ρ_2
Fig. 7 Variation of ρ_1 and ρ_2 as a function of voltage
 (a) ρ_1 , (b) ρ_2

또한, 그림 7 (b)에서, ρ_2 는 k 가 매우 작은 경우를 제외하면 ρ_1 과 비슷한 경향을 나타낼 수 있다. 결론적으로 그림 7 (a)와 (b)의 결과로부터, k 의 증가에 따른 효율의 향상은 ρ_1 과 ρ_2 의 증가에 기인함을 알 수 있다.

앞서 1차원 수치해석 결과에서 설명한 것처럼, 방전 효율은 공간 전위분포와 밀접한 관계를 가지고 있다. 그림 8 (a), (b)와 (c)에 각각 $k=1, 100$ 및 0.01 의 경우에 대해, $300V$ 의 전압을 인가한 경우 중심축($r=0$)에서 시간에 따른 전위분포 변화를 나타내었다. 그림 8(a) ($k=1$)의 경우에는 그림 3(b)와 같이 선형적인 전위분포가 방전이 진행되면서 효율에 유리한 구조로 바뀌고 있다. 그림 8(b) ($k=100$)의 경우에는, 그림 5(b)에서 설명한 것처럼, 방전의 초기부터 전위분포가 방전효율 향상에 유리한 형태로 형성됨을 알 수 있다. 이는 양극 면적이 매우커서 공간적인 전위변화가 초기부터 비선형적인 형상을 하고 있고, 방전이 진행되면서도 양광주 영역의 전위차가 $k=1$ 인 경우보다 크게 형성되어 양광주 영역에서 에너지 소비 비율을 높일 수 있는 형태를 유지하고 있음을 의미한다. 또한, 음극의 면적이 작기 때문에 ρ_1 이 작은 음극 쉬스 영역을 최소화하기 때문에 방전 효율이 매우 향상되게 된다. 그림 8(c) ($k=0.01$)의 경우에는 그림 8(b)와 반대로 양극에 가

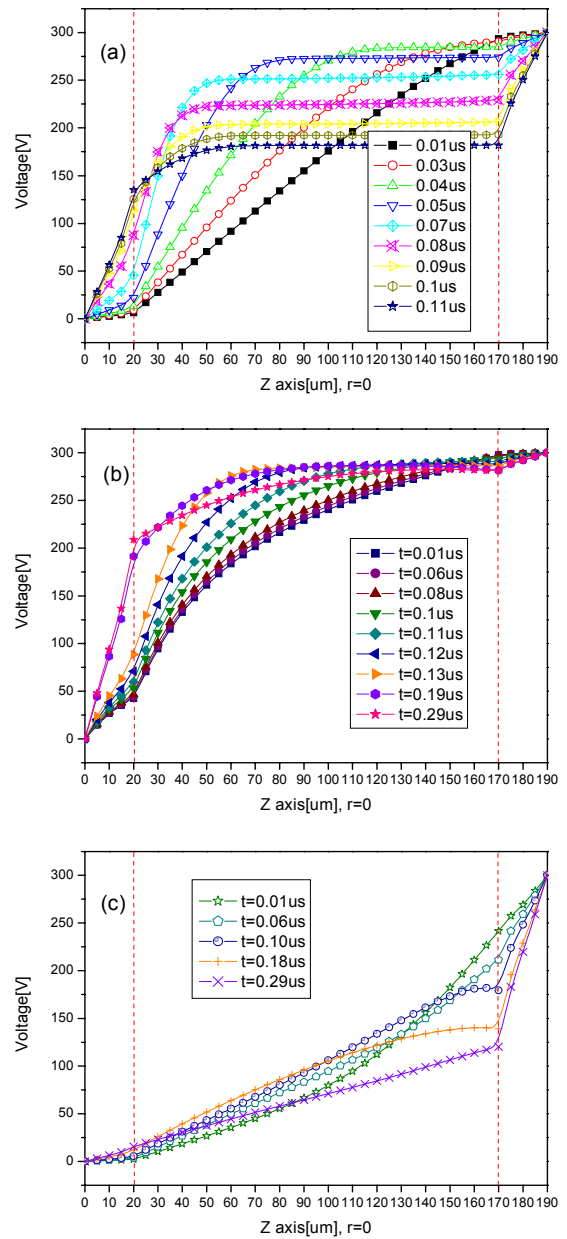


그림 8 $r=0$ 인 중심축 상에서 공간전위 분포의 시간 변화
 (a) $k=1$, (b) $k=100$, (c) $k=0.01$
Fig. 8 Potential variation at $r=0$ by time
 (a) $k=1$, (b) $k=100$, (c) $k=0.01$

가워지면서 전위가 크게 상승하는 형태를 하고 있다. 이런 형태에서는 음극의 면적이 양극에 비해서 매우 크기 때문에 매우 많은 양의 이온들이 생성되어야 음극쉬스가 형성될 수 있다. 따라서 음극 면적이 증가하는 경우에는, 음극쉬스 형성을 위한 이온 에너지 손실 및 음극쉬스 영역의 증가 때문에 양극의 면적의 증가에 따른 효율 향상 효과가 나타나지 못하는 것으로 판단된다.

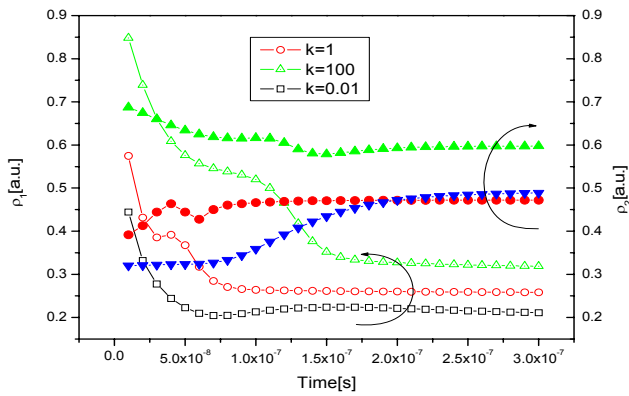


그림 9 서로 다른 전극구조에서 ρ_1 과 ρ_2 의 시간변화
 Fig. 9 Time variation of ρ_1 and ρ_2 at different structures

그림 9는 그림8의 조건에 대해 시간에 따른 ρ_1 과 ρ_2 의 변화를 보여주고 있다. ρ_1 의 경우 k 가 증가할수록 증가함을 확인할 수 있다. 이것은 앞서 설명한 것처럼 k 값이 클수록 공간 전위분포가 전자의 에너지 획득에 유리한 구조를 하고 있어 ρ_1 을 높이기 때문이다. ρ_2 값도 k 가 작은 경우에 더 높은 결과를 보여주고 있는데, 양극의 면적이 넓을수록 공간에 형성된 전자들이 양극 유전체 위에 쌓이더라도 양극의 면적이 넓어서 벽전하에 의한 전위 감소가 작기 때문에 양광주 영역의 전위차가 유지되는 시간이 길어져서 여기종 생성에 유리하게 작용하기 때문으로 보인다.

본 논문에서는 비대칭 전극을 사용하여 공간전위 분포를 변화시키는 것이 방전의 효율을 높일 수 있는 하나의 방안이 될 수 있음을 보여주었다. 하지만 교류 형태로 방전을 진행할 경우에는 음극과 양극이 교대로 바뀌기 때문에 전체적인 성능이 떨어지게 될 것이다. 따라서 이러한 비대칭 전극 구조는 오스람의 Xeradex 램프와 같이 강한 단방향의 짧은 펄스를 이용하는 형태로 활용하는 것이 효과적일 것이다. 또한, 논문에서 제시된 방법 이외에도 공간 전위분포를 변화시킬 수 있는 다양한 구조가 존재할 수 있으며, 비대칭적인 특성 때문에 디스플레이 소자로 활용되는 데는 구동적인 한계가 있을 것이나, 그 외에 광 효율이 높은 소자를 개발하는 데는 많은 기여를 할 수 있을 것으로 사료된다.

4. 결 론

방전의 광효율을 높이기 위한 연구는 오랫동안 지속되어 왔고, 그 동안의 연구 결과로 전자의 에너지획득률과 전자가 여기종을 생성하는데 소비하는 에너지의 비율을 높이는 것이 중요하다는 것이 이론적으로 증명되었다. 이를 구현하기 위한 방법으로는 초 세폭 펄스를 활용한다든지, 양광주 활용을 높이기 위해서 장방전을 이용한다든지, 가스 혼합비를 조절하는 방법들이 있어 왔다. 거기에 더하여 본 논문에서는 효율을 향상시킬 수 있는 특별한 형상의 공간전계가 있을 수 있음을 제시하고, 그 한 예로 실린더 구조에서 음극의 면적이 양극에 비해 상대적으로 작은 경우에 효

율이 향상될 수 있는 공간전계형상을 가질 수 있음을 보여주었다. 전극의 비대칭성 때문에 활용하는 데는 약간의 제약이 있을 수 있지만, 다양한 환경에서 방전을 활용하는 새로운 형태의 고효율 소자를 개발하는데 유용한 메커니즘이 될 수 있을 것으로 보인다.

감사의 글

본 논문은 2012년도 인천대학교 교내 연구비 지원에 의해 수행되었음.

References

- [1] W. J. Chung, B. J. Shin, T. J. Kim, H. S. Bae, J. H. Seo, and K. Whang, "Mechanism of high luminance efficient discharges with high pressure and high Xe-content in AC PDP", IEEE trans. on plasma science, vol. 31, no.5, pp. 1038-1043, 2003
- [2] G.Oversluiszen, M.Klein, S.de Zwart, S.van Heusden, and T. Dekker, "Improvement of the discharge efficiency in plasma displays", J.Appl.Phys., vol. 91, no.4, pp. 2403-2408, 2002
- [3] L.F. Weber, "Positive column AC plasma display", U.S. Patent 6 184 848, Feb.6, 2001
- [4] Nak-Won Choi, Jeong-Hyun Seo, "Analysis of sustaining waveforms for improving luminance and luminous efficacy in AC plasma display panles", IEEE Transactions on Electron devices, vol.56, No.12, pp. 3218-3222, 2009
- [5] Deok-Myeong Kim, Bhum Jae Shin, Member, Heung-Sik Tae and Jeong Hyun Seo, "Improvement of luminous efficacy using short sustain pulse width and long off-time between sustain pulses in AC plasma display panel", IEEE Transactions on Plasma Science, vol.41, No.4, pp. 887-891, April 2013
- [6] E.A.Bogdanov, A.A. Kudryavtsev,R.R. Arslanbekov, and V.I. Kolobov, "Simulation of pulsed dielectric barrier discharge xenon excimer lamp", J.Phys.D:Appl.Phys. vol.37, pp.2987-2995, 2004
- [7] J.Seo, J.G.Eden, "Two-dimensional simulation of ac-driven microplasma confined to 100-300 μ m diameter cylindrical microcavities in dielectric barrier devices", J. Appl. Phys., vol. 100, pp. 123302, 2006
- [8] R. Ganter, T. Callegari, L.C.Pitchford, J.P.Boeuf, "Efficiency of AC plasma display panels form diagnostics and models", Applied Surface Science, vol. 192, pp. 299-308, 2002

저 자 소 개



서 정 현(Jeong-Hyun Seo)

1971년 7월 12일생. 1993년 서울대 전기공학과 졸업. 2000년 동 대학원 전기공학부 졸업(공박). 2000년 9월~2002년 8월 삼성 SDI PDP 개발센터 과장. 2002년 9월~현재 인천대학교 전자공학과 부교수.

Tel : 032-835-8442, Fax : 032-835-0774

E-mail : pdpsunya@inu.ac.kr



신 범 재(Bhum-Jae Shin)

1967년 6월 14일생, 1990년 서울대 전기공학과 졸업, 1992년 동대학원 전기공학과 졸업(공석), 1997년 동대학원 전기공학과 졸업(공박), 1997년~2000년 삼성 SDI PDP팀 선임연구원, 2000년~2001년 Stevens

Institute Technology Research scholar,

2002년~2003년 서울대학교 전기공학부 연구원, 2003년~현재 세종대학교 전자정보통신공학과 부교수.

Tel: 02-3408-3905, Fax: 02-3408-3902

Email: hahusbj@sejong.ac.kr