

논문 2015-52-7-5

SU-8 패시베이션을 이용한 솔루션 IZO-TFT의 안정성 향상에 대한 연구

(Stability Enhancement of IZOthin Film Transistor Using SU-8
Passivation Layer)

김 상 조*, 이 문 석**

(Sang-Jo Kim and Moonsuk Yi[Ⓢ])

요 약

본 연구에서는 SU-8을 절연층으로 사용해 솔루션 공정을 바탕으로 하여 Indium Zinc Oxide(IZO) thin film transistor(TFT)의 안정성을 향상에 대해 연구하였다. 매우 점성이 강하며 negative lithography 용으로 사용되는 SU-8은 기계적, 화학적으로 높은 안정도를 가진다. 그리고 이 SU-8을 사용해 TFT층의 위에 스핀코팅을 사용해 절연막 층을 쌓고 photo lithography를 이용해 patterning을 하였다. SU-8층에 의한 positive bias stress(PBS)에 대한 전기적 특성 향상의 이유를 연구하기 위해 TFT에 X-ray photoelectron spectroscopy(XPS), Fourier transform infrared spectroscopy(FTIR) 분석을 시행하였다. SU-8을 절연층으로 한 TFT는 좋은 전기적 특성을 보였으며, 전류점멸비, 전하이동도, 문턱전압, subthreshold swing이 각각 10^6 , $6.43\text{cm}^2/\text{V}\cdot\text{s}$, 7.1V, 0.88V/dec로 측정되었다. 그리고 3600초 동안 PBS를 가할 시 ΔV_{th} 는 3.6V로 측정되었다. 그러나 SU-8 층이 없는 경우 ΔV_{th} 는 7.7V 였다. XPS와 FTIR을 분석한 결과, SU-8 절연층이 TFT의 산소의 흡/탈착을 차단하는 특성에 의해 PBS에 강한 특성을 나타나게 함을 확인하였다.

Abstract

In this work, SU-8 passivated IZO thin-film transistors(TFTs) made by solution-processes was investigated for enhancing stability of indium zinc oxide(IZO) TFT. A very viscous negative photoresist SU-8, which has high mechanical and chemical stability, was deposited by spin coating and patterned on top of TFT by photo lithography. To investigate the enhanced electrical performances by using SU-8 passivation layer, the TFT devices were analyzed by X-ray photoelectron spectroscopy(XPS) and Fourier transform infrared spectroscopy(FTIR). The TFTs with SU-8 passivation layer show good electrical characteristics, such as $\mu_{\text{FE}}=6.43\text{cm}^2/\text{V}\cdot\text{s}$, $V_{\text{th}}=7.1\text{V}$, $I_{\text{on/off}}=10^6$, $SS=0.88\text{V}/\text{dec}$, and especially 3.6V of ΔV_{th} under positive bias stress (PBS) for 3600s. On the other hand, without SU-8 passivation, ΔV_{th} was 7.7V. XPS and FTIR analyses results showed that SU-8 passivation layer prevents the oxygen desorption/adsorption processes significantly, and this feature makes the effectiveness of SU-8 passivation layer for PBS.

Keywords : SU-8, passivation, solution-process, oxide-TFT, PBS

* 학생회원, 부산대학교 전자전기컴퓨터공학과

(Department of Electrical and Computer Engineering, Pusan National University)

** 정회원, 부산대학교 전자공학과

(Department of Electronic Engineering, Pusan National University)

Ⓢ Corresponding Author(E-mail: msyi@pusan.ac.kr)

※ 본 논문은 BK21플러스 IT기반 융합산업 창의인력양성사업단에 의하여 지원되었음.

Received ; December 6, 2014 Revised ; March 18, 2015 Accepted ; July 7, 2015

I. 서 론

비정질 Si TFT의 경우 낮은 전기적 특성으로 인해 상용화에 많은 제약을 받아 대안으로써 다른 물질이 연구되고 있으며 그 중 산화물 반도체가 새로운 평판 디스플레이의 backplane 물질로 주목을 받고 있다. 산화물 반도체의 경우 비정질 상태에서 높은 이동도와 투과성, 낮은 누설전류와 다양한 공정을 사용해 제작가능하다.^[1] 박막을 쌓기 위한 공정으로 pulsed laser deposition(PLD)^[2], 스퍼터링^[3]과 같은 진공공정과 잉크젯 프린팅^[4-6], roll-to-roll 공정^[7] 등의 솔루션 공정이 있다. 솔루션 공정으로 제작된 비정질 산화물 반도체를 기반으로 한 TFT 중 IZO, ZTO, IGO 그리고 IGZO 등이 연구되고 있다^[8-11]. 솔루션 공정은 많은 장점을 가지고 있다. 단순하고 낮은 비용의 공정일 뿐만 아니라, 균질성과 조성을 조절할 수 있으며 생산성 또한 우수하다.^[1] 그러나 산화물 반도체는 외부 환경의 수분과 산소의 흡/탈착, 제작과정에서의 back channel의 손상 및 bias stress에 대한 불안정성을 가지고 있다.^[12] Lee 등 (2009)^[13]은 수분이 shallow donor로 작용 및 전자의 트랩으로 작용하는 결점이 되어 Negative Bias Thermal Illumination(NBTI)에 영향을 줌을 밝혔고, Park 등 (2008)^[14]은 절연층이 없는 back channel에 흡착된 수분에 의한 효과를 설명하였다. 그리고 back channel에 흡착된 산소는 electron acceptor로 작용하여 V_{th} 가 양의 방향으로 이끔을 보였다.

이미 몇몇의 그룹에 의해 SiO_x ^[15], TiO_x ^[16], SiN_x ^[17] 그리고 Al_2O_3 ^[18] 등의 물질이 절연막으로 사용되었다. 이러한 절연막 물질들은 위에서 언급한 안정성의 감소 요인을 차단함으로써 positive 그리고 negative bias stress에 대한 불안정성의 감소에 효과적인 모습을 보였다. 그러나 언급한 절연막 물질들은 진공공정에 의해 증착된다. 또한 진공증착한 IGZO를 활성층으로 사용한 TFT소자의 bias stability를 증가시키기 위하여 SU-8 포토레지스터를 패시베이션 층으로 활용한 연구도 보고되어지고 있다.^[19]

본 연구에서는 spin-coating으로 입힌 SU-8층을, solution 공정을 적용한 IZO TFT에 패시베이션 층으로 사용하여 전기적 특성을 개선하고 안정성을 향상시킨 소자를 제작하였다.

II. 실험방법

SU-8을 증착한 TFT소자는 총 5단계에 의해 제작되었다. 채널층으로 사용할 IZO의 제작을 위해 indium nitrate hydrate와 zinc acetate dihydrate 금속 전구체를 사용하였다. 용매로는 2-methoxyethanol을 사용하였고 안정제로 monoethanolamine을 사용하였다. 이 산화물 용액은 1시간 동안 60°C로 쉬었다. TFT 소자는 그림 1. 과 같이 bottom-gate inverted staggered TFT로 제작되었다. n-type으로 도핑된 실리콘 웨이퍼를 기판 및 게이트로 사용하였고 게이트 절연막으로 SiO_2 를 PECVD를 이용해 2000Å 두께로 증착하였다. 채널층으로 IZO 용액을 spin-coating을 이용해 증착 후 450°C로 1시간 동안 가열하였다. source와 drain 전극으로 알루미늄을 e-beam evaporator를 이용해 100nm 증착하였다(1단계). TFT 소자를 제작한 후 1시간동안 200°C로 핫플레이트 위에서 post annealing을 하였다(2단계). IZO 용액에서 In:Zn의 조성비는 1:1로 사용하였다. 절연막으로 SU-8을 사용하였는데, 절연막 층은 소자의 가장 윗부분에 증착되었다. SU-8은 spin-coating 법을 사용해 증착되었고(5000rpm으로 약 10um 두께로 증착됨) 핫플레이트 위에서 65°C로 5분, 95°C로 5분 동안 softbake를 하였다. 그 후 shadow mask를 이용해 패널 부분을 mask aligner를 이용해 5초 동안 UV를 조사한 후 Postexposure bake를 핫플레이트 위에서 95°C에서 5분간 가열하였다. 그 후 SU-8 developer에 2분 30초간 develop을 한 후 isopropanol(IPA)에 담겨 씻어내었다. 그 다음 65°C에 5분, 95°C에 30분 간 hard baking을 하였다(3단계). SU-8을 증착 한 후 200°C에 1시간 동안 핫플레이트 위에 가열을 한 후(4단계) 마지막으로 다시

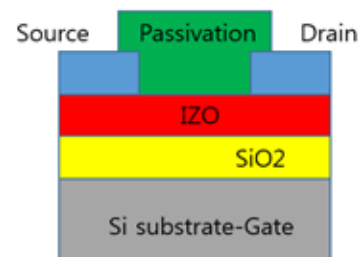


그림 1. 실험에 사용된 oxide-TFT의 구조
Fig. 1. Schematic of oxide-TFT structure used for experiment.

1시간 동안 핫플레이트 위에서 가열하였다(5단계). 3단계와 4단계, 5단계에서 SU-8의 변화를 알기 위해 Fourier transform infrared(FTIR) 분석을 하였고, TFT의 전기적 특성변화를 알기 위해 X-ray photoelectron spectroscopy(XPS)를 시행하였다.

III. 결과 및 토의

그림 2.는 각 단계에 따른 TFT의 V_G - I_D 특성의 변화에 대해서 나타내었다. 그림 2.에서 볼 때 1단계에서는 IZO의 높은 carrier concentration에 의해 Ion/off비가 8×10^3 , 이동도는 $7.11[\text{cm}^2/\text{V}\cdot\text{s}]$ 임을 확인할 수 있다.

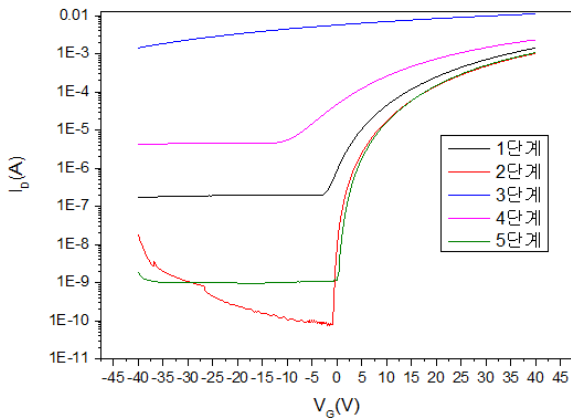


그림 2. 각 단계에 따른 IZO TFT의 특성 곡선
Fig. 2. Transfer characteristic curve of IZO TFT with different stage.

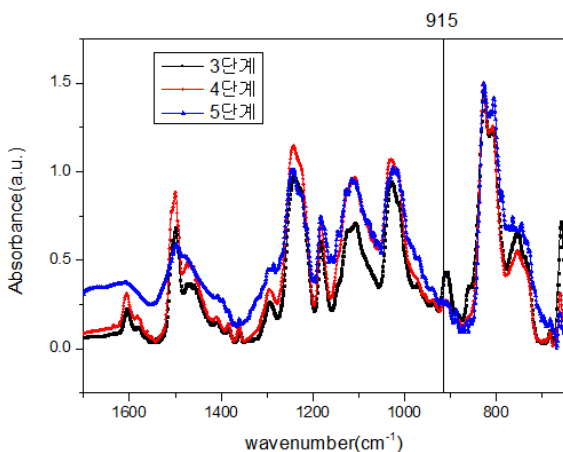


그림 3. IZO 위 층에 있는 SU-8 박막의 FTIR 흡수 스펙트럼
Fig. 3. FTIR adsorption spectra of SU-8 films on top of IZO.

post annealing을 통한 2단계에서 carrier concentration의 변화로 인해 Ion의 감소로 이동도가 $6.25\text{cm}^2/\text{V}\cdot\text{s}$ 로 감소가 있으나 Ioff가 크게 감소해 Ion/off가 10^7 이상으로 크게 향상됨을 알 수 있다. 그러나 그림.5와 같이 PBS에 대한 안정성은 나빠졌다.^[19] SU-8을 증착한 3단계에서는 SU-8과 IZO 채널층 계면에서 새로운 상태변화가 발생하여 반도체적 특성을 띠지 않았다.^[19] SU-8을 증착 후 V_{th} 가 음의 방향으로 이동한 것과 Ion이 증가한 것으로 보아 SU-8을 증착하면서 TFT 채널층이 산소와 흡착을 하여 carrier concentration이 증가한 것으로 예상된다.^[20~21] 그리고 SU-8 내의 유기성분이 가지고 있는 수분과 수소가 carrier concentration의 증가에 관여하였을 것이다.^[19] SU-8을 증착한 후(3단계)와 200°C 로 가열을 한 후(4단계) SU-8 내의 구조변화를 알기 위해 FTIR spectroscopy를 시행하였다. 915cm^{-1} 의 peak는 epoxy ring vibration에 해당하는데 이것은 중합도에 의한 저항을 평가하는데 사용된다.^[22~23] 3단계에서는 아직 cross linking이 완료되지 않아 epoxy ring이 관측되나 hard baking을 한 4단계에서는 cross-linking이 촉진되어 큰 polymer network를 형성하게 된다. 그림 3.에서 FTIR에서 915cm^{-1} 의 변화는 사용되지 않은 epoxy ring의 감소에 의해 완전히 cross-linking이 완료됨을 나타낸다. 그림 2.에서 3단계에서 4단계로는 V_{th} 가 양의 방향으로 이동하고 Ioff가 감소하였는데 이것은 IZO 내부의 전자가 SU-8에 의해 capture되고 SU-8 내부의 negative charge에 의한 현상으로 보인다.^[19]

그림 4.는 IZO-TFT 채널층의 XPS O1s 그래프이다. 529.9와 531.4 eV는 oxide 격자 안에 있는 산소의 oxygen vacancies가 없을 때와 있을 때의 binding energy이며 532.4 eV는 hydroxide 내의 산소에 할당된 binding energy이다.^[24] oxygen vacancy가 많을 때

표 1. IZO TFT의 3단계, 4단계, 5단계에서의 M-O, Vo^* (oxygen vacancy), M-OH Areal ratio
Table 1. M-O, Vo^* , M-OH Areal ratio in 3, 4, 5 stage of IZO TFT.

	Areal ratio		
	M-O	Vo^*	M-OH
3단계	4.92	51.96	43.10
4단계	6.64	50.18	43.16
5단계	5.62	40.42	53.94

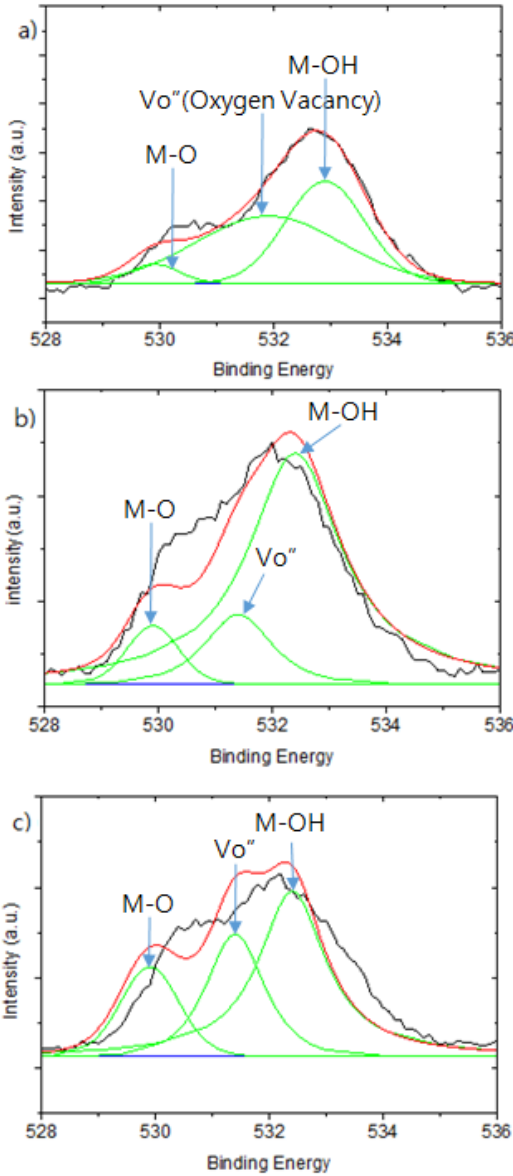


그림 4. (a) 3단계 (b) 4단계 (c) 5단계 IZO TFT의 O1s spectra
 Fig. 4. O1s spectra for (a) stage 3 (b) stage 4 (c) stage 5 Izo TFT.

carrier concentration이 증가하는데^[25] 4단계에서의 oxygen vacancy보다 5단계에서 oxygen vacancy의 감소로 carrier concentration이 줄어들어 그림 2와 같이 V_{th} 가 -4.9V에서 7.2V로 양의 방향으로 이동하며, I_{on} 이 감소하였지만 I_{off} 가 큰 폭으로 감소하여 I_{on}/I_{off} 비가 증가하였음을 확인할 수 있다. 그림 5.에서와 같이 SU-8을 절연막을 쌓고 가열을 한 후(5단계) PBS에 대해 강한 안정성을 확인할 수 있다.

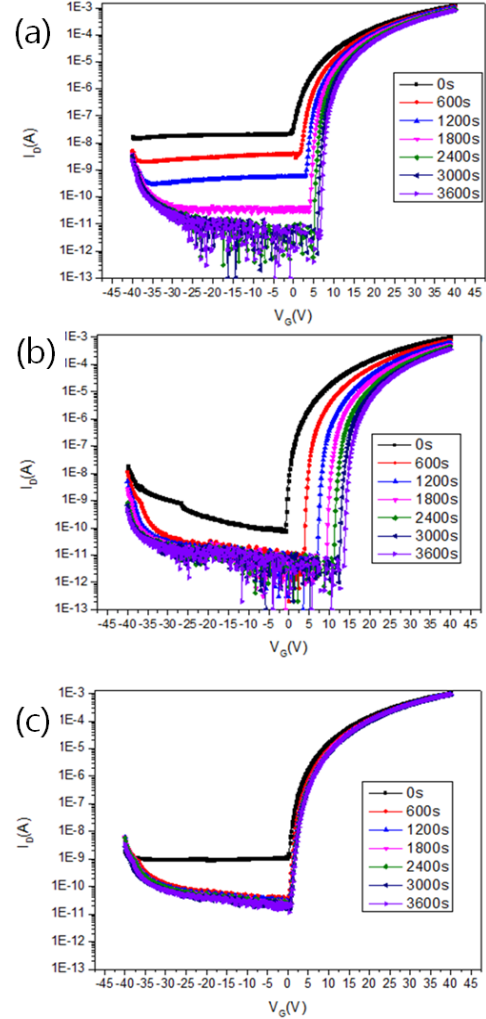


그림 5. (a) 1 단계 (b) 2 단계 (c) 5 단계에서 PBS를 걸어 주었을 때의 V_G-I_D 특성 곡선
 Fig. 5. I_D-V_G Transfer curve of (a) 1st stage (b) 2nd stage (c) 5th stage IZO TFT as function of PBS time.

표 2. PBS를 걸어 줄 때 시간에 따른 V_{th} 의 변화
 Table 2. Variation of V_{th} by time when biasing PBS on TFT.

	0s	600s	1200s	1800s	2400s	3000s	3600s	$\Delta V_{th}(V)$
1단계	6.6	9	10.4	11.4	12.6	13.6	14.3	7.7
2단계	6.7	11.4	14.4	14.4	16.6	18.4	19.2	12.5
5단계	7.2	9.6	10.3	10.4	10.5	10.7	10.8	3.6

TFT를 증착하고 난 뒤 PBS를 3600s 동안 가했을 때, ΔV_{th} 가 3.6V로 눈에 띄게 줄어들음을 확인할 수 있다. 이것은 가열 후 조밀해진 SU-8이 IZO의 채널층에서 외부 산

소와의 흡/탈착을 막아주기 때문이다. 이 외에도 산소 분위기에서 가열을 하였을 때 oxygen vacancy의 감소로 인해 스트레스에 대한 안정성이 높아졌기 때문이다^[26].

IV. 결 론

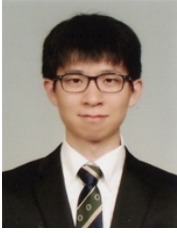
총 5단계 공정을 적용해 솔루션 공정을 사용하여 IZO TFT를 제작하고 spin-coating 법을 사용해 SU-8 절연막을 IZO TFT 위에 증착하였다. 그리고 SU-8을 증착 후 가열을 하고, IZO TFT의 전기적인 특성 변화의 이유를 알아보기 위해 XPS, FTIR 분석을 실시하였다. SU-8을 증착한 직후에는 SU-8과 IZO 표면의 변화에 의해 반도체적 성질을 띠지 않다가 한 번 가열을 한 후(4단계) V_{th} 는 -4.9V, 이동도는 $8.24[\text{cm}^2/\text{V}\cdot\text{s}]$, Ion/off 비는 6×10^2 로 증가하였고 다시 가열을 한 뒤(5단계)에는 더욱 V_{th} 가 7.2V로 양의 방향으로 이동하고 이동도는 $6.43[\text{cm}^2/\text{V}\cdot\text{s}]$ 로 감소하였으나 Ion/off비가 10^6 으로 더욱 증가하였다. 그리고 조밀해진 SU-8이 외부 산소와의 흡/탈착을 막고 가열로 인한 oxygen vacancy의 감소에 의해 3600초 동안 PBS를 가했을 때 ΔV_{th} 가 1단계의 7.7V에서 3.6V로 안정성이 증가함을 확인 할 수 있었다. 이를 통해 진공공정으로 증착한 절연층에 비해 솔루션 공정을 적용해 간단하면서도 이동도의 감소는 적고 다른 전기적 특성은 향상된, 절연층을 증착한 TFT 소자를 제작할 수 있었다.

REFERENCES

- [1] E. Fortunato, P. Barquinha and R. Martins, "Oxide Semiconductor Thin-Film Transistors: A Review of Recent Advances", *Advanced Materials*, vol. 24, no. 22, pp.2945-2986, 2012.
- [2] Dong Hyeok Choi, In-Bo Shim, Tae Joon Kouh, and Chul Sung Kim, "Microstructure of the Oriented Hexagonal HoMnO₃ Thin Films by PLD", *Journal of Magnetism*, vol. 12, No. 4, pp.141-143, 2007.
- [3] Han Seo, Mi-Jung Ji, Yong-Tea An, Byeong-Kwon Ju, and Byung-Hyun Choi, "Effect of the Deposition Temperature on the Transmittance & Electrical Conductivity of In_{1.6}Zn_{0.2}Sn_{0.2}O_{3-δ} Thin Films Prepared by RF-magnetron Sputtering", *Journal of the Korean Ceramic Society*, Vol. 49, No. 6, pp. 663-668, 2012.
- [4] W. Jonathan Hennek, Y Xia, E. Ken, C. Mark. Hersam, F. Antonio, and T. J. Marks, "Reduced Contact Resistance in Inkjet Printed High-Performance Amorphous Indium Gallium Zinc Oxide Transistors", *Appl. Mater and Interface*, vol 4. pp.1614-1619, 2012.
- [5] Y Wang, X W Sun, G.K.L. Goh, H.V. Demir, YY Hong, "Influence of Channel Layer Thickness on the Electrical Performances of Inkjet-Printed In-Ga-Zn Oxide Thin-Film Transistors", *IEEE Transactions on Electron Devices*, vol. 58, pp.480-485, 2011.
- [6] G. H. Kim, H. S. Kim, H. S. Shin, B. D. Ahn, K. H. Kim, H. J. Kim, "Inkjet-printed InGaZnO thin film transistor", *Thin Solid Films*, vol. 517, pp. 4007-4010, 2009.
- [7] M. J. Yu, Y. H. Yeh, C. C. Cheng, C. Y. Lin, G. T. Ho, B.C.M. Lai, C. M. Leu, T. H. Hou, Y. J. Chan, "Amorphous InGaZnO thin-film transistors compatible with roll-to-roll fabrication at room temperature", *IEEE Electron Device Letters*, vol.33, pp.47-49, 2012.
- [8] D. H. Lee, Y. J. Chang, G. S. Herman and C. H. Chang, "A General Route to Printable High-Mobility Transparent Amorphous Oxide Semiconductors", *Adv. Mater*, vol. 19, pp.843-847, 2007.
- [9] J. H. Park, W. J. Choi, J. Y. Oh, S. S. Chae, W. S. Jang, J. Lee, S. Song K. M. Baik, H. Koo, "Low-Temperature, Aqueous-Solution Processed Zinc Tin Oxide Thin Film Transistor", *J. Appl Phys*, vol. 50, pp.070201, 2011.
- [10] J. H. Park, W. J. Choi, S. S. Chae, J. Y. Oh, J. Lee, S. Song, K. M. Baik, K. Hong, "Structural and Electrical Properties of Solution-Processed Gallium-Doped Indium Oxide Thin-Film Transistors", *J. Appl. Phys*, vol. 50, pp. 080202, 2011.
- [11] S., H. Jeong, Y. G. Moon, J. Facchetti, A., Marks, T. "Role of Gallium Doping in Dramatically Lowering Amorphous-Oxide Processing Temperatures for Solution-Derived Indium Zinc Oxide Thin-Film Transistors", *Adv Mater*, vol.22, pp.1346-1350, 2010.
- [12] D. H. Kang, H. Lim, C. J. Kim, I. H. Song, J. C. Park, and Y. S. Park, "Amorphous gallium indium zinc oxide thin film transistors: Sensitive to oxygen molecules", *Appl Phys Lett*, vol. 90,

- pp.192101, 2007.
- [13] K. H. Lee, J. S. Jung, K. S. Son, J. S. Park, T. S. Kim, R. Choi, J. K. Jeong, J. Y. Kwon, B. W. Koo and S. Y. Lee, "The effect of moisture on the photon-enhanced negative bias thermal instability in Ga-In-Zn-O thin film transistors", *Appl Phys Lett*, vol. 95, pp.232106, 2009.
- [14] J. S. Park, J. K. Jeong, H. J. Chung, Y. G. Mo, H. D. Kim, "Electronic transport properties of amorphous indium-gallium-zinc oxide semiconductor upon exposure to water", *Appl Phys Lett*, vol. 92, pp.072104, 2008.
- [15] S. H. Choi, M. K. Han, "Effect of Deposition Temperature of SiO_x Passivation Layer on the Electrical Performance of a-IGZO TFTs", *IEEE Electron Device Letters*, vol. 33, pp. 396-398, 2012.
- [16] H. S. Seo, J. U. Bae, D. H. Kim, Y. J. Park, C. D. Kim, I. B. Kang, I. J. Chung, J. H. Choi and J. M. Myoung, "Reliable Bottom Gate Amorphous Indium-Gallium-Zinc Oxide Thin-Film Transistors with TiO_x Passivation Layer", *Solid-State Letters*, vol. 12, pp.H348-351, 2009.
- [17] T. Arai, N. Morosawa, K. Tokunaga, Y. Terai, E. Fukumoto, T. Nakayama, T. Yamaguchi, and T. Sasaoka, *SID Symposium Digest of Tech*, vol. 41, pp. 1033, 2010.
- [18] Y. Ko, S. Bang, S. Lee, S. Park, J. Park, and H. Jeon, "The effects of a HfO₂ buffer layer on Al₂O₃-passivated indium-gallium-zinc-oxide thin film transistors", *physica status solidi (RRL) - Rapid Research Letters*, vol. 5, pp.403-405, 2011.
- [19] A. Olziersky, P. Barquinha, A. Vila, L. Pereira, G. Goncalves, E. Fortunato, R. Martins, J. R. Morante, "Insight on the SU-8 resist as passivation layer for transparent Ga₂O₃-In₂O₃ ZnO thin-film transistors", *J. Appl. Phys*, vol. 108, pp.064505, 2010.
- [20] M. Egginger, S. Bauer, R. Schwödiauer, H. Neugebauer, N. S. Sariciftci, "Current versus gate voltage hysteresis in organic field effect transistors", *Monatshefte für Chemie - Chemical Monthly*, vol. 140, pp. 735-750, 2009.
- [21] M. E. Lopes, H. L. Gomes, M. C. R. Medeiros, P. Barquinha, L. Pereira, E. Fortunato, R. Martins and I. Ferreira, "Gate-bias stress in amorphous oxide semiconductors thin-film transistors", *Appl Phys Lett*, vol. 95, pp.063502, 2009.
- [22] M. K. Gunde, N. Hauptman, M. Maček, M. Kunaver, "The influence of hard-baking temperature applied for SU8 sensor layer on the sensitivity of capacitive chemical sensor", *Appl. Phys. Lett*, vol. 95, pp.673-680, 2008.
- [23] J. K. Chen, F. H. Ko, H. K. Chen, C. T. Chou, H. L. Chen. and F. C. Chang, "Effect of fluoroalkyl substituents on the reactions of alkylchlorosilanes with mold surfaces for nanoimprint lithography", *J. Vacuum Science & Technology B*, vol. 22, pp.492, 2004.
- [24] K. H. Lee, J. H. Park, Y. B. Yoo, W. S. Jang, J. Y. Oh, S. S. Chae, K. J. Moon, J. M. Myoung, and H. K. Baik, "Effects of Solution Temperature on Solution-Processed. High-Performance Metal Oxide Thin-Film Transistors", *Appl materials & interfaces*, vol. 5, pp. 2585-2592, 2013.
- [25] E. Fortunato, P. Barquinha, A. Pimentel, A. Gonçalves, A. Marques, L. Pereira, R. Martins, "Recent advances in ZnO transparent thin film transistors", *Thin Solid Films*, vol. 487, pp.205-211, 2005.
- [26] J. P. Bermundo, Y. Ishikawa, H. Yamazaki, T. Nonaka and Y. Uraoka, "Highly Reliable Polysilsesquioxane Passivation Layer for a-InGaZnO Thin-Film Transistors", *J. Solid State Science and Technology*, vol. 3, pp.Q16-Q19, 2013.

— 저 자 소 개 —



김 상 조(학생회원)
2011년 건국대학교 전자공학부
학사 졸업.
2015년 부산대학교 전자전기
컴퓨터공학과 석사 졸업.

<주관심분야 : 산화물반도체>



이 문 석(정회원)
1991년 포항공과대학교 전자전기
공학 학사 졸업
1995년 포항공과대학교 전자전기
공학 석사 졸업
1999년 포항공과대학교 전자전기
공학 박사 졸업

1999년~2002년 미국 로렌스버클리 연구소 Staff
Scientist

2002년~2004년 삼성전자 책임연구원

2004년~현재 부산대학교 전자공학과 교수

<주관심분야 : 반도체소자, 공정, 나노패터닝, 산
화물반도체, 차세대 리쏘그래피통신>