

동영상 표출이 가능한 회전 LED 전광판을 위한 FPGA 설계에 관한 연구

A Study on FPGA Design for Rotating LED Display Available Video Output

임 영 식*, 이 승 호**

Young-Sik Lim*, Seung-Ho Lee**

Abstract

In this paper, we propose FPGA design technique for rotating LED display device which is capable of displaying videos with the use of the afterimage effect. The proposed technique is made up of image data correction process based on inverse gamma correction and error diffusion, block interleaving process, and data serial output process. The data correction process based on inverse gamma correction and error diffusion is an image data correction step in which image data received are corrected by inverse gamma correction process to convert the data into linear brightness characteristics, and by error diffusion process to reduce the brightness reduction phenomenon in low-gray-level which is caused by inverse gamma correction. In the block interleaving process, the data of the frames entered transversely are first saved in accordance with entrance order, and then only the longitudinal image data are read. The data serial output process is applied to convert the parallel data in a rotating location into serial data and send them to LED Driver IC, in order to send data which will be displayed on high-speedy rotating LED Bar. To evaluate the accuracy of the proposed FPGA design technique, this paper used XC6SLX45-FG484, a Spartan 6 family of Xilinx, as FPGA, and ISE 14.5 as a design tool. According to the evaluation analysis, it was found that goal values were consistent with simulation values in terms of accurate operation of inverse gamma and error diffusion correction, block interleaving operation, and serialized operation of image data.

요약

본 논문은 잔상효과를 이용해서 동영상 표출이 가능한 회전형 LED 전광판을 위한 FPGA 설계 기법을 제안한다. 제안된 기법은 역감마 보정과 오차 확산 방식을 이용한 데이터 보정 과정, 블록 인터리빙 과정, 데이터 시리얼 출력 과정 등의 3가지 과정으로 구성된다. 역감마 보정과 오차 확산 방식을 이용한 데이터 보정 과정은 영상 데이터를 선형 휘도 특성으로 변환하기 위한 역감마 보정과 역감마 보정에 의해 발생하는 저계조 휘도 감소 현상을 줄이기 위해 오차 확산 방식을 이용한 영상 데이터를 보정하는 단계이다. 영상 데이터 블록 인터리빙 과정은 가로열로 입력되는 프레임의 데이터를 입력순서에 맞추어 저장한 후, 세로열에 해당하는 데이터만을 읽어내는 단계이다. 데이터 시리얼 출력 과정은 고속으로 회전하는 LED Bar에 표출해야 할 데이터를 전송하기 위해서 회전 위치에 해당하는 병렬 데이터를 시리얼로 변환하여 LED Driver IC에 전송하는 단계이다. 제안된 FPGA 설계 기법의 정확성을 평가하기 위해서 FPGA는 Xilinx 사의 Spartan 6 계열의 XC6SLX45-FG484를 사용하였고 설계 툴은 ISE 14.5를 사용하였다. 역감마 및 오차확산 보정 작업에 대한 정확한 동작, 블록 메모리 인터리빙 동작, 영상 데이터의 시리얼화 동작 등에 대하여 목표한 설정값과 시뮬레이션 결과값이 일치함을 확인 할 수 있었다.

Keywords: Afterimage, Afterimage effect, LED display, Rotating display, Persistence of vision, POV

* Department of Electronic Engineering, Hanbat National University, dragonpw@hanmail.net, 031-876-4437

† Department of Electronics&Control Engineering, Hanbat National University, shlee@cad.hanbat.ac.kr, 042-821-1137

★ Corresponding author

Manuscript received : May. 11, 2015; revised May. 22, 2015;

accepted : May. 27, 2015

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License(<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

1. 서론

회전하는 LED 디스플레이 장치를 구동하는 방법은 1차원 배열 한 개를 사용하여 한 쪽 끝을 중심에 놓고 회전하는 방법, 1차원 배열을 중심축으로부터 같은 거리에 놓고 회전하는 방법, 1차원 배열을 중심을 기준으로 원형으로 배치하여 회전하는 방법 등 다양한 방식이 제안되었다. 1차원 배열 한 개를 사용하여 한 쪽 끝을 중심에 놓고 회전하는 방법은 원운동을 하는 회전체의 중심에 LED 바의 한쪽 끝을, 다른 한쪽은 중심에서 가장 먼 위치에 고정시킨 후에 회전하여 잔상 효과를 이용하는 방식이다[1]. 이 방식은 기구적인 측면에서는 회전체를 이용하는 방식 중에서 가장 간단한 구조를 가지는 장점이 있지만, 표출되는 영상이 원형으로 표출되고 원래의 이미지가 아닌 원형으로 왜곡된 영상이 표출되고 글자, 이모티콘, 캐릭터의 표출에만 주로 사용되는 방식이다. 1차원 배열을 중심축으로부터 같은 거리에 놓고 회전하는 방법은 회전축의 중심축과 평행으로 LED 바를 배치하여 모든 LED들은 중심축과 같은 거리를 차를 가지게 하여 회전하는 방식이다[2]. 이 방식은 $n \times m$ 개의 영상을 $2n$ 개의 배열만으로 표출할 수 있다는 장점이 있지만, LED에 영상을 표출하는 기능을 MCU가 하기 때문에 표현할 수 있는 픽셀의 크기가 작고, 해상도의 확장을 하지 못하게 되고 정면에서 바라보았을 때 전체 표출 화면으로 보지 못하고 반쪽만 보게 되는 단점을 가진다. 또한 회전수에 맞게 영상 표출을 가변하는 구조이기 때문에 동영상 표출을 지원하지 못한다. 중심점을 기준으로 1차원 배열을 원형으로 배치하여 회전하는 방법은 회전축의 한 점을 중심으로 놓고 이 점을 기준으로 1차원 LED 바를 원형을 만들어서 이 원형 바를 회전시키는 방식이다[3]. 이 방식은 원형의 LED 배열안에서 일정 간격으로 원형 LED 바를 배치하여 회전하면 원근과 입체적인 효과(3D)를 쉽게 표현할 수 있는 장점이 있다. 그러나 둥근 모양의 회전으로 글자 자체가 둥글게 나오기 때문에 동영상 재생으로 사용하지 못하고 정면만을 필요로 하는 공간일 경우 360도로 회전하면서 보여주는 잔상영상이나 뒷부분의 영상이 소실되는 단점이 있다.

II. 제안하는 방법

본 논문에서 제안하는 시각적 인지체계의 특징 중 하나인 잔상효과를 이용해서 동영상 표출이 가능한 회전형 LED 전광판의 FPGA 설계 기법에 대한 전체 흐름도는 그림 1과 같다. 제안된 기법은 역감마 보정

과 오차 확산 방식을 이용한 영상 데이터 보정 과정, 블록 인터리빙 과정, 영상 데이터 시리얼 출력 과정 등의 3가지 과정으로 이루어진다.

1. 역감마 보정과 오차 확산 방식을 이용한 영상 데이터 보정 과정

그림 2와 같이 기존의 CRT는 입력 신호에 대해 디스플레이 되는 휘도가 비선형적인 특징을 나타낸다. 반면에 LED는 입력 신호에 대해 작동 범위 내에서 대부분 선형적인 휘도 특성을 가진다[4]. CRT의 디지털 입력에 대한 비선형적인 휘도 특성은 인간 시각 특성을 반영하는데 적합하다. 그리고 대부분의 영상물은 이러한 CRT 특성에 적합하게 만들어져 있다. 따라서 LED 휘도 특성을 CRT의 휘도 특성과 같이 비선형적으로 보정할 필요가 있다. 이러한 휘도 보정 과정을 역감마 보정이라고 한다.

역감마 보정을 실시할 경우에 LED에서 표시 가능한 계조의 값을 요구하기 때문에 표현하려는 휘도와 표시된 휘도 사이의 오차가 발생한다. 이와 같은 현상으로 인해 어두운 영역에서 계조를 부드럽게 표현하지 못하는 계조 표현 문제가 발생하게 된다. 그림 3은 역감마 보정으로 인해 발생하는 계조 표현 문제를 나

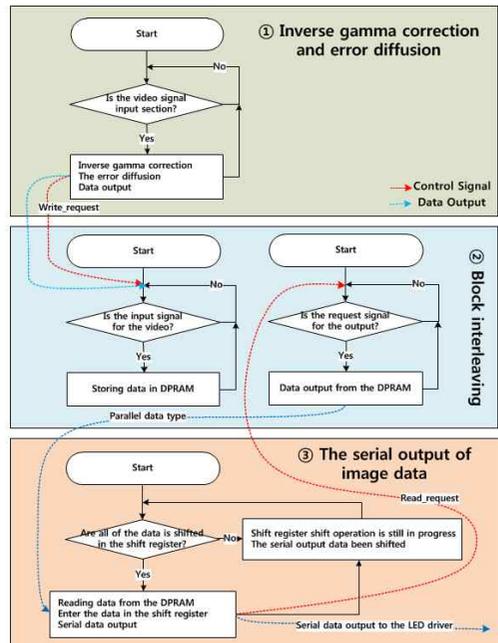


Fig 1. Overall flowchart of proposed technique
그림 1. 제안된 기법의 전체 흐름도

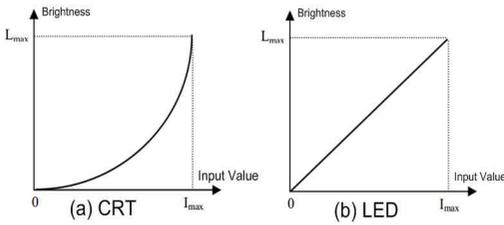


Fig 2. Comparison of luminance characteristics of CRT and LED

그림 2. CRT와 LED의 휘도 특성 비교

타내고 있다. 가로축은 입력 계조를 나타내며 0~255의 범위 중에서 어두운 부분인 0~50의 부분만 나타낸다. 표시 휘도를 보면 입력값이 다름에도 불구하고 표시 휘도가 같아서 계단 현상이 나타나는 것을 볼 수 있다. 이러한 저계조 영역에서의 계조수 감소는 어두운 영상의 세밀함을 표현할 수 없고 의사윤곽의 원인이 된다. 이러한 역감마 보정 시 발생하는 이상적인 출력값과 역감마 보정 후의 실제 출력값 사이의 오차값을 보정하기 위해 일정 영역의 평균값으로 입력값을 표현하는 디더링[5], 오차확산[6] 등의 방법을 적용한다.

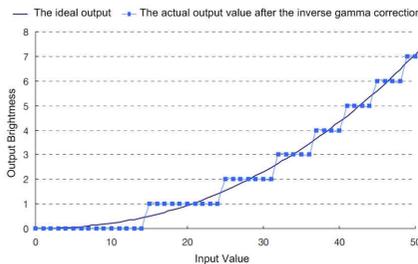


Fig 3. Result of inverse gamma correction

그림 3. 역감마 보정 결과

역감마 보정 결과 발생하는 저계조 표현 문제를 보정하기 위해서 그림 4와 같은 오차 확산 방법을 적용한다. 입력 계조값과 출력 계조값 사이의 오차를 주위 화소로 전파하여 전체 영상의 평균 계조값을 같게 한다. Floyd와 Steinberg는 이와 같은 이진화 오차를 다음 이진화 할 화소들에서 고려되도록 오차를 분산시키는 오차확산 방법을 발표하였다[7]. 오차확산 방법에서 이진화 되지 않은 주위 화소들로 전파할 오차의 양과 크기는 오차확산 계수라 정의되는 가중치에 의해 결정되어 진다.

식(3)~(5)은 Floyd와 Steinberg가 제안한 오차확산 방법의 이진화 과정을 나타낸다. (m, n)은 처리 대상

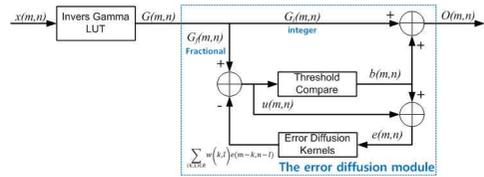


Fig 4. The error diffusion module

그림 4. 오차 확산 모듈

화소의 위치를 의미한다. $x(m, n)$ 은 입력 계조값을 나타내고, $G(m, n)$ 은 역감마 보정 LUT에 의해 보정된 값으로 목표 감마 커브를 만족하는 소수형 계조값을 나타낸다. 일반적으로 0은 검은점으로 나타내며 255는 흰점을 나타낸다. $w(k, l)$ 은 오차확산 계수로서 이진화 오차 $e(m, n)$ 를 일정 비율로 오차확산 계수가 정의된 R의 영역에 속한 주위 화소들로 전파하는 역할을 한다. T는 검은점과 흰점을 결정하는 기준이 되는 이진 문턱값으로서 Floyd-Steinberg 방법에서는 중간 계조를 나타내는 128의 고정된 값을 사용한다. 식(6)은 Floyd와 Steinberg가 제안 오차확산 계수를 나타낸다.

$$G(m,n) = LUT_{\gamma}(x(m,n)) \quad (1)$$

$$G(m,n) = G_i(m,n) + G_f(m,n) \quad (2)$$

$$e(m,n) = b(m,n) + u(m,n) \quad (3)$$

$$u(m,n) = G_f(m,n) - \sum_{(k,l) \in R} w(k,l)e(m-k,n-l) \quad (4)$$

$$b(m,n) = \begin{cases} 255 & \text{if } u(m,n) \geq T \\ 0 & \text{if } u(m,n) < T \end{cases} \quad (5)$$

$$\begin{bmatrix} * & w(1,0) \\ w(-1,1) & w(0,1) & w(1,1) \end{bmatrix} = \begin{bmatrix} * & 7 \\ 3 & 5 & 1 \end{bmatrix} \times \frac{1}{16} \quad (6)$$

2. 블록 인터리빙 과정

블록 인터리빙이란, 디지털 데이터 열을 일정한 블록 단위로 배열한 후 열과 행을 바꾸어 전송하는 것을 말한다. 이는 수직형태의 Bar Type LED 표출을 위해서 수평으로 입력되는 프레임의 영상 데이터를 입력순서에 맞추어 저장하고, 세로열에 해당하는 영상 데이터를 읽어들이 LED 모듈 보드로 전송하기 위한 영상 데이터 블록 인터리빙을 과정을 거치게 된다.

일반적인 모니터에서는 영상 신호는 그림 5(a)와 같이 수평 라인 단위로 왼쪽에서 오른쪽으로 순차적으로 영상 데이터가 표출된다. 이는 입력신호와 같은 방식이기 때문에 입력을 그대로 출력으로 내보내면 된다. 본 논문에서 제작한 회전형 LED 전광판은 세로형태의 LED Bar가 회전하면서 영상을 표출하는 방식이

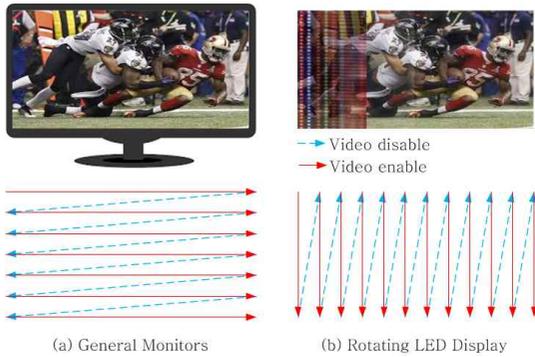


Fig 5. Comparison of image data output direction
그림 5. 영상 데이터 표출 방향의 비교

기 때문에 LED에 표출하는 영상신호는 세로라인을 기준으로 순차적으로 표출하여야 한다. 따라서 입력영상을 프레임 단위로 순차적으로 저장하는 작업과 저장된 프레임 데이터를 LED Bar에 표출하기 위해서는 그림 5(b)와 같이 프레임의 세로 라인만을 모아서 출력 시켜주는 작업을 수행해야 한다. 본 논문에서 제작된 회전형 LED 전광판은 기구적으로 900RPM을 목표로 제작하였다. 그림 6은 16.666ms 동안 회전할 수 있는 회전수와 출력영상에 대한 것을 나타낸다. LED Bar가 900RPM으로 회전하면서 표출 가능한 시간과 표출 프레임 범위를 계산하는 단계는 다음과 같다.

- <단계1> LED Bar 1개로 30Hz 프레임의 회전수 :
 $30\text{프레임} \times 60\text{초} = 1800\text{회전/분}$
- <단계2> LED Bar 2개로 30Hz 프레임의 회전수 :
 $30\text{프레임} \times 60\text{초} \times 2\text{Bar} = 900\text{회전/분}$
- <단계3> 일반적으로 초당 60프레임 영상에서
1프레임 당 걸리는 시간은 :
 $1\text{초} / 60\text{프레임} = 16.666\text{ms/프레임}$
- <단계4> 그림 6과 같이 초당 15회전 하는
회전체가 16.666ms 동안의 회전수는 :
 $15\text{회전} / 60\text{초} = 0.25\text{회전/프레임}$

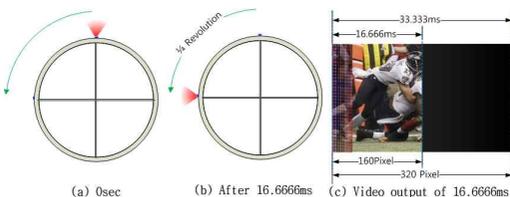


Fig 6. Rotation number and output image information during rotating 16.666ms

그림 6. 16.666ms 동안 회전하는 회전수와 표출된 영상 정보

그림 7과 같이 LED Bar가 2개일 경우에는 900 RPM 속도로 회전하더라도 FPGA로 1프레임 영상이 입력되는 동안에 LED Bar로 출력되는 프레임 정보는 1/2의 영상만을 표출하게 된다. 따라서 LED Bar가 완전한 1 프레임의 영상을 표출하기 위해서는 2 프레임의 시간이 필요하다. 그림 8과 같이 처음 1 프레임 동안 데이터를 저장하고, 이후 2 프레임 동안 저장된 데이터를 출력하는 과정이 필요하다.

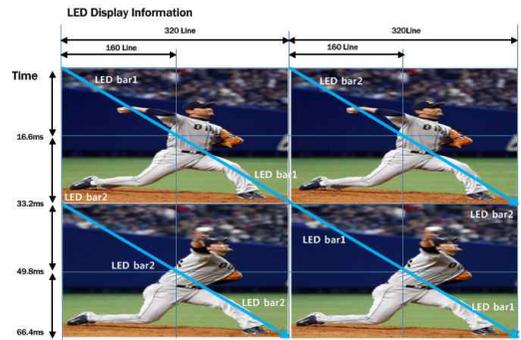


Fig 7. Output image information of LED bar 1 and LED bar 2 during 16.666ms

그림 7. 16.666ms 동안에 LED bar 1과 LED bar 2가 표출된 영상 정보

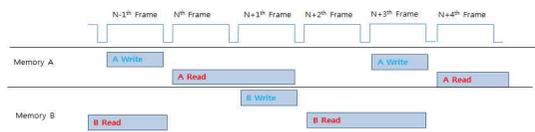


Fig 8. Timing diagram of memory read/write
그림 8. 메모리 읽기/쓰기 타이밍도

3. 영상 데이터 시리얼 출력 과정

영상 데이터 시리얼 출력 과정은 고속으로 회전하는 LED Bar가 표출 할 영상 데이터를 전송하기 위해서 회전 위치에 해당하는 병렬 영상 데이터를 시리얼로 변환하여 LED Driver IC에 전송하는 단계이다. 시리얼 방식으로 전송해야 하는 이유는 LED Driver IC가 시프트 레지스터를 사용하여 입력을 받고 시프트 레지스터의 최상위 비트를 통하여 인접 채널이나, 다음번에 해당하는 LED Driver IC에 순차적으로 채우기 위해서이다. LED Driver IC MBI5031의 데이터시트를 바탕으로 데이터를 전송하는 기능을 구현한다. 1개의

LED Bar는 128개의 LED 배열로 이루어지며 LED Driver IC MBI5031가 16개의 LED를 제어할 수 있다. 따라서 128개의 LED를 제어하기 위해서는 8개의 Driver IC가 필요하다. 앞서 언급한 바와 같이 16.666ms 동안 표출하는 가로줄의 개수는 160개이다. 회전에 의해 표출해야 하는 시간 104.667us 동안에 다음 라인에 해당되는 데이터를 LED Driver IC에 모두 전송하여야 한다.

III. 실험 결과

1. 실험 환경

제안된 FPGA 설계 기법의 정확성을 평가하기 위해서 FPGA는 Xilinx 사의 XC6SLX45-FG484를 사용하였다. 설계툴은 ISE 14.5을 사용하였고, 시뮬레이션 툴은 ISE의 시뮬레이션 툴을 사용하였다.

2. 실험 결과

그림 9는 역감마 보정과 오차확산 과정에 대한 시뮬레이션 결과이다. 역감마 보정 작업의 동작 검증을 위해서 그림 10(a)와 같이 선형 특성의 값을 입력으로 주었고, 그림 10(b)와 같이 역감마 보정의 결과가 출력된다. 그림 10(c)는 역감마 보정 후 저계조에서의 출력 결과값을 나타낸다. 낮은 계조의 값에서 계단형태의 값이 출력됨을 확인 할 수 있다. 그림 10(d)는 오차확산에 의해 보정된 저계조에서의 출력값을 나타낸다. 그림 11은 역감마 보정 후 결과값과 오차 확산 후의 결과값을 비교하였다. 역감마 보정의 결과에 의해서 저계조의 값에서 계단형태의 값이 오차 확산을 거치면서 중간값의 보상에 의해 보다 자연스러운 곡선을 출력함이 확인되었다.

블록 인터리빙 과정에서 메모리 제어는 1프레임 구간 동안 데이터를 저장하여 2프레임 구간동안 데이터를

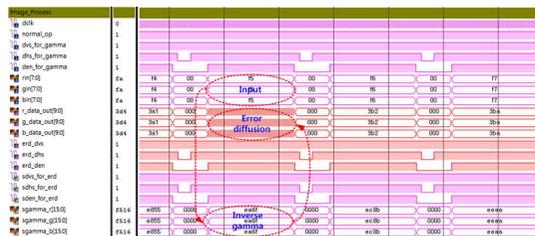


Fig 9. Inverse gamma correction and error diffusion simulation results

그림 9. 역감마 보정과 오차 확산 시뮬레이션 결과

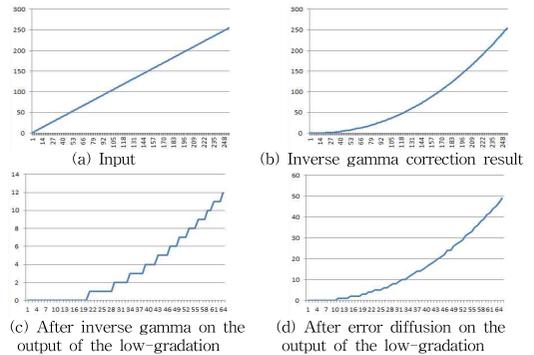


Fig 10. Simulation results of each step

그림 10. 각 단계별 시뮬레이션 결과

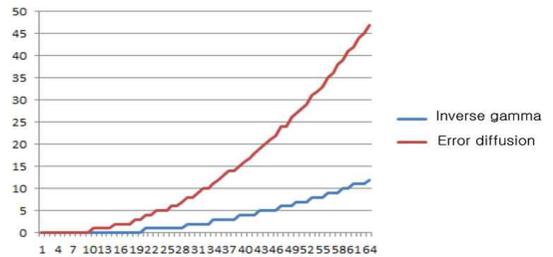


Fig 11. Comparison of inverse gamma correction and error diffusion results

그림 11. 역감마 보정과 오차 확산 결과값의 비교

출력하는 동작을 수행한다. 그림 12(a)는 메모리에 데이터를 저장 할 때에 1라인 간격으로 메모리 주소를 증가하면서 저장하는 동작에 대한 시뮬레이션 결과이고 128(LED Bar 1개의 LED 개수)의 어드레스 간격으로 데이터를 저장하는 것을 확인 할 수 있었다. 그림 12(b)는 메모리에서 LED 드라이버의 채널 별로 데이터를 읽는 동작에 대한 시뮬레이션 결과이고 16채널 별로 데이터를 연속적으로 읽는 동작을 확인 할 수 있었다. 따라서 시뮬레이션 결과 메모리 인터리빙 과정이 정상적으로 동작함을 확인 할 수 있었다.

그림 13(a)는 LED 드라이버 IC에 1개의 채널에 해당되는 16비트 데이터가 시리얼로 전송되는 과정을 시뮬레이션한 결과이다. 16비트의 병렬 데이터가 시리얼로 전송되고, 전송된 16비트는 래치 신호에 의해 Driver IC의 내부 래지스터에 저장되기 때문에 FPGA 에서 래치 신호가 정상적으로 출력되는 것을 확인하였다. 그림 13(b)는 LED 드라이버 IC에 모든 LED 데이터를 전송 후 Global 래치를 걸어주는 동작을 시뮬레이션 결과이다. 128개의 LED 데이터를 모두 전송하고

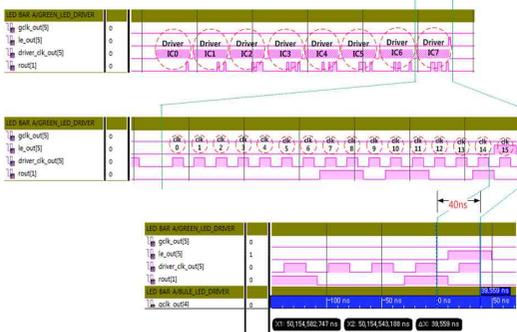


(a) Simulation results for the data storage operation

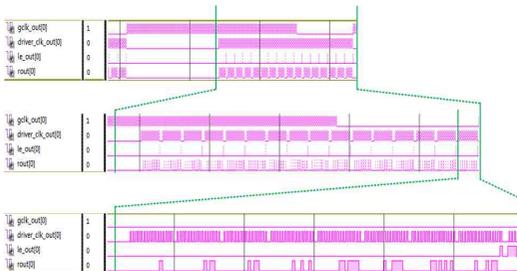


(b) Simulation results for the data read operation

Fig 12. Simulation results for memory control
그림 12. 메모리 제어에 대한 시뮬레이션 결과



(a) Serial transmission of 1 channel data(16bit)



(b) Global Latch Output

Fig 13. Simulation results for the image data serialization process

그림 13. 영상 데이터 시리얼화 과정에 대한 시뮬레이션 결과

Driver IC에 내부 레지스터에 저장된 데이터를 LED로 출력하라는 명령어인 Global 래치 신호가 정상적으로 출력되는 것을 확인할 수 있었다. 따라서 영상 데이터의 시리얼화 과정이 정상적으로 동작함을 확인할 수 있었다.

3. 동작 테스트

본 논문을 통해 제작된 회전 LED 전광판의 시제품을 그림 14에 나타내었다. 그림 15는 회전 LED 전광판에서 동영상 출력 테스트 결과이다.

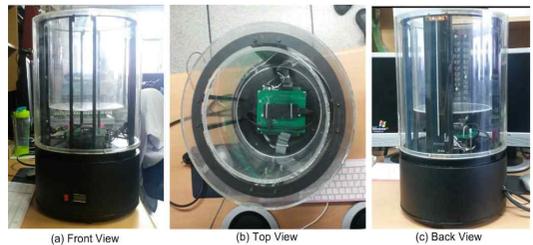


Fig 14. The prototype of rotating LED display
그림 14. 회전 LED 전광판의 시제품



Fig 15. Video output of rotating LED display
그림 15. 회전 LED 전광판에서 출력되는 동영상

IV. 결론

본 논문에서는 잔상효과를 이용해서 동영상 표시이 가능한 회전형 LED 전광판의 FPGA 설계 기법을 제안하였다. 제안된 기법은 고속으로 회전하는 LED 배열에 정확하고 선명한 영상을 표시하기 위해서 역감마 보정과 오차 확산 방식을 이용해 입력 영상 데이터를 보정

하고, 보정된 데이터를 블록 인터리빙 방식을 사용하여 정확한 표출 영상데이터를 준비하는 과정, 준비된 병렬의 영상 데이터를 드라이버 IC에 전송하기 위해 시리얼 출력 방식으로 변환하는 과정 등의 3가지 과정을 거쳐 회전하는 LED 배열에 영상을 표출하는 방식을 사용하였다. 역감마 보정은 비선형 휘도 특성을 가지는 입력 데이터를 선형의 영상 데이터로 보정하는 방식이다. 역감마 보정 과정을 거치면서 저계조 영역에서 발생하는 휘도 감소로 발생하는 오차를 줄이기 위해 오차 확산 방식을 이용하여 일정 영역에서 평균 계조값으로 보정한다. 보정된 데이터는 메모리에 순차적으로 저장되게 된다. 이때 저장되는 데이터는 수평 방향의 순서로 입력되기 때문에 세로 형태의 LED 배열에 영상을 표출하기 위해서는 해당되는 세로열의 데이터만을 읽어 들이는 블록 인터리빙 과정을 거친다. 블록 인터리빙 과정을 통해 전송할 데이터는 병렬 데이터이기 때문에 LED 드라이버 IC에 시리얼 방식으로 전송하기 위해서는 시프트 레지스터를 사용하여 1비트씩 전송하는 시리얼 출력 과정을 거친다. 역감마 보정을 통해 감마 보정된 영상 신호 데이터를 선형 휘도 특성으로 변환되어지고, 역감마 보정에 의해 발생하는 저계조 영역에서의 휘도 감소 문제를 오차 확산 과정을 거쳐 보정되는 결과가 시뮬레이션으로 확인되었다. 수평으로 입력되는 프레임의 영상 데이터를 세로열에 해당하는 128개의 간격으로 쓰기 어드레스를 증가하면서 데이터를 저장하고, LED 드라이버 IC의 채널에 따라 16의 간격으로 읽기 어드레스를 증가하면서 데이터를 읽어 주는 블록 인터리빙 과정이 제대로 수행됨이 시뮬레이션 결과로 확인되었다. 회전 위치에 해당하는 16비트의 병렬 영상 데이터를 시리얼로 변환하여 LED 드라이버 IC에 전송하고 래치 신호를 출력하는 작업과 128개의 모든 영상 데이터를 전송하고 Global 래치 신호를 출력하는 영상 데이터 시리얼화 과정이 제대로 수행됨이 시뮬레이션 결과로 확인되었다. 향후 연구 과제로는 1초에 60프레임의 영상으로 출력하기 위하여 LED Bar 4개를 사용하는 방식으로 변경하는 연구가 필요하다.

References

- [1] Sheikh Rafik Manihar, "The Power Saving Low Cost Rotating 8 Led Information Display", International Journal of Scientific & Engineering Research, Vol.3, Issue 5, pp.777-781, May, 2012.
- [2] Chin-Pao Hung, Wei-Ging Liu, Yen-Chung Hsu, "Rotating RGB LED True-Color Display Design and Control Method", International Journal of Innovative Computing, Information and Control, Vol.9, No.2, pp.679-692, Feb, 2013.
- [3] Manuel A. Jiménez, Willie W. González, Edward Betancourt, Rogelio E. Cardona, Ramón J. González, "A Spherically Wound Orb Rotary Display", University of Puerto Rico Mayagüez Campus Department of Electrical and Computer Engineering, May, 2009.
- [4] K. Wani, "A novel driving scheme and panel design for realization of a picture quality equivalent to CRTs", IDW'99, pp.775-778, Dec, 1999.
- [5] S. H. Park and C. W. Kim, "A dithering based technique for reducing false contours in dark areas on plasma displays", IEIE, Vol.39, No.3, pp.263-272, May, 2002.
- [6] C.H. Lee et al., "A real time image processor for reproduction of gray level in dark areas on plasma display panel", IEEE Trans. on CE, Vol.48, pp.879-886, Nov, 2002.
- [7] R. Floyd and L. Steinberg et al., "An adaptive algorithm for spatial gray scale", Proceedings of the Society of Information Display, Vol.17, No.2, pp.75-77, 1976.
- [8] Bhanu Pratap, Khushboo Kumari, Ankita Raturi & Abhishek Josh, "Preparation of Papers for IEEE JOURNAL OF"PROPELLER CLOCK" Mechanically Scanned LED Clock", ITSI Transactions on Electrical and Electronics Engineering(ITSI-TEEE), Vol.1, Issue 5, pp5-8, 2013.

BIOGRAPHY

Young-Sik Lim (Student Member)

2002 : BS degree in Electronic Engineering, Hanbat National University

2015 : MS degree in Electronic Engineering, Hanbat National University

Seung-Ho Lee (Member)

1986 : BS degree in Electronic Engineering, Hanyang University

1989 : MS degree in Electronic Engineering, Hanyang University

1994 : Ph. D degree in Electronic Engineering, Hanyang University

1994 ~ current : Professor,

Department of Electronics&Control Engineering, Hanbat National University