

논문 2015-52-6-8

# HEVC 화면 내 예측을 위한 계층적 고속 모드 결정 알고리즘 ( Hierarchical Fast Mode Decision Algorithm for Intra Prediction in HEVC )

김 태 선\*, 선우 명 훈\*\*

( Tae Sun Kim and Myung Hoon Sunwoo<sup>Ⓒ</sup> )

## 요 약

본 논문은 HEVC를 위한 고속의 화면 내 예측 알고리즘을 제안한다. HEVC 화면 내 예측은 DC, Planar와 35개의 각모드를 포함해 총 35개의 모드를 가지고 있다. 화면 내 예측의 연산량을 줄이고 고속의 모드 결정을 지원하기 위해 본 논문은 계층적 모드 결정 방법(HMD)를 제안한다. 제안하는 HMD는 주로 후보 모드를 줄이는데 중점을 두고 있다. 실험 결과는 제안하는 HMD가 39.17%의 인코딩 시간 감소에도 불구하고 아주 작은 BDBR 성능 열화만 있는 것을 보여준다. 제안하는 HMD는 기존의 알고리즘에 비해 아주 작은 0.01 ~ 0.42%의 BDBR 상승만을 가지고 인코딩 시간을 평균적으로 14.13% ~ 19.37% 감소시킨다.

## Abstract

This paper proposes a fast intra prediction algorithm for the High Efficiency Video Coding (HEVC). HEVC has 35 modes, such as DC mode, Planar mode, and 33 angular modes for the intra-prediction. To reduce the complexity and to support fast decision for intra prediction, this paper proposes a hierarchical mode decision method (HMD). The proposed HMD mainly focuses on how to reduce the number of prediction modes. The experimental results show that the proposed HMD can reduce the encoding time about 39.17% with little BDBR loss. On average, the proposed HMD can achieve the encoding time saving e about 14.13 ~ 19.37% compared to that of the existing algorithms with slightly increasing 0.01 ~ 0.42% BDBR.

**Keywords :** HEVC, intra prediciton, fast mode decision, CODEC, video coding, Block-based modion estimation

## I. 서 론

최근 UHD(Ultra high definition) 디스플레이 및 방

송기술의 개발에 따라 초고해상도의 영상 콘텐츠에 대한 수요도 증가하고 있다. 이러한 UHD 영상 콘텐츠는 기존의 영상 콘텐츠에 비해 수배에서 많게는 수십배 가량의 데이터 처리가 필요하다. 이러한 비디오 콘텐츠를 효율적으로 처리하기 위해 기존의 H.264보다 압축 효율이 좋은 HEVC가 제정 되었다. 2013년 1월에 JCT-VC(Joint Collaborative Team on Video Coding)에 의해 제정된 HEVC는 쿼드트리 기반의 CU(coding units), PU(prediction units), TU(transform units)등을 지원한다. 또한 화면 내 예측에서 HEVC는 그림 1에 나와 있는 것처럼 DC모드, Planar 모드, 33개의 각모드를 포함하여 총 35개의 예측 모드를 가지고 있다. 이러

\* 학생회원, \*\* 정회원, 아주대학교 전자공학부  
(Department of Electrical and Computer Engineering, Ajou University)

Ⓒ Corresponding Author(E-mail: sunwoo@ajou.ac.kr)

※ 본 논문은 미래창조과학부 중견연구자지원사업 [2014R1A2A2A01002952, 미래형 실감미디어 지원을 위한 영상처리 전용 프로세서 연구]의 지원에 의하여 연구되었음.

Received ; March 13, 2015      Revised ; April 22, 2015

Accepted ; May 22, 2015

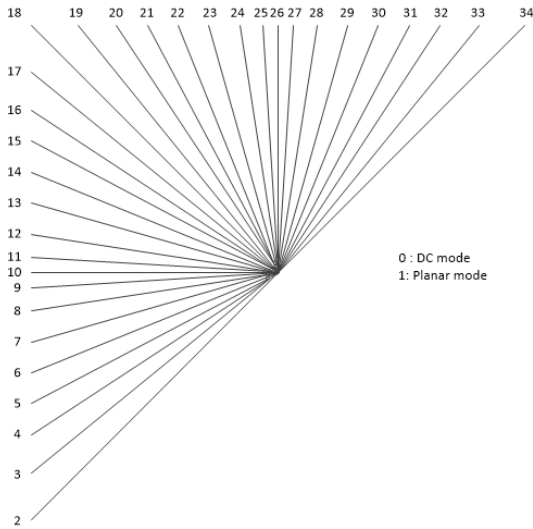


그림 1. HEVC 화면 내 예측 모드  
Fig. 1. Intra prediction modes of HEVC.

한 35개의 예측 모드와 복잡한 쿼드트리 기반의 블록 분할 방법은 HEVC의 화면 내 예측의 연산량을 복잡하게 만든다.

HEVC 화면 내 부호화의 복잡도를 줄이기 위해 Piao는 [4]와 같은 모드 결정 알고리즘을 제안했다. Piao가 제안한 모드 결정 알고리즘은 개략적인 결정 단계와 세밀한 결정 단계로 나뉜다. 개략적인 결정 단계에서 모드 부호화 비트와 SATD(sum of absolute transformed differences)를 이용해서 비용이 가장 작은 K개의 모드가 선택 된다. 이어지는 세밀한 결정 단계에서 RDO(rate-distortion optimization)를 이용하여 가장 좋은 예측 모드를 결정한다. [6]은 영상의 텍스처 정보를 분석하여 후보 모드를 선택 하는 알고리즘을 제안한다. 텍스처 정보 분석을 위해 [6]은 엣지 탐색 매칭 방법과 히스토그램 연산을 이용한 커널 밀도 예측 방법을 소개하고 있다.

그러나 기존의 [4~7] 알고리즘은 히스토그램 연산, 엣지 탐색, 한계점 비교 등 컨트롤 부담으로 인해 여전히 연산량이 많다. 이러한 문제점을 해결하고 화면 내 예측속도를 향상시키기 위해 본 논문은 HMD(hierarchical mode decision)을 제안하였다.

이 논문은 다음과 같이 구성되어 있다. II장에서는 HMD를 제안하였다. 제안한 알고리즘에 대한 시뮬레이션 결과는 III장에 나와 있다. 마지막으로 IV장에서 결론을 서술한다.

## II. 제안하는 계층적 모드 결정 방법

화면 내 예측에서 예측 모드의 개수는 부호화 시간에 매우 큰 영향을 미친다. 따라서 제안하는 고속 화면 내 예측 알고리즘은 주로 예측 모드의 개수를 어떻게 줄일 것인지에 집중하였다. 그림 2에 나타나 있듯, 제안하는 HMD는 CUS(Candidate update stage)와 DS(Decision stage) 두 개의 단계로 구성되어 있다. 제안하는 HMD는 연산량을 줄이기 위해 CUS 단계에서 33개의 각모드 모두를 연산하는 대신에 최적의 모드가 존재 할 수 있는 영역을 대표 하는 몇 개의 모드를 선택한다. 그 다음으로 DS에서 CS(candidate set) 중 FMM(first minimum mode) 과 SMM(second minimum mode)을 선택하고 다시 CUS로 두 개의 최적 모드를 전송한다. 이 동작을 반복 횟수  $i$ 가 5가 될 때까지 반복한다.

그림 2에서 보듯 DS에서 RD-cost와 RDO 모두 사용된다. 만약  $i$ 가 5미만이라면 DS는 RD-cost를 이용하여  $i$ 번째 FMM과 SMM을 선택한다. RD-cost를 구하는 식은 다음과 같다.

$$J = SATD + \lambda \cdot B_{mode} \tag{1}$$

$B_{mode}$ 는 모드를 나타내는 비트이고  $\lambda$ 는 양자화 상수에 따른 라그랑지안 상수이다. 마지막으로  $i=5$  일때 DS는 RDO를 이용하여 FMM을 선택한다.

RDO는 엔트로피 코딩을 하여야 하기 때문에 RDO만을 이용하여 모든 연산을 하는 것은 매우 오래 걸린다. 그래서 인코딩 시간을 줄이기 위해 본 논문에서는  $i < 5$  일 때는 RD-cost를 사용하고  $i=5$  일 경우에 RDO를 사용한다.

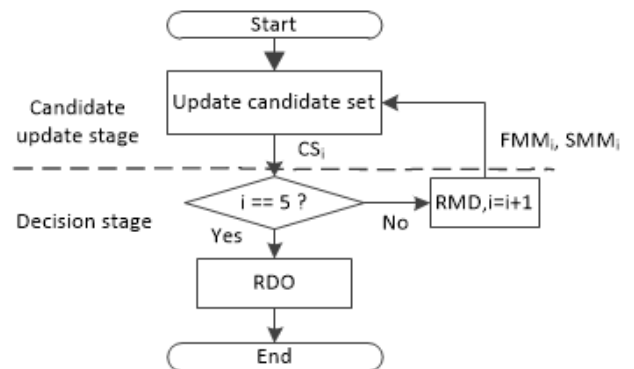


그림 2. 제안하는 HMD 순서도  
Fig. 2. Flow chart of the proposed HMD.

표 1.  $i$ 에 따른 Candidate set

Table 1. Candidate set according to  $i$ .

$i$	Candidate set(CS)
1	2, 10, 18, 26, 34
2	FMM1, FMM1-4, FMM1+4, SMM1, SMM1-4, SMM1+4
3	FMM2, FMM2-2, FMM2+2, SMM2, SMM2-2, SMM2+2
4	FMM3, FMM3-1, FMM3+1, SMM3, SMM3-1, SMM3+1, DC, Planar
5	FMM4, SMM4, MPM

표 1은  $i$ 에 따른 candidate set을 보여준다. 다섯 개의 모드 {2, 10, 18, 26, 34}는 각 모드를 4개의 영역으로 분할할 수 있고 이 다섯 개의 모드는 수직, 수평, 대각선을 대표할 수 있기 때문에 첫 번째 반복 즉  $i=1$  일 때 CS는 {2, 10, 18, 26, 34}을 첫 번째 후보군 CS<sub>1</sub>으로 선택한다.

이 경우에 모드 2는 {2, 3, 4, 5, 6}를 대표하고 모드 34는 {30, 31, 32, 33, 34}를 대표한다. 또한 모드 10, 모드 18, 모드 26은 각각 {6, 7, 8, 9, 10, 11, 12, 13, 14}, {14, 15, 16, 17, 18, 19, 20, 21, 22}, {22, 23, 24, 25, 26, 27, 28, 29, 30}을 대표한다.

반복 횟수  $i$ 가 2 ~ 4일 경우 식(2)에 따라 CS <sub>$i$</sub> 이 결정 된다.

$$CS_i = \{x | x = FMM_{i-1} \pm 2^{4-i}, x = SMM_{i-1} \pm 2^{4-i}, i = 2, 3, 4\} \quad (2)$$

식 2에서 볼 수 있듯이  $i$ 가 증가 할수록 인접한 후보 모드간의 간격이 좁아지는데, 이는 하나의 모드가 대표하는 영역을 줄여감으로써 좀더 정확한 최적모드 결정할 수 있다. 예를 들어 CS<sub>1</sub> = {2, 10, 18, 26, 34} 이고 CS<sub>2</sub> = {14, 18, 22, 26, 30}이라 가정 하면 CS<sub>1</sub>의 모드 18이 대표하는 모드영역은 14 ~ 22이고 CS<sub>2</sub>의 모드 18이 대표하는 모드영역은 16 ~ 20이다. 위 식 2에는 DC 모드와 Planar 모드가 나타나 있지 않은데 이 두 모드는 각 모드의 마지막 단계인  $i = 4$ 일 때 같이 연산해 준다. 마지막으로 CS<sub>5</sub>는 이전 단계의 RD-cost 비교 결과인 FMM<sub>4</sub>, SMM<sub>4</sub>와 세 개의 MPM(most probability modes)<sup>[5]</sup>을 포함한다.

그림 3는 화면 내 모드 후보군 선택의 예를 보여준다.  $i = 1$ 일 때, 최소 RD-cost를 갖는 두 개의 모드를 선택하기 위해 다섯 개의 모드(2, 10, 18, 26, 34)의 RD-cost를 비교한다. 만약 모드 10과 26이 각각 FMM<sub>1</sub>과 SMM<sub>1</sub>으로 선택 되었다면  $i = 2$ 에서 CS<sub>2</sub>로

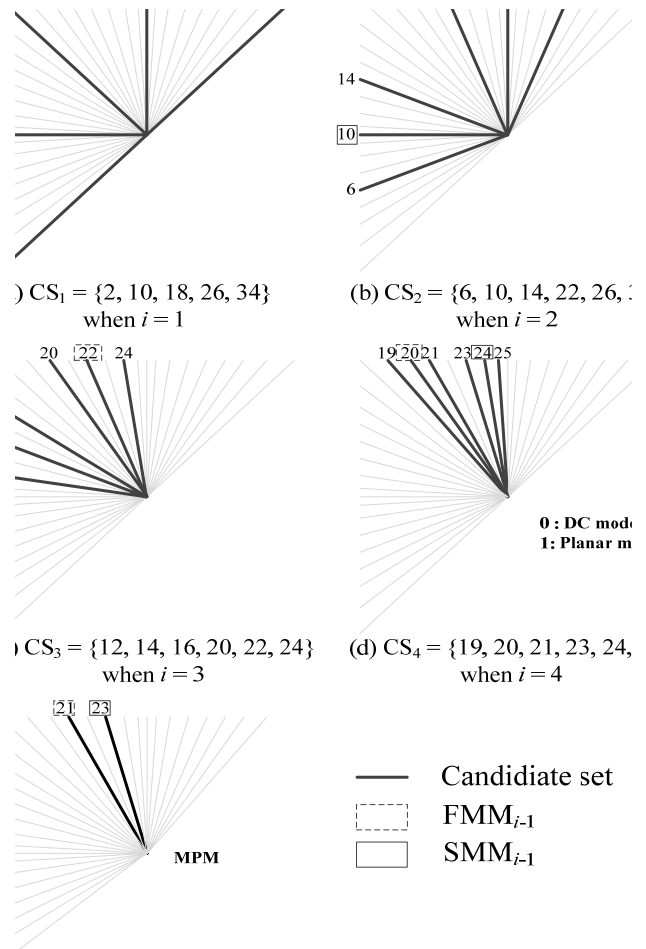


그림 3. 후보군 예시

Fig. 3. Examples of candidate sets.

모드 6(10-4), 10, 14(10+4), 22(26-4), 26과 30(26+4)이 선택 된다.  $i = 2$  단계에서 모드 22와 14가 FMM<sub>2</sub>와 SMM<sub>2</sub>로 선택 되었다면 CS<sub>3</sub>는 12(14-2), 14, 16(14+2), 20(22-2), 22, 24(22+2)를 포함하게 된다. 마찬가지로 FMM<sub>3</sub>와 SMM<sub>3</sub>가 각각 20과 24로 선택 되었다면,  $i = 4$ 에서 CS<sub>4</sub>로 19(20-1), 19, 21(20+1), 23(24-1), 24, 25(24+1)이 선택 된다. 또한 DC모드와 Planar모드도 CS<sub>4</sub>에 포함된다.  $i = 5$ 에서 모드 결정의 정확도를 향상시키기 위해 FMM<sub>4</sub>와 SMM<sub>4</sub>만이 아니라 세 개의 MPM도 같이 CS<sub>5</sub>에 포함시켜 비교한다. 뿐만 아니라 RD-cost보다 직접 변환 과정 까지 거치는 RDO를 사용하여 모드 결정의 정확도를 향상 시킨다.

#### IV. 실험 결과

제안하는 알고리즘은 성능 측정을 위해 HM10.0을 기

표 2. HM 10.0과 HMD의 SATD와 RDO 연산 횟수 비교

Table 2. The number of SATD and RDO comparisons between HM 10.0 and HMD.

		HM 10.0	Proposed HMD
SATD		35	19
RDO	4x4, 8x8	8+MPM(3)	2+MPM(3)
	Others	3+MPM(3)	2+MPM(3)
	Average	5+MPM(3)	2+MPM(3)

표 3. HM 10.0과 HMD의 PSNR과 TS 비교

Table 3. PSNR and TS comparisons between HM 10.0 and proposed HMD.

	PSNR(dB)		ΔPSNR	TS
	HM10.0	HMD		
Kimono	39.80	39.78	-0.02	38.19
Steamloco	40.01	40.00	-0.01	37.45
Cactus	36.87	36.83	-0.04	39.63
basketballdrill	37.09	37.04	-0.05	40.32
partyscene	34.92	34.81	-0.11	38.6
BQsquare	35.28	35.14	-0.14	38.7
BlowingBubbles	35.18	35.08	-0.10	39.5
FourPeople	39.69	39.64	-0.05	41.8
Average	37.50	37.44	-0.06	39.17

반으로 하여 구현하였다. 또한 HM10.0을 성능 과 인코딩 속도를 비교하기 위한 기준으로 사용하였다. 시물레이션을 100프레임을 기준으로 하였으며 QP는 22, 27, 32, 37을 사용하였다.

표 2는 SATD와 RDO의 연산 횟수를 각 CU크기에 따라 나타낸 것이다. 표 2에 나타나 있는 것처럼 SATD의 경우 HM10.0에서 35번이 연산 되지만 제안하는 HMD에서는 단지 19번만 연산하면 된다. RDO의 경우는 HM10.0에서는 8번 연산하지만 HMD에서는 5번만 연산하면 된다. 다시 말하자면 제안하는 HMD는 HM10.0에 비해 SATD 연산은 46% RDO 연산은 35% 감소 시킨다.

표 3은 HM10.0과 제안하는 HMD의 PSNR과 TS(감소한 시간) 비교를 보여준다. TS는 다음과 같이 정의한다.

$$TS = \frac{Time_{HM10.0} - Time_{HMD}}{Time_{HM10.0}} \times 100\% \quad (3)$$

표 4. 타 알고리즘 과의 PSNR과 TS 비교

Table 4. BDBR and TS comparisons with other algorithms.

	[6]		[7]		HMD	
	BDBR	TS	BDBR	TS	BDBR	TS
Kimono	0.63	24.51	0.6	21.78	0.45	38.19
Steamloco	-	-	-	-	0.28	37.45
Cactus	1.37	23.74	0.77	20.28	1.00	39.63
Basketball drill	1.53	31.34	0.79	19.55	1.79	40.32
Party scene	1.26	22.99	0.76	18.84	1.37	38.6
BQsquare	-	-	0.84	19.22	1.90	38.7
Blowing Bubbles	1.23	22.63	0.86	19.14	1.60	39.5
Four People	-	-	-	-	1.17	41.8
Average	1.20	25.04	0.77	19.80	1.19	39.17

Time<sub>HM10.0</sub>과 Time<sub>HMD</sub>는 각각 HM10.0과 HMD의 인코딩 시간을 나타낸다. 표 3에서 볼 수 있듯이 제안하는 HMD는 평균 39.17% 감소하였고 PSNR은 단지 0.06dB 감소하였다.

표 4는 [6~7]과 제안하는 HMD 사이의 BDBR과 TS를 비교한 표이다. 표 4에서 볼 수 있듯이 HMD는 BDBR은 [6~7]과 거의 비슷한 반면 인코딩 시간은 각각 14.13%, 19.37% 줄었다.

## V. 결 론

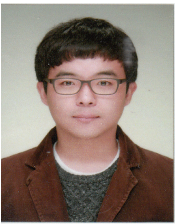
본 논문은 HEVC의 화면 내 예측의 연산 복잡도를 줄이기 위해 HMD 알고리즘을 제안하였다. [4~7]과는 다르게 제안하는 HMD는 더 적은 컨트롤 부하를 가지고 있다. 또한 HM10.0과 비교하였을 때 인코딩 시간은 39.17% 줄어든 반면 BDBR은 1.19%만큼 늘어났다. 따라서 제안하는 HMD는 HEVC를 지원하는 스마트패드나 스마트폰 같은 최신의 모바일 기기에 새로운 솔루션을 제공 해줄 수 있다.

## REFERENCES

- [1] ITU-T Recommendation H.265, "High efficiency video coding," International Telecommunication Union, Apr. 2013.
- [2] Draft ITU-T Recommendation and Final Draft International Standard of Joint Video Specification,

- ITU-T Rec. H.264 and ISO/IEC 14496-10 AVC, Joint Video Team (JVT) of ITU-T VCEG and ISO/IEC MPEG, Document JVT-G050, May2003
- [3] G.J. Han, J.R. Ohm, Woo-Jin Han, Woo-Jin Han, and T. Wiegand, "Overview of the High Efficiency Video Coding (HEVC) Standard," IEEE Transactions on Circuits and Systems for Video Technology, vol. PP, no. 99, pp. 1, 2012.
- [4] Y. Piao, J. Min, and J. Chen, "Encoder improvement of unified intra prediction," Guangzhou, CN, 2010, JCTVC-C207.
- [5] L. Zhao, L. Zhang, S. Ma, and D. Zhao, "Fast Mode Decision Algorithm for Intra Prediction in HEVC," in Proc. IEEE Visual Communications and Image Processing (VCIP), Tainan, Taiwan, Nov. 2011.
- [6] G. Chen, Z. Liu, I. Ikenaga, and D. Wnag, "Fast HEVC Intra Mode Decision Using Matching Edge Detector and Kernel Density Estimation alike Histogram Generation," in Proc. IEEE International Symposium on Circuits and Systems, May 2013, pp. 53-56.
- [7] W. Jiang, H. Ma, and Y. Chen, "Gradient Based Fast mode Decision Algorithm for Intra Prediction in Hevc," in Proc. 2nd Int. Conf. Consumer Electronics, Communication and Networks, pp. 1836-1840, Apr. 2012.

저 자 소 개



김 태 선(학생회원)  
2012년 아주대학교 전자공학  
학사 졸업.  
2012년~현재 아주대학교  
전자공학석박사 통합과정  
재학.

<주관심분야 : 멀티미디어 코덱, 멀티미디어 신호  
처리, 멀티미디어용 ASIP설계>



선우 명 훈(평생회원)  
1980년 서강대학교 전자공학  
학사 졸업.  
1982년 한국과학기술원 전기전자  
공학 석사 졸업.  
1982년~1985년 한국전자통신  
연구소 (ETRI)연구원

1985년~1990년 Univ. of Texas at Austin  
전자공학 박사 졸업

1990년~1992년 Motorola, DSP Chip Operation  
(미국)

1992년~현재 아주대학교 전자공학과 교수

2011년~현재 IEEE CASS Board of Governor

2011년~현재 IEEE Fellow Member

2012년~2014년 대한전자공학회 반도체  
소사이어티 회장

2014년~현재 대한전자공학회 반도체  
소사이어티 자문위원

<주관심분야 : VLSI 및 SoC Architecture, 통신  
및 멀티미디어 ASIP 및 SoC 설계>