

# 게이트절연막의 열처리가 Zinc Tin Oxide 투명 박막트랜지스터의 특성에 미치는 영향

마대영<sup>a</sup>

경상대학교 전기공학과 및 공학연구원

## Annealing Effects of Gate-insulator on the Properties of Zinc Tin Oxide Transparent Thin Film Transistors

Tae Young Ma<sup>a</sup>

Department of Electrical Engineering and ERI, Gyeongsang National University, Jinju 660-701, Korea

(Received April 13, 2015; Revised May 24, 2015; Accepted May 24, 2015)

**Abstract:** Zinc tin oxide transparent thin film transistors (ZTO TTFTs) were fabricated on oxidized  $n^+$  Si wafers. The thickness of  $\sim 30$  nm  $Al_2O_3$  films were deposited on the oxidized Si wafers by atomic layer deposition, which acted as the gate insulators of ZTO TTFTs. The  $Al_2O_3$  films were rapid-annealed at  $400^\circ C$ ,  $600^\circ C$ ,  $800^\circ C$ , and  $1,000^\circ C$ , respectively. Active layers of ZTO films were deposited on the  $Al_2O_3/SiO_2$  coated  $n^+$  Si wafers by rf magnetron sputtering. Mobility and threshold voltage were measured as a function of the rapid-annealing temperature. X-ray photoelectron spectroscopy (XPS) were carried out to observe the chemical bindings of  $Al_2O_3$  films. The annealing effects of gate-insulator on the properties of TTFTs were analyzed based on the results of XPS.

**Keywords:** Zinc tin oxide, Transparent thin film transistors, Annealing, XPS

### 1. 서론

에너지갭이 가시광 에너지 이상인 ZnO 계열의 산화물 반도체를 활성층으로 사용하여 제조한 투명박막트랜지스터 (transparent thin film transistor, TTFT)는 투명전자공학이라는 새로운 분야를 열 것으로 기대되었다 [1-3]. 특히 최외곽 전자가  $(n-1)d^{10}ns^0$  ( $n \geq 4$ ) 궤도에 존재하는 중금속을 ZnO와 섞어 비정질 투명막을 증착한 후 이 막을 TTFT의 활성층으로 사용하여

이동도를 높인 K. Nomura 등 [4]의 연구 결과는 TTFT에 대한 기대를 더욱 높였다. ZnO에 결합되어 비정질 상태를 만드는 중금속으로는 인듐 (In), 주석 (Sn) 등이 있다. In, Sn 등 중금속이 결합된 ZnO에는 ns 양자궤도의 중첩에 의한 대칭형 구 모양의 새로운 전자이동경로가 형성되며, 구 모양의 경로를 통해 이동하는 전자는 박막의 결정구조에 영향을 받지 않게 되어 비정질 막에도 불구하고 높은 전자이동도를 갖는다 [4].

최근에 진행되고 있는 TTFT의 연구 목표는 평판디스플레이의 스위칭 소자로 사용되고 있는 다결정실리콘 박막트랜지스터를 대체하여 평판디스플레이의 해상도를 높이는 것이다. TTFT가 디스플레이의 스위칭 소자로 사용되기 위해서는 다결정실리콘 박막트랜지스터

a. Corresponding author; [tyma@gnu.ac.kr](mailto:tyma@gnu.ac.kr)

를 증가하는 이동도 및 전류비 ( $I_{on}/I_{off}$ )를 가져야 한다. K. Nomura 등 [4]의 발표 이후 활발히 전개된 다양한 비정질 산화물반도체의 개발에 의해 최근에는  $10 \text{ cm}^2/\text{Vsec}$  이상의 이동도와  $10^6$  이상의  $I_{on}/I_{off}$ 를 갖는 TFT가 보고 [5,6]되고 있다. 따라서 이동도 및  $I_{on}/I_{off}$  측면에서 볼 때, TFT는 산업현장에 적용될만한 수준에 다다른 것으로 볼 수 있다. 그러나 아직도 산화물반도체 TFT는 산업현장에서 사용되지 못하고 있으며, 이것은 산화물반도체 TFT가 가지고 있는 불안정성 때문이다. 산화물반도체 TFT는 시간이 경과함에 따라 이동도, 문턱전압 등이 이동하는데, 특히 게이트가 양으로 바이어스된 상태에서 문턱전압의 변동이 심하다. 따라서 산화물반도체 TFT를 실용화시키기 위해서는 상기한 문턱전압에 따른 소자의 불안정성을 해결해야만 한다.

본 연구에서는 ZTO (zinc tin oxide)를 활성층으로 사용하여 TFT를 제조하였다. 게이트절연층이 TFT의 특성에 미치는 영향을 파악하기 위하여 게이트절연막을 온도를 달리하여 열처리하면서 TFT를 제조하였다. 제조한 TFT의 게이트절연층 열처리에 따른 이동도 및 문턱전압 변화를 조사하였다.

## 2. 실험 방법

고농도로 도핑된 Si 웨이퍼를 게이트전극으로 사용하여 ZTO TFT를 제작하였다. Si 웨이퍼를 산화시켜  $\sim 130 \text{ nm}$ 의  $\text{SiO}_2$ 를 기른 후 그 위에 원자반경이 작은 Zn의 침투를 막기 위해  $\sim 30 \text{ nm}$ 의  $\text{Al}_2\text{O}_3$ 를 atomic layer deposition로 성장시켰다. 증착된  $\text{Al}_2\text{O}_3$ 를 급속열처리 장치를 이용하여 각각  $400^\circ\text{C}$ 에서 30분,  $600^\circ\text{C}$ 에서 10분,  $800^\circ\text{C}$ 에서 10분 그리고  $1,000^\circ\text{C}$ 에서 5분 동안 열처리하였다. 열처리한  $\text{Al}_2\text{O}_3/\text{SiO}_2/\text{Si}$  웨이퍼 위에 원자비가 Zn:Sn=2:1인 3인치 타겟을 고주파 스퍼터링하여 두께  $\sim 36 \text{ nm}$ 의 ZTO막을 증착하고 이것을 TFT의 활성층으로 사용하였다. ZTO 스퍼터링 시 챔버압력은 5 mtorr, 전력은 70 W 그리고 기판온도는  $300^\circ\text{C}$ 였다. ZTO막의 화학양론성을 향상시키기 위하여 50 sccm의 아르곤에 더해 7 sccm의 산소를 함께 주입하였다. 증착한 ZTO막을  $400^\circ\text{C}$ 에서 5분 동안 급속열처리한 후  $\sim 600 \text{ nm}$ 의 인듐을 진공증착하여 소스/드레인 전극으로 사용하였다. 스테인레스 마스크를 사용하여 소스 및 드레인을 패터닝하였으며, 이때 TFT의 채널 너비 및 길이는  $0.4 \text{ mm}$ 로 동일하였다.

Kethley사의 semiconductor parameter analyzer를 사용하여 TFT의 전달 특성을 측정하였으며, 그 결과로부터 문턱전압 ( $V_T$ ) 및 이동도 ( $\mu$ )를 구하였다. 게이트에 +20 V를 인가한 상태에서 바이어스 시간에 따른  $V_T$  및  $\mu$ 의 변화를 조사하였다. XPS (X-ray photoelectron spectroscopy)를 사용하여 열처리에 따른  $\text{Al}_2\text{O}_3$ 의 성분비 변화를 측정하였으며, 그 결과를 바탕으로  $\text{Al}_2\text{O}_3$ 막 열처리와 ZTO TFT의 특성과의 연관성을 분석하였다.

## 3. 결과 및 고찰

그림 1은 게이트절연층의 열처리 온도에 따른 ZTO TFT의 전달 특성 변화를 나타낸 것이다.

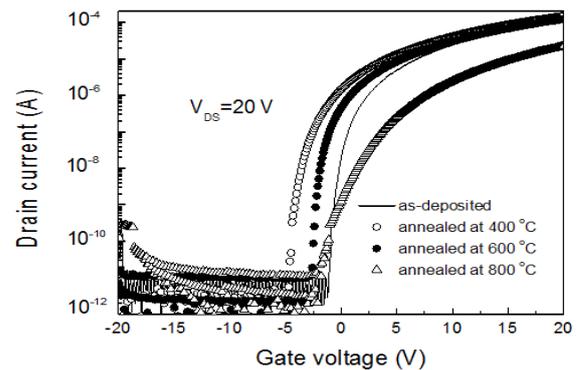


Fig. 1. Transfer characteristics of ZTO TFTs. Gate insulators were respectively annealed at  $400^\circ\text{C}$ ,  $600^\circ\text{C}$ , and  $800^\circ\text{C}$  before ZTO deposition.

본 논문에서는 편의상 게이트절연층의 상태에 따라 ZTO TFT를 TFT(0), TFT(400), TFT(600) 및 TFT(800)으로 구분하고자 한다. TFT 다음의 숫자는 게이트절연층을 열처리한 온도를 의미한다. 단, TFT(0)는 게이트절연층을 열처리하지 않았다는 것을 뜻한다. 게이트절연층을 열처리에 따라 turn-on 전압이 감소하였으며, swing slope (SS)가 증가하였다. 그러나 열처리 온도를  $800^\circ\text{C}$ 로 높이면 누설전류 및 SS가 증가하는 등 소자의 특성이 급격하게 악화되었다. 차단전류에 대한 동작전류의 비 ( $I_{on}/I_{off}$ )는 TFT(800)을 제외하고는  $\sim 10^7$ 의 높은 수치를 나타내었다. TFT(800)은  $I_{on}/I_{off}$ 가  $\sim 10^6$ 으로 감소하였다.

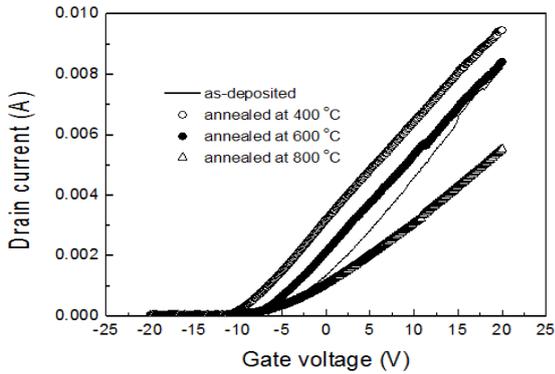


Fig. 2. Plots of  $\sqrt{I_D}$  vs.  $V_{GS}$ .

TTFT의 포화영역 전달 특성으로부터  $V_T$  및  $\mu$ 를 구하였다. TTFT의 포화영역에서 드레인전류( $I_D$ )는 게이트전압( $V_{GS}$ )과 아래의 관계를 갖는다 [7].

$$I_D = \frac{W\mu C_{ox}}{2L}(V_{GS} - V_T)^2 \quad (1)$$

여기서  $W$ ,  $L$ ,  $C_{ox}$  및  $V_T$ 는 각각 채널의 너비, 길이, 게이트의 단위 면적당 용량 및 문턱전압을 나타낸다. 식(1)의 x축 절편으로부터  $V_T$ 를 구할 수 있으며, 기로부터  $\mu$ 를 구할 수 있다.

그림 2는  $V_T$ 를 구하기 위하여 그림 1을  $\sqrt{I_D} = V_{GS}$ 의 그래프로 변형한 것이다. 그림 2의 x축 절편으로부터 구한 TTFT(0), TTFT(400), TTFT(600) 및 TTFT(800)의  $V_T$ 는 각각 -2.5 V, -9.5 V, -7.3 V 및 -4.6 V였다. 열처리에 의해 문턱전압이 음의 방향으로 이동하였다.

TTFT의 게이트절연층과  $V_T$  사이의 관계를 아래 식으로 표현할 수 있다 [8].

$$V_T = \frac{1}{q}(W_m - W_s) - \frac{1}{C_{ox}}(Q_i + Q_d) + 2\Phi_F \quad (2)$$

여기서  $W_m$ ,  $W_s$ ,  $Q_i$ ,  $Q_d$ 는 각각 게이트전극과 ZTO의 일함수 차이, 계면의 양전하, 공핍영역의 전하이다. 그리고  $\Phi_F$ 는 진성 레벨( $E_i$ )과 페르미레벨( $E_F$ )의 차이  $((E_i - E_F)/q)$ 를 나타낸다. 식 (2)에서 게이트절연층의 영향을 받는 인자는  $C_{ox}$ , 및  $Q_i$ 이다. 그림 2에서 구한  $V_T$ 의 변화로 볼 때, 게이트절연층의 열처리에 의해

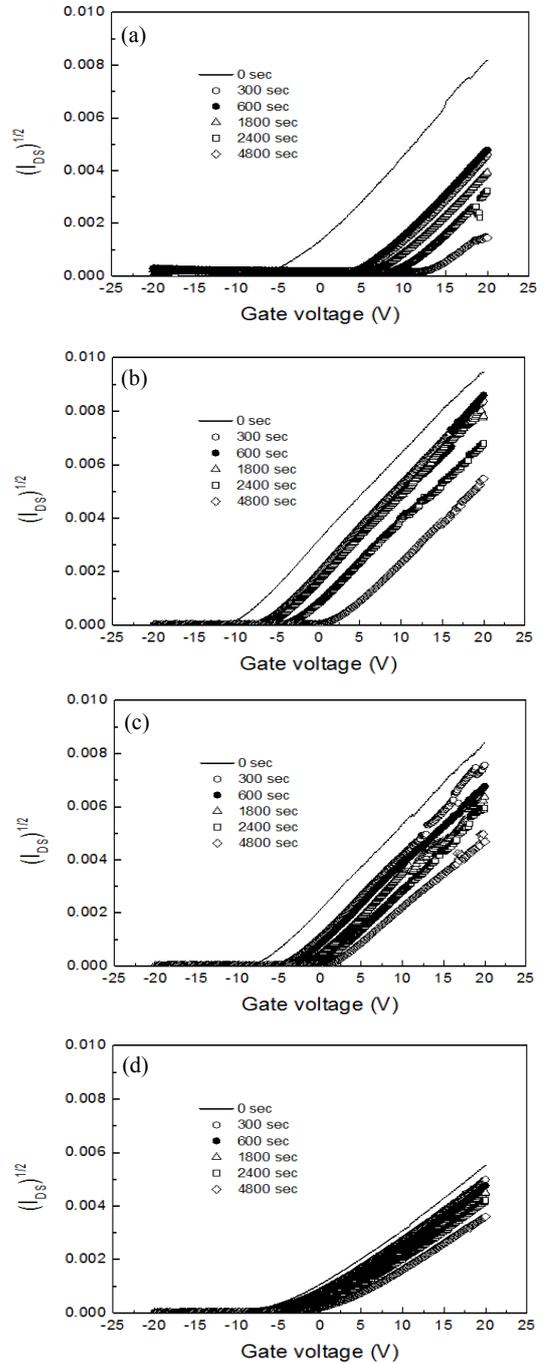
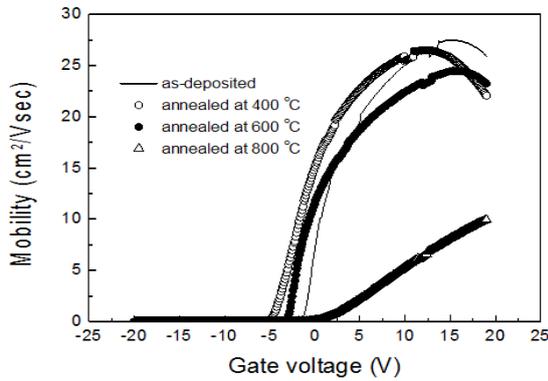
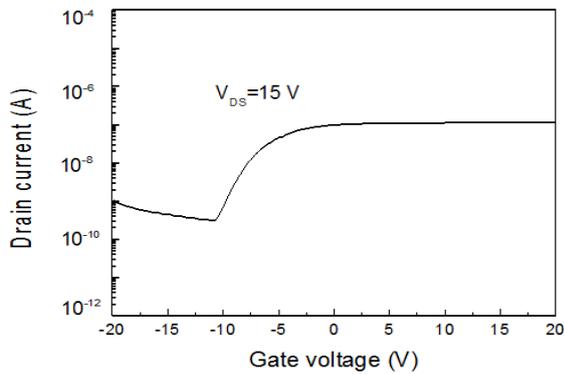


Fig. 3. Transfer characteristics variation of ZTO TTFTs by positive biases on gates.

$\frac{Q_i}{C_{ox}}$ 가 증가하는 것으로 판단된다 [9]. 이것에 대해서는 XPS 측정 결과를 통해 다시 논의하겠다.



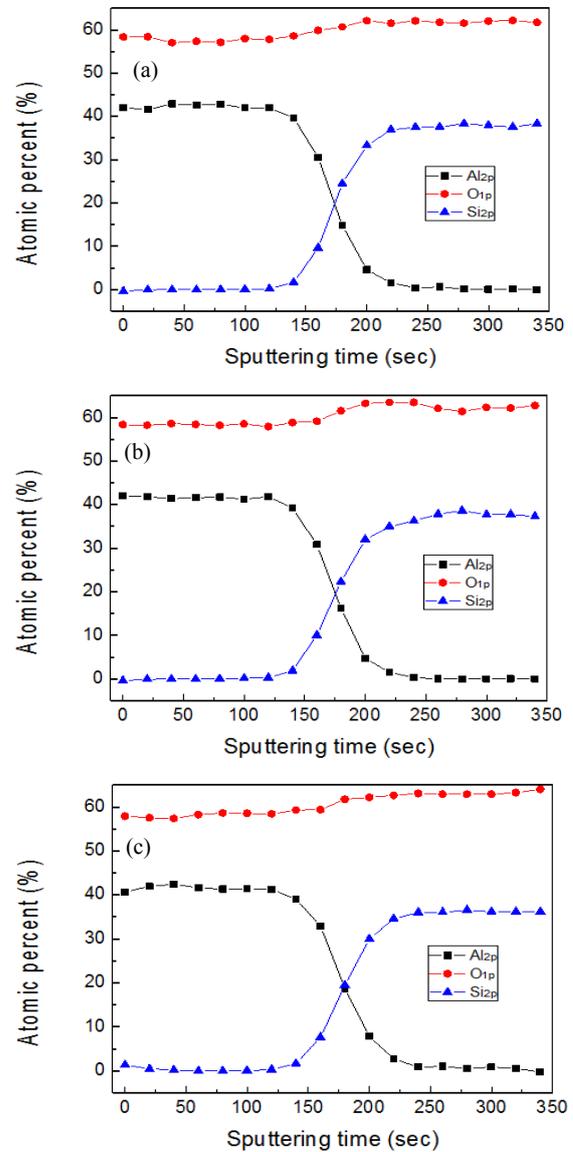
**Fig. 4.** Mobility of ZTO TFTs as a function of gate voltage. Gate insulators were respectively annealed at 400 °C, 600 °C, and 800 °C before ZTO deposition.



**Fig. 5.** Transfer characteristics of ZTO TFT of which the gate insulator was annealed at 1,000 °C before ZTO deposition.

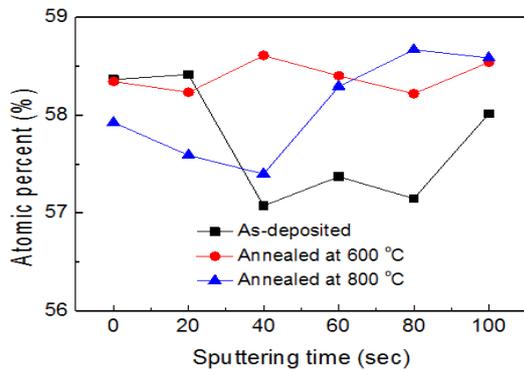
종래의 TFT에 대한 연구는 주로 이동도, 문턱전압,  $I_{on}/I_{off}$ 의 개선에 집중되어왔으며, 이동도 등은 이미 상당한 진전을 이룬 바 있다. 그러나 아직도 TFT를 산업현장에서 활용하기 위해서는 몇가지 해결되어야 할 문제들이 남아있는데, 그 중의 하나가 게이트 전압에 따라 문턱전압이 변하는 소자의 불안정성이다. 본 연구에서는 게이트절연층을 열처리하여 TFT의 불안정성을 개선하고자 하였다. ZTO막을 증착하기 전에 게이트절연층을 열처리하고 TFT를 제작하였다. 열처리 온도를 달리하여 제작한 ZTO TFT의 게이트에 양바이어스(+ 20 V)를 인가하고 시간에 따른 문턱전압의 변화를 측정한 후 이를 비교하였다.

그림 3에 양바이어스에 따른 TFT의 전달 특성 변화를 나타내었다. 게이트에 양바이어스를 인가함에 따



**Fig. 6.** Depth profiles of  $Al_2O_3$  films used as gate insulators annealed at (a) room temperature, (b) 600 °C, and (c) 800 °C.

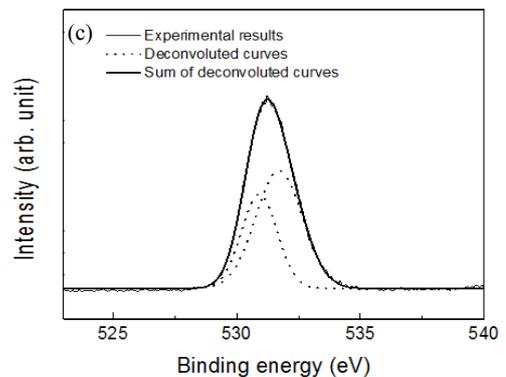
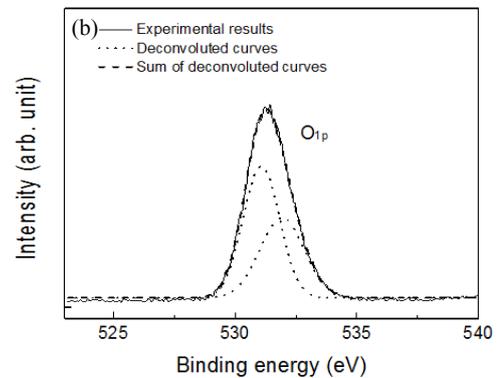
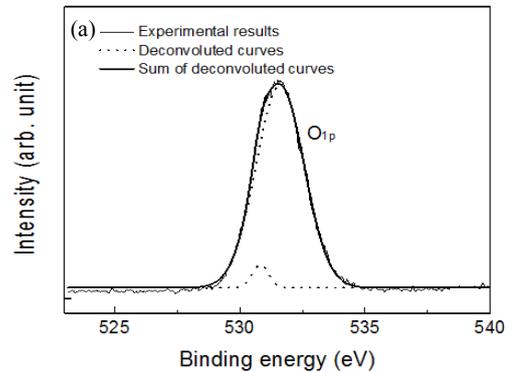
라 문턱전압이 양의 방향으로 이동하였다. 이것은 게이트에 인가되어 있는 양바이어스에 의해 채널에 있는 전자가 게이트절연층으로 끌려와서 양전하를 띠고 있는 절연층의 결함(defects)에 포획되기 때문이다. 이렇게 포획된 전자는 양전하를 띤 결함을 중화시켜 게이트와 채널의 계면(interface)에 인가되는 실질적인 전압을 감소시킨다. 게이트의 실질적인 전압 감소는 결국 반전층을 형성하는 전압, 즉 문턱전압을 양의 방향으로



**Fig. 7.** Oxygen distributions in Al<sub>2</sub>O<sub>3</sub> films annealed at various temperature.

이동시키게 된다. 문턱전압의 변화 폭은 시간이 경과함에 따라 감소하였다. 게이트에 80분 동안 양바이어스를 인가한 후 측정된 문턱전압은 TTFT(0), TTFT(400), TTFT(600) 및 TTFT(800)의 경우 각각 16.0 V, 11.6 V, 7.6 V 및 5.6 V 이동한 것으로 나타났다. 게이트절연층의 열처리에 의해 문턱전압의 이동이 줄어드는 것으로 나타났다. 이것은 열처리에 의해 Al<sub>2</sub>O<sub>3</sub>막 내의 결함이 감소하기 때문이다. Al<sub>2</sub>O<sub>3</sub>막 내의 결함은 양전하를 띄며, 이것이 감소한다는 것은 게이트 바이어스에 의해 일어나는 게이트절연층의 전자포획이 감소된다는 것을 의미한다 [10].

그림 4는 식 (1)에서 구한 게이트전압에 따른 TTFT의 이동도를 나타낸 것이다. 식 1)로 구하는 TTFT의 이동도는 게이트전압에 따라 달라지나, 일반적으로 최대값을 특정 TTFT의 이동도로 사용한다. 게이트절연층을 열처리하지 않은 TTFT(0)의 이동도는 약 27.5 cm<sup>2</sup>/Vsec였다. 열처리 온도가 증가함에 따라 이동도가 감소하였다. 특히 TTFT(800)의 이동도는 약 10.0 cm<sup>2</sup>/Vsec로 급격히 낮아졌다. 이와 같은 이동도의 감소는, 그림 1에서 나타난 누설전류 및 SS 증가 현상과 함께, 800°C의 열처리에 의해 게이트절연층 또는 계면의 특성이 급격히 악화되었음을 뜻한다. 그림 5는 게이트절연층을 1,000°C에서 열처리한 후 TTFT를 제작하고 전달 특성을 측정한 것이다. 양의 게이트전압에서 TTFT의 드레인전류가 포화되는 비정상적인 동작이 나타났다. 이것은 1,000°C에서 열처리한 게이트절연층은 정상적인 유전체로서의 기능을 갖지 못한다는 것을 의미한다. 따라서 800°C 이상의 온도는 게이트절연층의 열처리에 적합하지 않다.



**Fig. 8.** Deconvolution of O 1s peaks of Al<sub>2</sub>O<sub>3</sub> films by Gaussian distribution function. The Al<sub>2</sub>O<sub>3</sub> films were annealed at (a) room temperature, (b) 600°C, and (c) 800°C.

게이트절연층을 구성하고 있는 Al<sub>2</sub>O<sub>3</sub>막의 성분을 분석하기 위하여 XPS측정을 실시하였다.

그림 6에 Al<sub>2</sub>O<sub>3</sub>막의 depth profile 결과를 나타내었다. Al<sub>2</sub>O<sub>3</sub>막을 아르곤으로 스퍼터링하여 식각하면서 표면의 원자량을 측정하였다. 그림 6의 x축은 스퍼터링 시간, y축은 원자량이다. 그림 6을 통해 열처리에 따른

Al<sub>2</sub>O<sub>3</sub>막의 원자분포 변화를 확인하려고 하였으나 뚜렷한 시각적인 차이를 확인할 수 없었다. 그림 7에 y축 스케일을 달리하여 산소원자량만 별도로 나타내었다.

그림 7로부터 열처리에 따른 산소원자량의 분포차이를 확인할 수 있었다. 600°C에서 Al<sub>2</sub>O<sub>3</sub>막을 열처리하면 막 내의 산소농도가 증가하였다. 이것은 열처리하는 동안 표면의 산소가 막 내로 확산되기 때문이다. 600°C에서 열처리한 Al<sub>2</sub>O<sub>3</sub>막의 경우, 산소의 확산에 의해 표면의 산소원자량이 다소 감소한 것을 볼 수 있다. 이렇게 확산된 산소가 Al<sub>2</sub>O<sub>3</sub>막의 산소결함을 감소시키며, 이런 산소결함의 감소는 TTFT의 안정도를 개선시키는 원인이 된다. 그러나 열처리 온도를 800°C로 높이면 표면의 산소가 Al<sub>2</sub>O<sub>3</sub>막의 바깥쪽으로 다시 빠져나가는 것으로 나타났다. 이 현상이 Al<sub>2</sub>O<sub>3</sub>막 표면의 결함을 증가시키게 되며, 표면의 결함이 증가함에 따라 TTFT의 이동도가 급격히 감소한다.

그림 8은 XPS로 측정된 산소피크를 가우스함수를 사용하여 분해한 것이다. 두 개로 분해된 산소피크는 각각 528.7 eV 및 529.5 eV에 중심값을 가졌다. 전자는 Al<sub>2</sub>O<sub>3</sub>막의 격자산소에 의한 피크이고 후자는 산소결함영역에서 나타나는 피크이다 [12]. 열처리에 의해 결정격자에 위치하는 산소의 원자량이 증가하였으며, 이것은 열처리가 산소원자를 이동시켜 Al<sub>2</sub>O<sub>3</sub>막의 결정성을 향상시켰다는 것을 의미한다. 이와 같은 결정성의 향상이 Al<sub>2</sub>O<sub>3</sub>막의 결함을 감소시킨다. 그러나 열처리 온도가 800°C로 증가하면 산소결함이 다시 증가하였다. 측정된 TTFT의 특성 및 XPS 결과로 볼 때, TTFT의 안정도 개선을 위한 게이트절연층의 열처리 온도는 600°C 부근이 가장 적합한 것으로 사료된다.

#### 4. 결론

TTFT의 게이트절연층 열처리에 따른 문턱전압, 이동도 등의 변화를 조사하였다. 열처리 온도 400°C 및 600°C에서는 문턱전압이 감소하고 swing slope가 증가하였다. 열처리 온도를 800°C로 높이면 swing slope 및 누설전류의 증가와 함께 이동도의 급격한 감소가 나타났다. 게이트에 양바이어스를 인가한 후 문턱전압을 측정하면 양의 값으로 문턱전압이 이동하였다. 게이트절연층을 열처리함에 따라 문턱전압 변동 폭이 줄어들었다.

600°C에서 게이트절연층을 열처리하면, 표면의 산소 확산에 의해 Al<sub>2</sub>O<sub>3</sub>막의 산소농도가 증가하였다. 이렇게

확산된 산소가 Al<sub>2</sub>O<sub>3</sub>막의 산소결함을 감소시키며, 이런 산소결함의 감소는 TTFT의 안정도를 개선시킨다. 열처리 온도를 800°C로 높이면 표면의 산소가 Al<sub>2</sub>O<sub>3</sub>막의 바깥쪽으로 다시 빠져나감으로써 Al<sub>2</sub>O<sub>3</sub>막 표면의 결함을 증가시키게 되며 이것이 TTFT 이동도 감소의 원인이 된다.

본 연구의 결과로 볼 때, TTFT의 안정도 개선을 위한 게이트절연층의 열처리 온도는 600°C 부근이 가장 적합한 것으로 사료된다.

#### 감사의 글

이 논문은 2010년도 정부(교육과학기술부)의 재원으로 한국연구재단의 지원을 받아 수행된 기초연구사업임 (No. 2010-0007697).

#### REFERENCES

- [1] T. Y. Ma, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **25**, 304 (2011).
- [2] S. Bang, S. Lee, J. Park, S. Park, Y. Ko, C. Choi, H. Chang, H. Park, and H. Jeon, *Thin Solid Films*, **519**, 8109 (2011).
- [3] K. Nomura, H. Ohta, K. Ueda, T. Kamiya, M. Hirano, and H. Hosono, *Science*, **300**, 1269 (2003).
- [4] K. Nomura, H. Ohta, A. Takagi, T. Kamiya, M. Hirano, and H. Hosono, *Nature*, **432**, 488 (2004).
- [5] M. H. Choi and T. Y. Ma, *Thin Solid Films*, **550**, 654 (2014).
- [6] H. Q. Chiang, J. F. Wager, R. L. Hoffman, J. Jeong, and D. A. Keszler, *Appl. Phys. Lett.*, **86**, 013503 (2005).
- [7] D. K. Schroder, *Semiconductor Material and Device Characterization* (A Wiley-Interscience Publication, 1990) p. 226.
- [8] B. G. Streetman, *Solid State Electronic Devices-4th ed.*, (Prentice-Hall international, Inc, 1995) p. 312.
- [9] A. Wang, I. Kymissis, V. Bulovic', and A. I. Akinwande, *IEEE Trans. Electron Devices*, **53**, 9 (2006).
- [10] S. Stoffels, M. Mélotte, M. Haussy, R. Venegas, D. Marcon, M. V. Hove, and S. Decoutere, *IEEE Trans. Nucl. Sci.*, **60**, 2712 (2013).
- [11] X. Li, Y. Wanga, W. Liu, G. Jiang, and C. Zhu, *Mater. Lett.*, **85**, 25 (2012).