

LCD TV 해체 시 발생하는 PCB의 효율적 재활용을 위한 구조 분석 및 등급별 분류

홍명환 · 박경수 · Basudev Swain · 강이승 · 석한길* · *홍현선

고등기술연구원 신소재공정센터, *강원대학교 재료금속공학과

Efficient Recycling of Printed Circuit Boards from Disassembly/Separation Process of waste LCD TVs: Composition Analysis and Value-wise Classification

Myung Hwan Hong, Kyung-Soo Park, Basudev Swain, Lee-Seung Kang,
Han Gil Suk* and *Hyun Seon Hong

Advanced Materials & Processing Center, Institute for Advanced Engineering, Yongin-si 449-863, Korea

**Department of Materials & Metallurgical Engineering, Kangwon National University, Samcheok-si 245-711, Korea*

요 약

재활용을 위한 LCD TV 분해 시 영상 신호 송신, 전원 공급, 화상 구현 등을 위한 다양한 종류의 PCB가 발생한다. PCB에는 금이나 구리와 같은 유가금속이 다량 함유 되어 있으나 사용용도, PCB 패키징 방법에 따라 함유 되어 있는 유가금속의 종류와 함유량에 차이가 있다. 본 연구에서는 PCB 종류에 따른 구조 분석을 통하여 PCB에 함유 된 금과 구리의 함유량에 따라 PCB를 등급별로 분류 하고자 하였으며 금 회수 효율이 높은 PCB, 금 회수 효율이 낮은 PCB, 금이 함유되어 있지 않은 PCB 세 종류로 분류를 하였다. 또한 실제 LCD TV를 분해하여 발생된 PCB에 대한 함유량 분석을 통하여 PCB 내 금과 구리 함유량을 분석하였다.

주제어 : 폐 액정디스플레이, 인쇄회로기판, 유가금속, 자원 재활용, 분류

Abstract

Various waste PCBs arose during disassembly of LCD TVs and monitors in which they originally functioned for transmission of imaging signal, power supply, and imaging control. In those functional PCBs, gold and copper are contained at far more acceptable level, exceeding mining grade ores. Those valuable metals and their contents widely vary with functionality and end use of PCBs. Therefore, compositional analysis of individual waste PCBs from disassembled LCD TVs and monitors were performed in the present study to classify them into three categories: high gold yield and low gold yield PCBs and those without gold contents. Besides, additional chemical analysis was made to reveal gold and copper contents in the waste PCBs arising from actual disassembly/separation of end-of-life LCD TVs and monitors.

Key words : Waste Liquid Crystal Display, Printed Circuit Boards, Valuable Metals, Resources Recycling, Classification

· Received : January 8, 2015 · Revised : January 30, 2015 · Accepted : February 6, 2015

*Corresponding Author : Hyun Seon Hong (E-mail : hshong@iae.re.kr)

Advanced Materials & Processing Center, Institute for Advanced Engineering, 175-28, Goan-ro 51beon-gil, Baegam-myeon, Cheoin-gu, Yongin-si, Gyeonggi-do, 449-863 Korea
Tel : +82-31-330-7481 / Fax : +82-31-330-7116

©The Korean Institute of Resources Recycling. All rights reserved. This is an open-access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0/>), which permits unrestricted non-commercial use, distribution and reproduction in any medium, provided the original work is properly cited.

1. 서 론

LCD TV 및 모니터에는 구동에 필요한 여러 개의 인쇄회로기판(Printed Circuit Board: PCB)이 사용된다. 액정디스플레이에 사용되는 PCB로는 크게 구동 전원을 공급하는 PCB, 영상신호를 받아서 처리하는 PCB, 방송신호를 영상처리 PCB에서 처리 가능한 신호로 바꾸어 주는 PCB, 액정을 이용하여 액정디스플레이 패널을 구동 또는 제어하기 위한 디스플레이 구동 칩(Display Driver IC: DDI)이 실장된 연성인쇄회로기판(Flexible Printed Circuit Board: PCB)으로 나뉘며 최근 경량화 및 원가 절감 등의 이유로 영상신호를 받아서 처리하는 PCB와 전체 구동을 제어하는 PCB가 합쳐진 형태로 사용되기도 한다.

각 PCB는 기능의 차이에 따라 PCB에 노출된 금속 배선의 표면처리 재료와 PCB에 실장되는 소자의 종류가 다르며 소자의 종류에 따라 실장 방법이 달라진다. PCB 배선층에 노출된 금속이 구리일 경우 실장 시 가해지는 열로 인해 구리가 산화되어 신뢰성에 문제를 야기하는데 이러한 문제를 방지하기 위하여 표면처리 공정을 거치게 된다. 표면처리 공정으로는 유기용제나 수용성의 pre-flux를 코팅하는 organic solderability preservatives(OSP) 공정, 구리 위에 Ni/Au (ENIG 공정) 또는 Ni/Pd/Au (ENEPIG 공정)를 도금하여 배선층의 최상부 금속층이 금인 공정, 주석이나 은을 도금한 공정 등이 사용되고 있다¹⁾. 실장되는 소자는 코일, 저항, 전해 콘덴서, 에폭시로 몰딩된 칩, MLCC 등 여러 종류가 있으며, 실장 방식은 PCB에 노출된 금속배선층에 바로 실장을 하는 표면실장 방식과 PCB를 통과하여 뒤편에서 납땀을 하는 스루홀(through-hole) 방식으로 나뉜다.

현재 PCB 재활용하는 방식으로는 200°C에서 가열하여 폴리머를 제거한 후, 남은 메탈을 전해 정련을 이용하여 회수하는 열분해 방법²⁾과 PCB에 있는 금속을 산이나 염기 용액을 이용하여 침출 한 후 전해정련하여 회수하는 습식제련방법³⁾, 물리적으로 PCB를 파쇄한 후 금속과 플라스틱을 선별하여 금속을 회수하는 방법⁴⁾ 등이 있다. 그러나 상기한 바와 같이 기능에 따라 PCB의 표면처리, 실장된 소자, 실장방식이 달라 각 PCB 마다 함유된 유가 자원 종류 및 함유량이 다르나 현재는 모든 PCB를 한꺼번에 처리하는 방법만이 연구 되고 있어 선택적인 금속 회수에 대한 효율성이 떨어지게 된다. 본 연구에서는 기능별 PCB에 따른 표면처리, 실장된 소자, 실장방식에 따른 구조를 분석하여 각 PCB 별 금과 구

리에 대한 함유량을 조사하여 금이 다량 함유된 PCB, 금이 소량 함유된 PCB, 금이 함유되지 않고 구리만 함유된 PCB 세 등급으로 분류하여 PCB에서 유가금속인 금을 회수 시 회수율 및 효율성을 높이고자 하였다. 또한 PCB 내 금과 구리에 대한 ICP 성분 분석을 통하여 실제 PCB별 함유된 금과 구리의 함유량을 분석하였다.

2. 구조분석에 따른 PCB 분류

2.1. 표면처리에 따른 PCB 분류

Fig. 1은 PCB의 단면도를 나타낸 것으로 일반적으로 PCB는 금속 배선 물질로 구리를 사용하며 소자와 전기적으로 연결하기 위해 노출된 금속 전극 패드 역시 구리로 이루어져 있다. 하지만 구리가 노출된 상태로 소자를 실장하게 되면 산화된 구리로 인하여 금속 전극 패드와 솔더 사이에 젖음성이 낮아져 솔더링이 되지 않거나 쉽게 박리되어 불량이 생기게 된다. 이러한 노출된 구리의 산화를 방지하고자 여러 표면처리 방법이 사용되는데, 대표적인 표면처리 방법은 다음과 같다. PCB의 금속배선 중 노출된 구리 금속 전극 패드에 유기성 산화 방지막을 형성시키는 OSP 표면처리 방법, PCB의 노출된 구리 금속 전극 패드에 최종적으로 은을 노출시키는 치환 은 (immersion Ag) 방법, PCB의 노출된 구리 금속 전극 패드에 최종적으로 주석의 노출시키는 치환 주석(immersion Sn) 방법, PCB의 노출된 구리 금속 전극 패드에 무전해 니켈/무전해 팔라듐/치환 금 (electroless nickel electroless palladium immersion gold: ENEPIG) 방법이 있다. 이때 ENEPIG의 니켈 층의 두께는 3 μm ~ 5 μm , 팔라듐 층의 두께는 0.05 μm ~ 0.1 μm 그리고 금 층의 두께는 0.03 μm ~ 0.05 μm 이다⁵⁾. 니켈 층은 솔더와 금속 전극 패드 접합부의 접합강도를 높여주는 역할을 하고 금 층은 산화방지층의 역할을 하며 팔라듐 층은 금 도금 시에 발생하는 니켈 층의 부

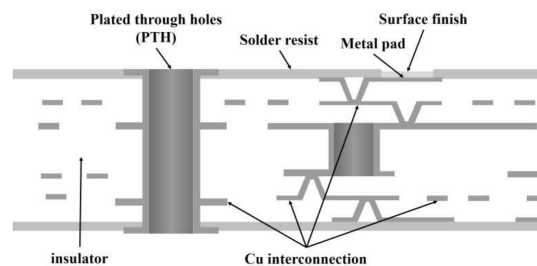


Fig. 1. Schematic diagram of PCB cross-section.



Fig. 2. PCB fabricated by ENEPIG process.

식현상을 방지하는 역할을 한다^{6,7}). 솔더 접합을 위한 리플로우 시 팔라듐 층과 금 층은 액상 솔더로 빠르게 용해된다. LCD TV에 사용되는 ENEPIG 공정이 적용된 PCB의 경우, Fig. 2에서 볼 수 있듯이 PCB 고정을 위한 가공 홀 주변에 금이 노출되어 있어 쉽게 구분이 가능하다. 일반적으로 OSP공정이 적용된 PCB가 많이 사용되지만, input/output이 많아 전기적 연결부가 세밀한 소자가 실장되는 PCB에는 소자 실장 시 소자와 PCB의 접합부에 OSP가 잔류하여 이후 신뢰성에 문제가 발생하기 때문에 ENEPIG 공정이 적용된 PCB가 주로 사용된다.

2.2. PCB 에 실장되는 소자의 종류

PCB에 실장되는 소자에는 여러 종류가 있으나 LCD PCB에 주로 실장되는 소자로는 인덕터, 콘덴서, 저항, 에폭시몰딩컴파운드(epoxy molding compound: EMC)로 몰딩된 IC 칩 그리고 bare chip으로 사용되는 driver IC가 있다.

인덕터는 형태에 따라 도선을 원형으로 감은 일반 인덕터와 칩형태로 제조한 칩 인덕터로 나뉜다. 일반 인덕터는 코어의 종류에 따라 코어 없이 도선을 원형으로 감은 공심 인덕터, 철재질을 코어로 사용한 철심 인덕터, 자력을 가지는 물질을 코어로 사용하는 자심인덕터로 나뉘며, 권선 방법에 따라 원통형으로 도선을 감는 솔레노이드 코일, 도넛 모양의 코어에 도선을 감은 토로이달 코일, 거미줄 모양으로 도선을 감은 스파이더 코일이 있다. 이러한 인덕터들은 도선의 종류로 구리선을 주로 사용하고 있다. 칩 인덕터 중 LCD 패널에 주로 사용되는 것은 적층형 칩 인덕터로써 페라이트 또는 글라스 세라믹계 시트에 전극을 후막 인쇄하고 비아홀을 이용하여 여러 층의 코일 패턴이 인쇄된 시트를 적층하고 내부 도선을 연결하는 방식이다 적층형 페라이트 인덕터에는 주로 Ni-Zn-Cu계 재료를 주로 사용하고 적층형 세라믹 인덕터에는 주로 $Al_2O_3-B_2O_3-SiO_2$ 계와

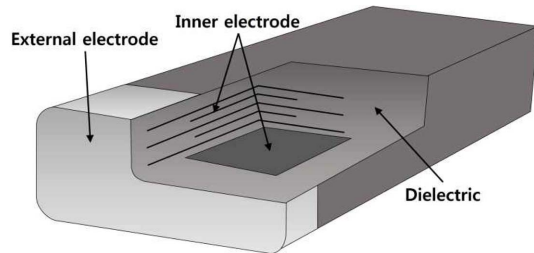


Fig. 3. Structure of MLCC.

$CaO-B_2O_3-SiO_2$ 계 재료를 주로 사용하며 두 칩인덕터의 전극으로는 은이 사용된다⁸).

콘덴서의 종류로는 알루미늄 필름콘덴서, 전해콘덴서, 세라믹 콘덴서, 적층칩세라믹콘덴서(multi-layer ceramic capacitors: MLCC)가 주로 사용된다. 필름콘덴서는 금속막을 전극으로, 플라스틱 필름을 유전체로 사용한 콘덴서로써 전극은 주로 알루미늄과 아연이 사용된다. 전해콘덴서는 전극으로 알루미늄이나 탄탈륨과 고체 및 액체 전해질을 이용한 것으로, 알루미늄 전해콘덴서는 크라프트(kraft)지 등에 전해액을 스며들게 한 후 금속 알루미늄박과 함께 감아 붙인 구조로 되어 있어 알루미늄 산화막이 유전체 역할을 하며, 탄탈 전해콘덴서는 탄탈륨 과우더를 소결하였을 때 생기는 빈틈에 전해액이 스며들게 하여 전극으로 사용하고 탄탈륨 산화막이 유전체 역할을 한다. 세라믹 콘덴서는 필름콘덴서와 마찬가지로 금속막을 전극으로, 세라믹을 유전체로 사용하는 콘덴서로써 전극 금속막의 재료는 주로 은, 구리, 니켈, 팔라듐이 사용된다. MLCC의 구조는 Fig. 3과 같이 세라믹 유전체와 내부전극, 외부전극으로 이루어져 있으며 세라믹 유전체와 내부전극은 교차로 적층되어 있다. 내부전극의 재료로는 일반적으로 팔라듐, 백금, 은, 팔라듐, 니켈 등이 사용되며 은나 구리가 사용되는 경우도 있다. 외부전극의 재료로는 은이나 구리 등이 주로 사용되며 도금성 향상을 위하여 seed layer로 니켈이나 주석으로 도금을 한다⁹).

저항은 기본적으로 세라믹 봉에 저항 물질을 입힌 후 나선형으로 홈을 파서 원하는 저항 값을 만들고, 양 끝에 주석을 도금한 구리 리드선이 붙은 금속 캡을 접착시킨 후 보호도료로 마무리 한다. 일반적으로 저항은 사용되는 재질에 따라 탄소 피막저항, 카본 솔리드 저항, 금속 피막저항, 산화금속저항으로 분류된다. 탄소 피막 저항은 세라믹 봉에 탄소 분말을 피막 형태로 성형한 것이고, 카본 솔리드 저항은 탄소, 수지, 무기물을 혼합

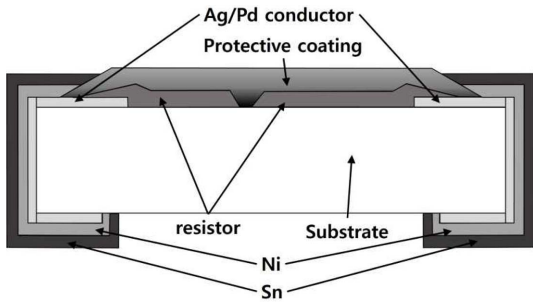


Fig. 4. Structure of chip resistor.

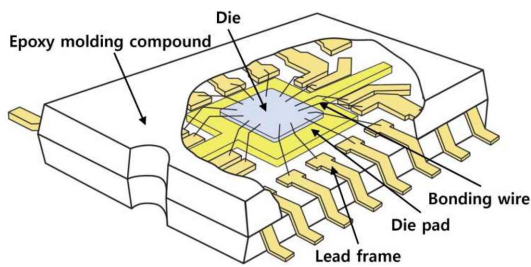


Fig. 5. Packaging structure of molded chip.

및 가공한 것으로서 세라믹 봉이 없는 형태이다. 금속 피막저항은 세라믹 봉에 니켈-크롬, 탄탈륨, 니켈 등 금속계 저항체를 증착 또는 소결한 형태이며, 산화금속저항은 주석, 인듐, 칼슘계의 금속산화물을 저항체로 사용한 형태이다. 또한 리드선이 없는 칩 형태의 저항기가 최근 많이 사용되는데 구조를 Fig. 4에 나타내었다. 이러한 칩 저항기는 Al_2O_3 substrate의 테두리에 은, 은/팔라듐 전도층을 형성하고 RuO_2 저항체 층을 만든 후 절연체를 위에 덮고 솔더링 성능을 향상시키기 위하여 전도층 위에 니켈/주석을 도금한 형태이다.

Fig. 5는 몰딩된 칩의 구조를 나타낸 것으로, 외부와 전기적으로 연결시켜주는 리드프레임(lead frame)에 bare chip인 die를 붙인 후 die 위에 형성된 전극 패드와 리드프레임을 금속 와이어를 이용하여 와이어 본딩한다. 이렇게 와이어 본딩을 통해 전기적으로 연결된 전극 패드와 리드프레임은 EMC를 이용하여 몰딩하게 된다. 리드프레임은 구리에 주석을 도금하여 사용을 하며 die 위에 형성된 금속 전극 패드와 리드프레임을 이어주는 금속 와이어의 재료로는 주로 금을 사용하고 있다.

LCD TV에서 driver IC는 주로 FPCB 위에 플립칩 본딩 방식으로 실장되며 Fig. 6에 구조를 나타내었다. Driver IC를 연성회로기판 위에 실장하는 방식은 driver

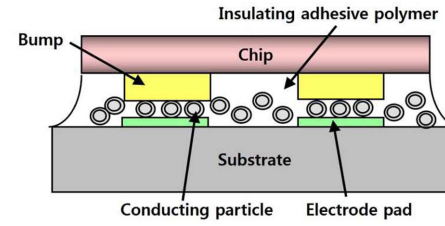
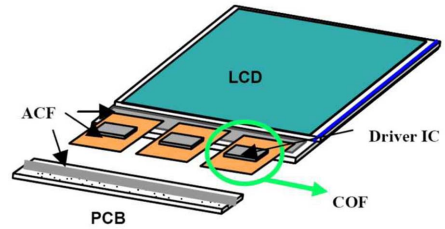


Fig. 6. Packaging structure of driver IC.

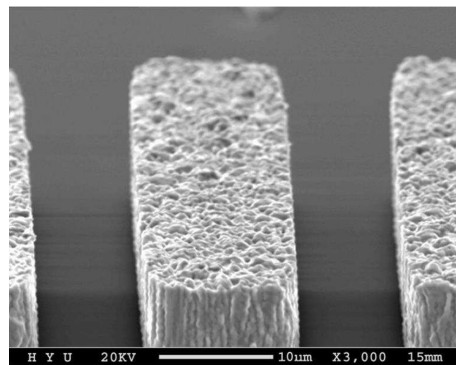
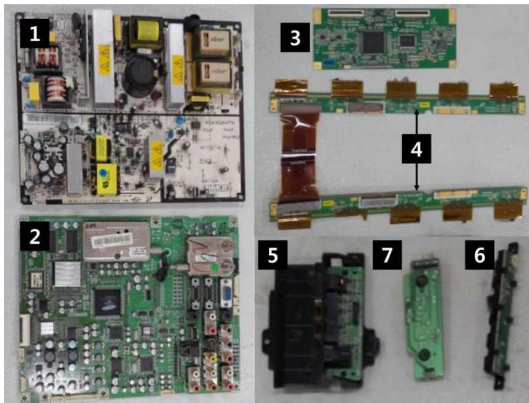


Fig. 7. SEM image of Au bump formed on driver IC.

IC 전극 패드에 전기적 연결을 위하여 금 bump를 도금하고 칩을 뒤집어 FPCB에 노출되어 있는 전극 패드에 bump를 닿게 한다. 이때, bump 높이 차의 보정 및 driver IC를 FPCB에 고정하기 위하여 이방성전도접착제(anisotropic conductive adhesive: ACA)를 사용한다^{10,11}. Fig. 7은 실제 driver IC 위에 형성된 bump의 이미지이다. 일반적으로 칩에는 4가지 크기의 bump가 높이 $12\mu m$ 로 형성되며, Table 1에 driver IC 칩에 형성된 크기에 따른 bump 수 및 금의 양을 정리 하였다. ACA는 고분자 바인더에 도전입자를 혼합하여 사용되는데, 도전입자로는 금 또는 금이 도금된 금속입자나 폴리머입자, 금이 도금된 폴리머입자에 파괴가 쉬운 절연막을 코팅한 입자 등이 있다. 이 중에서 탄성력이 있는 폴리머에 니켈과 금 그리고 절연막이 코팅된 입자의 형태가 주로 이용되고 있다.

Table 1. Number of bumps and content of Au in a driver IC chip

size of bump (μm)	# of bumps	total bump volume (μm^3)	weight of Au (μg) (density: $19.3 \text{ g}\cdot\text{cm}^{-3}$)
15×65	837	816,075	15.75
40×67	12	32,160	0.62
67×140	12	112,560	2.17
60×80	12	57,600	1.11
Total		1,018,375	19.65

**Fig. 8.** Several PCBs collected from waste LCD TV (model No. LN32R71BD[R]).

2.3. PCB 내 금과 구리 함유량 분석 실험 및 결과

실제 폐PCB 내에 존재하는 금과 구리의 함유량을 분석하여 폐PCB의 가치를 분류하고자 연구를 진행하였다. S사 32인치 LCD TV(제품명: LN32R71BD[R])를 분해 후, Fig. 8과 같이 PCB를 수집하였고 열풍기를 이용하여 납땜되어 있는 소자 분리 및 철 케이스, 방열판 등을 수작업으로 제거하였다. 그 후, $450^{\circ}\text{C} \sim 500^{\circ}\text{C}$ 의 버너를 이용하여 PCB 기판의 폴리머 성분을 소각시켰다. 소각 후 잔류물과 금 또는 구리를 함유한 부품들은

왕수 또는 질산을 이용하여 침출하였고, 얻어진 침출액은 ICP 분석을 통한 금 및 구리의 함유량 분석에 이용되었다. 그 결과를 Table 2에 나타내었다.

본 연구에서는 회수되는 금의 양 뿐만 아니라 금의 회수 효율도 고려하여 금 함유량 5 mg 이상과 함유 금 농도 100 ppm 이상일 경우 1등급의 PCB라고 정의하였으며, 한가지 조건을 만족할 경우 2등급의 PCB, 두조건 모두 만족하지 못할 경우 3등급의 PCB로 정의 하였다.

분석결과 전체 구동을 제어하는 3번 PCB, driver IC가 실장된 FPCB 및 이 FPCB와 연결된 4번 PCB에서 금 함유량이 각각 13.128 mg, 6.544 mg 이고 금의 농도가 각각 240 ppm, 160 ppm으로 1등급 PCB로 분류하였다. 영상신호를 받아서 처리하는 2번 PCB의 경우, 금 함유량은 10.5224 mg으로 높으나 금의 농도가 28 ppm으로 낮아 2등급 PCB로 분류 하였다. 한편, 1번 PCB에는 금이 존재하지 않았으나 가장 많은 구리를 함유 하고 있는 것으로 분석 되어 3등급 PCB로 분류 하였다. 5, 6, 7번 PCB의 경우 경제적 가치가 거의 없는 것으로 분류될 수 있다. 이와 같은 실험 결과는 앞에서 PCB 구조 분석에 따른 등급 분류와 일치하는 것을 알 수 있다. 향후 다양한 LCD TV 제조 회사 및 모델에 따른 유가금속 함유량 데이터베이스 마련을 통해, 폐LCD TV 재활용을 위한 해체·분리 시 폐PCB를 등급별로 분류하여 재활용 효율을 높일 수 있는 작

Table 2. Content of Au and Cu in several PCBs obtained from waste LCD TV (model No. LN32R71BD[R])

PCB number	1	2	3	4	5	6	7
PCB weight (g)	787.3	375.8	54.7	40.9	58.9	12.5	8.6
Au concentration (ppm)	0	28	240	160	10	0	10
Au amount (mg)	0	10.5224	13.128	6.544	0.589	0	0.086
Cu concentration (ppm)	113930	187510	266500	286720	64760	105400	107200
Cu amount (g)	89.7	70.5	14.6	11.7	3.8	1.3	0.9

업이 이뤄져야 할 것으로 사료된다.

3. 금 및 구리 함유량에 따른 PCB 분류

PCB 구조 및 실장된 소자에 따른 폐PCB의 가치를 분석 및 PCB 내 금과 구리 함유량 분석 실험 결과를 토대로 ENEPIG 공정을 통해 표면에 금을 함유하고 있을 뿐만 아니라 금으로 와이어 본딩된 칩들이 많은 PCB가 경제적 가치가 높은 1등급 PCB로 분류될 수 있다. 이러한 폐PCB는 재활용 시 금의 회수를 통해 고부가가치 귀금속 소재화가 가능하여 다른 폐PCB와 비교해 비싼 가격에 거래가 가능하다. 영상신호를 받아 처리하는 PCB의 경우, ENEPIG 공정이 적용된 PCB를 사용하지 않았지만 몰딩된 칩이 다른 소자들과 같이 실장이 되어 있어 2등급 PCB로 분류할 수 있다. PCB에 실장된 몰딩 칩에 금이 함유 되어 있으나 PCB 자체 및 다른 부품들에 금이 없기 때문에 무게 대비 금의 함유량이 적어 1등급 PCB와 비교해 금의 회수 효율성이 낮다. 구동 전원을 공급하는 PCB의 경우, ENEPIG 공정이 적용된 PCB를 사용하지 않았고 몰딩 된 칩이 실장되어 있지 않아 금은 회수할 수 없지만 PCB 내 구리나 코일 내 구리를 회수할 수 있기에 3등급 PCB로 분류 할 수 있다.

4. 결 론

본 연구에서는 실제 폐LCD TV로부터 얻어진 PCB의 성분을 분석하여 재활용 시 가치를 알 수 있는 기준을 마련하고자 하였으며, 금과 구리의 함유량을 기준으로 세 개의 가치 등급으로 PCB를 분류하였다. 결과적으로 ENEPIG 공정을 통해 표면에 금을 함유하고 있는 PCB가 재활용 시 가장 가치가 높은 것으로 분석되었다(1등급 PCB). 2등급은 영상신호를 받아 처리하는 PCB로써 금을 함유하고는 있으나 재활용 시 금의 회수 효율이 낮은 것들을 선정하였으며, PCB로부터 금을 회수할 수 없으나 다량의 구리를 포함하고 있는 PCB를 3등급으로 분류하였다. 이러한 가치등급 분류는 구조 분석을 통해 설계된 분류기준과 일치하는 결과이다. 본 연구결과는 폐LCD TV를 재활용하는 업체에 PCB를 가치별로 분류할 수 있는 기준이 될 수 있을 것으로 사료된다.

감사의 글

본 연구는 환경부의 지원을 받는 글로벌 탐 환경기술 개발사업의 일환으로 수행되었기에 감사드립니다 (GT-11-C-01-020-0).

References

1. George Milad, 2008 : *Surface finishes in a lead-free world*, Circuit World, 34(4), pp. 4-7.
2. Martin Goosey, Rod Kellner, 2003 : *Recycling technologies for the treatment of end of life printed circuit boards (PCBs)*, Circuit World, 29(3), pp. 33-37
3. C. Eswaraiyah, et al., 2008 : *Classification of metals and plastics from printed circuit boards (PCB) using air classifier*, Chemical Engineering and Processing, 47, pp. 565-576
4. T. Kinoshita, et. al., 2003 : *Metal recovery from non-mounted printed wiring boards via hydrometallurgical processing*, hydrometallurgy, 69, pp. 73-79
5. ROHM AND HAAS ELECTRONIC MATERIALS, 2008 : *Why Electroless Nickel Electroless Palladium Immersion Gold (ENEPIG)?*, Technical Communications
6. Chun Hsien Fu, et al., 2007 : *Investigation of IMC growth and solder joint reliability on new surface finish-ENEPIG*, Microsystems, Packaging, Assembly and Circuits Technology, 2007. IMPACT 2007. International, pp331-334, Taipei, 1-3 October 2007, IEEE, 2007.
7. Lu, Su-Tsai, et al., 2009 : *Thin electroless Cu/OSP on electroless Ni as a novel surface finish for flip chip solder joints*, Electronic Components and Technology Conference, 2006. Proceedings. 56th, pp119-124, San Diego, CA, 30 May -2 June 2006, IEEE, 2006.
8. Chan-Sei Yoo, 2004 : *Chip inductor technology trends*, Electronic Parts & Components, 119, pp. 53-60.
9. Jung Rag Yoon, 2006 : *MLCC(Multilayer Chip Capacitor) technology and market trends*, Electronic Parts & Components, 221, pp. 58-65.
10. Lu, Su-Tsai, et al., 2009 : *A novel compliant-bump structure for ACA-bonded chip-on-flex (COF) interconnects with ultra-fine pitch.*, Electronic Components and Technology Conference, 2009. ECTC 2009. 59th., pp1544-1551, San Diego, CA, 26-29 May 2009, IEEE, 2009.
11. Aschenbrenner, Rolf, et al., 1997 : *Flip chip attachment using anisotropic conductive adhesives and electroless nickel bumps.*, Components, Packaging, and Manufacturing Technology, Part C, IEEE Transactions on, 20(2), pp. 95-100.



홍 명 환

- 한양대학교 신소재공학과 공학석사
- 현재 고등기술연구원 신소재공정센터 연구원



박 경 수

- 고려대학교 신소재공학과 공학박사
- 현재 고등기술연구원 신소재공정센터 선임연구원



Basudev Swain

- 충남대학교 화학과 공학박사
- 현재 고등기술연구원 신소재공정센터 선임연구원



강 이 승

- 고려대학교 신소재공학과 공학석사
- 현재 고등기술연구원 신소재공정센터 선임연구원



홍 현 선

- 한양대학교 금속공학과 공학박사
- 현재 고등기술연구원 신소재공정센터 센터장



석 한 길

- 한양대학교 금속공학과 학사
- 독일 아헨공대 재료공학부 석사
- 독일 아헨공대 재료공학 박사
- 현재 강원대학교 재료금속공학과 교수