

# PQ변동을 이용한 개선된 계통 임피던스 추정기법

조제희<sup>1</sup>, 김용욱<sup>1</sup>, 김래영<sup>†</sup>

## An Improved Grid Impedance Estimation using PQ Variations

Je-Hee Cho<sup>1</sup>, Yong-Wook Kim<sup>1</sup>, and Rae-Young Kim<sup>†</sup>

### Abstract

In a weak grid condition, the precise grid impedance estimation is essential to guaranteeing the high performance current control and power transfer for a grid-connected inverter. This study proposes a precise estimation method for grid impedance by PQ variations by employing the variation method of reference currents. The operation principle of grid impedance estimation is fully presented, and the negative impact of the phase locked loop is analyzed. Estimation error by a synchronization angle in the park's transformation using the phase locked loop is derived. As a result, the variation method of reference currents for accurate estimation is introduced. The validation of the proposed method is verified through several simulation results and experiments based on a 2-kW voltage source inverter prototype.

**Key words:** Grid impedance estimation, Grid connected inverter, Phase locked loop (PLL), PQ variations

### 1. 서 론

최근 계통연계형 인버터 시스템을 적용한 신재생 에너지용 분산전원의 적용이 활발해짐에 따라 섬이나 산과 같은 계통연계가 취약한 Weak Grid를 통해 전력공급이 이루어지고 있다. 더불어 인버터의 부피 및 무게를 줄이고, 전력밀도를 증가시키기 위해 3차 저주파 LCL 필터와 같이 작은 인덕턴스를 갖는 고조파 필터를 적용하는 연구가 지속적으로 진행되고 있다<sup>[1]</sup>. 이에 따라 계통 임피던스가 고조파필터의 임피던스에 비해 무시할 수 없을 만큼의 크기를 갖게 될 경우, 전류제어기의 안정도 및 응답특성은 상대적으로 큰 계통 임피던스에 의해 저하된다<sup>[2]</sup>. 이러한 성능저하를 극복하기 위해서는 계통 임피던스의 보상이 제어기 설계에 있어서 매우 중요하며, 계통 임피던스의 적절한 추정이 반드시 요구된다. 추정된 계통 임피던스 값은 보상제어에 사용될 수 있다. 이 중에서 전류고조파 감쇄를 위한 전향보상기법이 있는데<sup>[3]</sup>, 이 기법은 계통 임피던스로 인한 계통 전

류의 왜곡성분을 계통 임피던스 값을 이용하여 제어기 내부에서 보상한다.

계통 임피던스의 영향력이 큰 계통연계 시스템에서 적용 가능한 제어기 설계를 위해서 여러 가지의 임피던스 추정 방법이 연구되어 왔다<sup>[4]</sup>. 임피던스 추정 기법은 크게 수동적 방법(passive method)과 능동적 방법(active method) 두 가지로 나뉜다. 수동적 방법은 시스템에 이미 내제되어있는 선전류 및 선전압과 같은 비특성신호를 이용하는 것이다. 이 방법은 주로 전압에 포함되어있는 왜곡성분에 의존적인데<sup>[5]-[6]</sup>, 이는 측정을 위한 적절한 크기 및 반복성을 갖지 않으므로 계통연계형 인버터 시스템의 적용에는 적합하지 않다. 능동적 방법(active method)은 계통연계형 시스템의 고의적인 변동을 이용하여 발생하는 신호를 통해 추정한다<sup>[7]-[10]</sup>. 능동적 방법의 변동 방식은 다양하기 때문에 크게 과도상태 방법(transient method)과 정상상태 방법(steady-state method)으로 나뉜다.

과도상태 방법은 시스템에 순간적인 전류를 발생시켜 그에 따라 순시적으로 발생하는 전압 및 전류의 임펄스를 측정하여 분석한다. 이 방법은 빠른 결과를 얻을 수 있는 장점이 있으나, 고성능의 A/D 분석장치를 요구하거나 노이즈 및 랜덤에러 제거를 위한 수학적 기술이 요구된다<sup>[11]</sup>. 정상상태 방법은 알고 있는 신호를 주기적으로 계통에 주입하여 정상상태 영역에서 분석한다.

Paper number: TKPE-2015-20-2-7

Print ISSN: 1229-2214 Online ISSN: 2288-6281

<sup>†</sup> Corresponding author: rykim@hanyang.ac.kr, Dept. of Electrical and Biomedical Eng., Hanyang University  
Tel: +82-2-2220-2897 Fax: +82-2-2220-0570

<sup>1</sup> Dept. of Electrical Eng., EECS lab., Hanyang University  
Manuscript received Jul. 17, 2014; accepted Mar. 4, 2015

기존의 정상상태 방법 중 유효전력과 무효전력의 크기를 순서적으로 변동시키고, 그에 따른 두 개의 동작점에서 측정된 전압과 전류를 통해 계통 임피던스를 추정하는 방법이 있다<sup>[12]</sup>. 계통 임피던스의 계산은 측정된 전압, 전류의 d-q 변환된 값을 이용하는데, 이때 Phase Locked Loop (PLL)로 추정된 각( $\theta$ )을 통해 d-q 변환된다. PLL은 3상 계통전압의 d-q 변환된 값을 가지고 계통의 위상신호를 갖는 q축 성분을 0이 되도록 제어하여 계통의 위상과 동기화되는 기법이다<sup>[13]-[14]</sup>. 하지만, PLL로 인하여 0으로 수렴한 q축 전압이 계통 임피던스의 계산에 오차를 유발한다.

본 논문에서는 계통 임피던스 추정을 위해 측정된 전압 및 전류의 d-q 변환 시 PLL로 발생하는 오차에 대한 분석을 하였다. PLL의 동작원리에 따라 PQ변동 시 측정되는 전압을 d-q상의 벡터도로 나타내어 분석하였다. 이러한 분석을 바탕으로 PQ변동을 이용한 계통 임피던스 추정기법에서 정확한 계통 임피던스 추정값을 얻어내기 위해 전력변동의 지령방법을 제안한다. 계통 임피던스 추정기법은 전류제어기를 사용하는 3상 계통 연계형 인버터 시스템에 적용하였기 때문에, 전류지령의 변동을 통한 전력변동이 이루어진다.

3상 계통연계형 시스템에서 계통의 위상과 동기화시키기 위한 PLL의 사용이 불가피하기 때문에, 제안한 방법을 통해 PLL에 따른 계통 임피던스의 추정오차를 해소할 수 있다. 제안하는 전류지령의 변동 방법은 수학적 검증과 시뮬레이션을 통해 유효성을 증명하였으며, 3상 2kW 계통연계형 인버터 프로토타입 (Prototype)을 이용한 실험을 통해서 제안하는 방법을 적용한 계통 임피던스의 추정 성능을 검증한다. 실험용 하드웨어를 통한 검증 시 추정된 계통 임피던스 값을 전향 보상 기법에 적용하여 유효성을 확인하였다.

## 2. PQ변동을 이용한 계통 임피던스 추정

본 논문에서 다루는 계통 임피던스 추정기법은 그림 1의 (a)와 같이 계통연계형 인버터의 출력 전력(유효전력  $P$ , 무효전력  $Q$ )의 크기를 변동( $\Delta P$ ,  $\Delta Q$ )시키고, 그림 1의 (b)에서와 같이 전력변동에 따른 전류 및 전압의 변화량을 두 개의 동작점(1, 2)을 가지고 측정하여 임피던스 값을 계산한다.  $V_1$ 과  $V_2$ , 그리고  $I_1$ ,  $I_2$ 는 두 동작점에서의 전압 및 전류의 값이다.  $V_g$ 는 계통전원의 순수 전압,  $Z_g$ 는 계통 임피던스이다.

본 논문에서는 3상 계통 연계형 인버터의 전류제어를 하기 때문에 d-q상의 전류의 지령 값을 조절하여 전력을 변동시킨다. 전력변동을 위한 d-q상의 전류지령은 수식 (1)과 같이 계산한다.  $I_d^*$ ,  $I_q^*$ 는 각각 d축 및 q축의 전류지령을 의미한다.

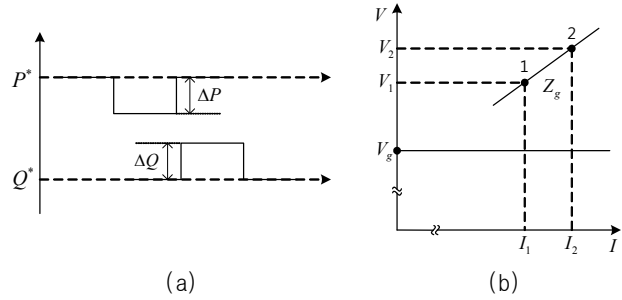


Fig. 1. Variations in two operating points: (a) active and reactive power (b) voltage and current

$$I_d^* = \frac{2(V_q Q^* + V_d P^*)}{V_d^2 + V_q^2}, \quad I_q^* = \frac{2(V_q P^* + V_d Q^*)}{V_d^2 + V_q^2} \quad (1)$$

그림 1(b)의 두 동작점(1, 2)에서 전압방정식은 식 (2)와 같이 쓸 수 있다. 이때 두 동작점 간에 계통전압 및 계통 임피던스의 크기는 변하지 않는다고 가정한다. 두 전압( $V_1$ ,  $V_2$ )의 차를 구하면 식 (3)과 같이 되며 측정이 불가능한 순수 계통전압  $V_g$ 는 제거된다. 따라서 측정된 전류와 전압의 변동량만으로 계통 임피던스를 계산할 수 있다. 계통 임피던스( $Z_g$ )는 식 (4)와 같이 저항( $R_g$ )과 인덕턴스( $L_g$ ) 성분으로 구성되어있다고 가정하였다.

$$V_1 = I_1 Z_g + V_g, \quad V_2 = I_2 Z_g + V_g \quad (2)$$

$$V_1 - V_2 = (I_1 - I_2) Z_g, \quad Z_g = \frac{V_1 - V_2}{I_1 - I_2} \quad (3)$$

$$Z_g = R_g + j\omega L_g \quad (4)$$

$Z_g$ 의 추정은 abc상에서 측정된 전압과 전류의 d-q 변환된 값으로 계산한다. 따라서 식 (3)을 식 (5)와 같이 d-q상의 값으로 실수부와 허수부로 나누어 표현할 수 있다. 식 (5)에서 각 동작점의 전압 및 전류의 변동량을  $\Delta$ 로 정의하고, 실수부와 허수부로 나누어 다시 쓰면 식 (6), (7)과 같다. 식 (4)와 식 (7)  $Z_g$ 의 실수부와 허수부에 해당하는 각각 성분으로 비교하여 정리하면 식 (8)과 같이 계통 임피던스의  $R_g$  및  $L_g$ 에 대한 계산 수식을 얻어낼 수 있다. 수식을 통해 알 수 있듯이 두 동작점 간에 전압 및 전류의 변동량( $\Delta V_d$ ,  $\Delta V_q$ ,  $\Delta I_d$ ,  $\Delta I_q$ )을 이용하여 계통 임피던스를 계산할 수 있다.

$$Z_g = \frac{V_{dq1} - V_{dq2}}{I_{dq1} - I_{dq2}} = \frac{(V_{d1} + jV_{q1}) - (V_{d2} + jV_{q2})}{(I_{d1} + jI_{q1}) - (I_{d2} + jI_{q2})} \quad (5)$$

$$Z_g = \frac{(V_{d1} - V_{d2}) + j(V_{q1} - V_{q2})}{(I_{d1} - I_{d2}) + j(I_{q1} - I_{q2})} = \frac{\Delta V_d + j\Delta V_q}{\Delta I_d + j\Delta I_q} \quad (6)$$

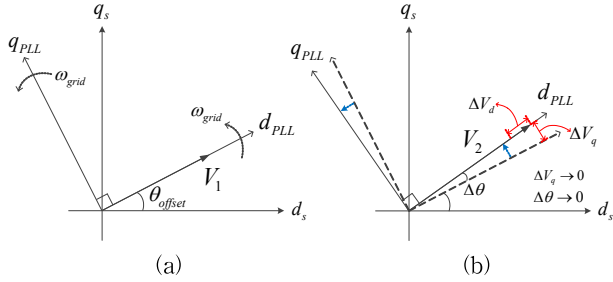


Fig. 2. Voltage vector diagram of dq-axis before and after perturbing reference current: (a) before (b) after

$$Z_g = \frac{\Delta V_d \Delta I_d + \Delta V_q \Delta I_q}{\Delta I_d^2 + \Delta I_q^2} + j \frac{\Delta V_q \Delta I_d - \Delta V_d \Delta I_q}{\Delta I_d^2 + \Delta I_q^2} \quad (7)$$

$$R_g = \frac{\Delta V_d \Delta I_d + \Delta V_q \Delta I_q}{\Delta I_d^2 + \Delta I_q^2}, L_g = \frac{\Delta V_q \Delta I_d - \Delta V_d \Delta I_q}{(\Delta I_d^2 + \Delta I_q^2) \omega} \quad (8)$$

### 3. 계통 임피던스 추정기법에서 PLL의 문제

PLL을 사용하게 되면 본 논문에서 다루는 PQ변동을 이용한 계통 임피던스 추정기법에서 계통 임피던스 계산 시 사용되는 q축 전압 변화량( $\Delta V_q$ )의 측정오차가 발생할 수 있다. 이는 PLL의 동작원리에 따라 계통의 위상과 동기화 되면서 주파수 성분을 갖는 q축 전압이 0으로 수렴하기 때문이다. PLL에 의한 q축 전압의 측정 오차에 대한 내용을 벡터도를 통해 설명하고자 한다.

전류저령의 변동 전후를 두 동작점으로 놓고, 각 동작점의 전압을 계통전압의 위상과 동기화된 d-q상의 벡터도로 나타내면 그림 2와 같다.  $d_s$ - $q_s$ 축은 정좌표계,  $d_{PLL}$ - $q_{PLL}$ 축은 계통의 위상과 동기화되어  $\omega_{grid}$ 의 각속도를 갖는 회전좌표계이다.  $V_1$ 과  $V_2$ 는 PCC에서 각 동작점에서의 전압벡터,  $\Delta V_d$ 와  $\Delta V_q$ 는 전류저령의 변동 전후 d-q상 전압벡터 크기의 변화량이다.  $\theta_{offset}$ 은 계통과 동기화되는 시점에서의 초기 각,  $\Delta\theta$ 는 전류저령의 변동 후 전압벡터가  $\Delta\theta$  만큼 이동한 각의 변화량이다.

그림 2의 (a)는 전류저령의 변동 전 전압벡터이며, 계통의 각속도  $\omega_{grid}$ 로 동기화되어  $d_{PLL}$ - $q_{PLL}$ 축으로 회전하고 있다. 이때 계통과 동기화된 전압벡터  $V_1$ 이  $d_{PLL}$ 축으로 고정되어 회전하며  $V_1$ 의 q축 성분은 0이다.

그림 2의 (b)에서 전류를 임의 값으로 키우기 위해 전류저령을 주었을 때 전압벡터의 크기와 방향이 바뀌었다. 이때 d-q축 전압벡터의 변화량은 계통 임피던스 계산에 필요한 정보이며, 전류저령의 변동 전의 기준축인  $d_{PLL}$ 로부터  $\Delta\theta$  만큼의 변화량이 있음을 나타낸다. 하지만 전류저령의 변동에 따라 전압벡터가  $V_1$ 에서  $V_2$ 로 이동하면 PLL로 인해 계통전압의 위상과 다시 동기화되어 기준축이  $V_2$ 로 고정된다. 따라서  $\Delta\theta$  만큼의 변화량이 제거되어 q축 전압벡터의 변화량( $\Delta V_q$ )이 제대로

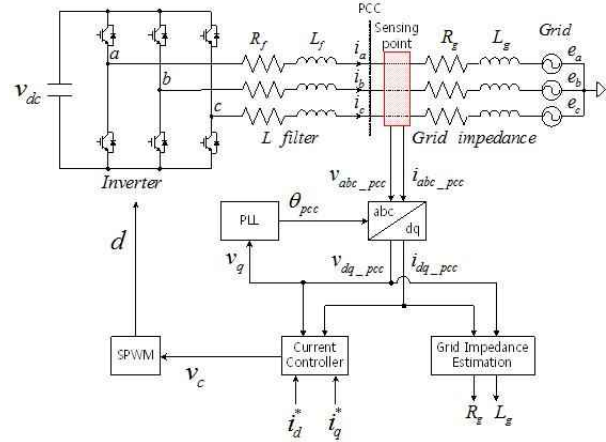


Fig. 3. System block for the grid impedance estimation.

측정되지 않는다. 이는 q축 전압을 0이 되도록 기준축이 이동하는 PLL의 동작원리에 따르므로 불가피하다.

### 4. 개선된 계통 임피던스 추정 기법

#### 4.1 계통 임피던스 추정을 위한 시스템 구성

그림 3은 본 논문에서 제안하는 방법을 적용하여 PQ변동을 이용한 계통 임피던스 추정기법을 적용하기 위해 구현한 시스템 구성도이다. 플랜트 (Plant)는 DC link를 입력으로 L필터를 사용한 3상 계통연계형 인버터이며, 전류제어를 통해 전류저령의 크기를 바꿔 전력을 변동시킨다. 인버터와 계통 임피던스 간에 연계지점인 Point of Common Coupling (PCC)에서 전압( $v_{abc\_pcc}$ ) 및 전류( $i_{abc\_pcc}$ )의 측정으로 인버터제어 및 계통 임피던스를 계산한다. 전류저령( $i_d^*$ ,  $i_q^*$ )을 변동시킴으로써, PCC에서 측정된 전압 및 전류의 d-q 변환 값( $v_{dq\_pcc}$ ,  $i_{dq\_pcc}$ )의 변화량을 통해 계통 임피던스를 계산한다. 하지만, 앞 장에서 살펴봤듯이 PLL로부터 얻는  $\theta_{pcc}$ 로 d-q 변환 시 q축 전압값( $v_{q\_pcc}$ )이 거의 0으로 수렴하여 계통 임피던스 계산의 오차를 유발한다.

#### 4.2 계통 임피던스를 고려한 시스템의 모델링

그림 3의 계통 임피던스를 포함한 계통의 등가회로를 통해 3상 계통연계형 인버터에서 계통 임피던스의 수학적 모델링을 얻고자 한다. 실제로 순수한 계통전압( $e_a$ ,  $e_b$ ,  $e_c$ )을 측정할 수 없기 때문에, Point of Common Coupling (PCC)에서 계통 임피던스가 반영된 전압 값을 통해서 측정이 된다. 따라서 PCC에서의 전압방정식을 통해 수학적 모델링을 얻어야 계통 임피던스에 대한 수리적인 분석이 가능하다. 3상 시스템의 수리적인 모델링은 d-q상의 전압방정식으로 나타낼 수 있다<sup>[15]</sup>.

PCC에서 계통 쪽을 바라본 3상 전압을 표현하면 식 (9)와 같다. abc상의 전압을 d-q상에서 보기 위해서

Park's Transform Matrix를 이용하여 d-q 변환을 한다.

$$\begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} = L_g \frac{d}{dt} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} + R_g \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} + \begin{bmatrix} e_a \\ e_b \\ e_c \end{bmatrix} \quad (9)$$

d-q상의 신호에 대한 역변환( $T^{-1}$ )과 Matrix의 미분항에 대한 몇 가지 수학적 테크닉을 이용하여 abc상의 변수를 전부 d-q상의 변수로 변환하면 식 (10)과 같다. 이때 계통전원이 3상 평형임을 가정하여 영상분은 모두 제거하였다.

$$\begin{bmatrix} v_d \\ v_q \end{bmatrix} = L_g \begin{bmatrix} 0 & -\omega \\ \omega & 0 \end{bmatrix} \begin{bmatrix} i_d \\ i_q \end{bmatrix} + L_g \frac{d}{dt} \begin{bmatrix} i_d \\ i_q \end{bmatrix} + R_g \begin{bmatrix} i_d \\ i_q \end{bmatrix} + \begin{bmatrix} e_d \\ e_q \end{bmatrix} \quad (10)$$

본 논문에서 다루는 전압 및 전류의 변수는 정상상태(steady-state) 시점에서 바라보는 것이기 때문에, 식 (10)의 행렬에서 d-q상의 정상상태 영역으로 d-q축 각 성분에 대한 전압방정식으로 다시 쓰면 식 (11)과 같다.

$$\begin{aligned} V_d &= R_g I_d - \omega L_g I_q + E_d \\ V_q &= R_g I_q + \omega L_g I_d + E_q \end{aligned} \quad (11)$$

식 (11)에서 확인할 수 있듯이, d-q상 각 축의 전류 값은 서로 다른 축의 전압 값에 영향을 준다. 즉, d축 전류의 크기만 바뀌더라도 q축 전압의 크기가 변하게 된다. 따라서 d-q상의 어떠한 전류지령 값이 바뀌더라도 d-q축 전압의 크기 모두 바뀔 수밖에 없다. 이 두 가지 전압방정식을 통해 d-q상의 전압에 대한 계통 임피던스의 영향을 확인할 수 있다.

### 4.3 제안하는 추정 기법의 원리

그림 2의 벡터도에서 각 동작점의 전압벡터( $V_1, V_2$ )를 d축과 q축 성분으로 분리하여 표현하면 식 (12)와 같다. 이 수식에 앞 절에서 구한 식 (11)를 대입하면 수식(13)과 같이 표현할 수 있다.

$$V_1 = V_{d1} + jV_{q1}, V_2 = V_{d2} + jV_{q2} \quad (12)$$

$$\begin{aligned} V_1 &= (R_g I_{d1} - \omega L_g I_{q1} + E_d) + j(R_g I_{q1} + \omega L_g I_{d1} + E_q) \\ V_2 &= (R_g I_{d2} - \omega L_g I_{q2} + E_d) + j(R_g I_{q2} + \omega L_g I_{d2} + E_q) \end{aligned} \quad (13)$$

식 (13)을 이용하여 두 동작점 간에 전압벡터의 차를 구하면 식 (14)와 같이 전압의 변화량( $\Delta V$ )과 전류의 변화량( $\Delta I$ )으로 나타낼 수 있다. 한편,  $\Delta V$ 는 식 (15)와 같이 실수부에 해당하는 d축 성분과 허수부에 해당하는 q축 성분으로 분리하여 표현할 수 있다.

$$\begin{aligned} \Delta V &= V_1 - V_2 \\ &= (R_g \Delta I_d - \omega L_g \Delta I_q) + j(R_g \Delta I_q + \omega L_g \Delta I_d) \end{aligned} \quad (14)$$

$$\Delta V = \Delta V_d + j\Delta V_q \quad (15)$$

식 (14), (15) 두 식의 실수부와 허수부를 비교하여 d축과 q축 전압의 변화량에 대하여 각각 나누어 쓰면 식 (16)과 같다. 앞서 3장에서 살펴봤듯이, q축 전압의 변화량( $\Delta V_q$ )이 PLL로 인하여 측정오차를 유발하므로 d축 전압의 변화량( $\Delta V_d$ )만을 고려할 수밖에 없다. 따라서 식 (16)의  $\Delta V_d$ 만을 가지고 계통 임피던스의 저항( $R_g$ )과 인덕턴스( $L_g$ )를 추정하고자 하는 것이 본 논문에서 제안하는 방법의 첫 단계이다.

$$\begin{aligned} \Delta V_d &= R_g \Delta I_d - \omega L_g \Delta I_q \\ \Delta V_q &= R_g \Delta I_q + \omega L_g \Delta I_d \end{aligned} \quad (16)$$

본 논문에서 제안한 방법은 계통 임피던스의  $R_g$ 와  $L_g$  추정 시 전류지령의 변동을 각각 다르게 하는 것이다.  $R_g$  추정 시에는 d축 전류지령만 변동시키고,  $L_g$  추정 시에는 q축 전류지령만 변동시킨다.  $R_g$  추정 시 전류지령의 조건에 따른 전류의 변화량은 식 (17)과 같으며,  $L_g$  추정 시 전류지령의 조건에 따른 전류의 변화량은 식 (18)과 같다.

$$\begin{aligned} \Delta I_d &= I_{d1} - I_{d2} \neq 0 \\ \Delta I_q &= I_{q1} - I_{q2} = 0 \end{aligned} \quad (17)$$

$$\begin{aligned} \Delta I_d &= I_{d1} - I_{d2} = 0 \\ \Delta I_q &= I_{q1} - I_{q2} \neq 0 \end{aligned} \quad (18)$$

$R_g$  추정 시 전류지령의 조건 식 (17)을 식 (16)의  $\Delta V_d$ 에 적용하면 인덕턴스 변수는 제거되어 저항 변수만 남게 되고, 마찬가지로  $L_g$  추정 시 전류지령의 조건 식 (18)을 식 (16)의  $\Delta V_d$ 에 적용하면 인덕턴스 변수만 남게 된다. 이를 적용하여  $R_g$  및  $L_g$  각각에 대하여 정리하면 식 (19)와 같다.

$$R_g = \frac{\Delta V_d}{\Delta I_d}, L_g = \frac{-\Delta V_d}{\omega \Delta I_q} \quad (19)$$

식 (19)에서 확인할 수 있듯이, 저항 및 인덕턴스 추정 시 전류지령의 조건을 각각 다르게 하면 d축 전압의 변화량( $\Delta V_d$ )만을 가지고도 계통 임피던스의 추정이 가능하다. 앞서 살펴보았던 PLL로 인한 q축 전압의 변화량( $\Delta V_q$ )의 측정오차가 발생하였더라도, 오차와 상관없이 계통 임피던스 계산을 정확하게 할 수 있다. 본 논문에서 제안한 전류지령의 변동방법을 기존의 계통 임피던스 계산식인 식 (8)에 적용하여도 식 (19)와 동일한 결과를 얻을 수 있다.

## 4. 시뮬레이션

본 논문에서 제안하는 전류지령 방법을 적용한 계통

TABLE I  
SYSTEM PARAMETERS

DC link Voltage	500 [V]	Grid Voltage (line to line)	220 [V <sub>rms</sub> ]
Rated Power	2 [kW]	Switching Frequency	20 [kHz]
Current Controller Bandwidth	1 [kHz]	Fundamental Frequency	60 [Hz]
Filter Inductance	4.3 [mH]	Grid Inductance	560 [μH]
Filter Resistance	0.12 [Ω]	Grid Resistance	0.27 [Ω]

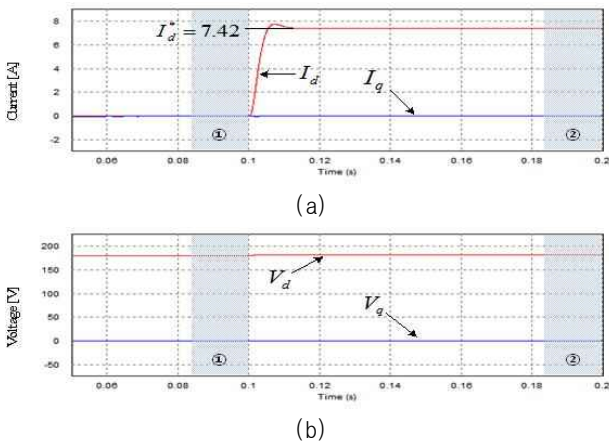


Fig. 4. Waveform of the dq-axis signal with variations of d-axis reference current: (a) currents (b) voltages

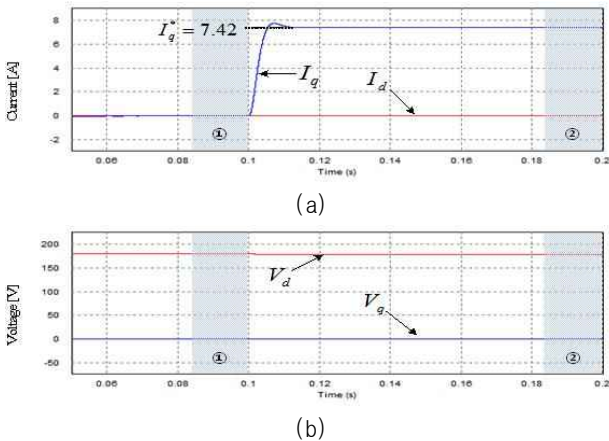


Fig. 5. Waveform of the dq-axis signal with variations of q-axis reference current: (a) currents (b) voltages

임피던스 추정의 타당성을 검증하기 위해 PSIM 툴을 이용하여 시뮬레이션을 수행하였다. 시뮬레이션 환경은 표 1과 같다.

그림 4는 d축 전류지령의 변동에 따른 d-q상의 전류 ( $I_d$ ,  $I_q$ )와 전압( $V_d$ ,  $V_q$ )을 나타낸 파형이다.  $I_d$ ,  $I_q$ 는 인버터에서 계통으로 흐르는 전류이며,  $V_d$ ,  $V_q$ 는 필터를

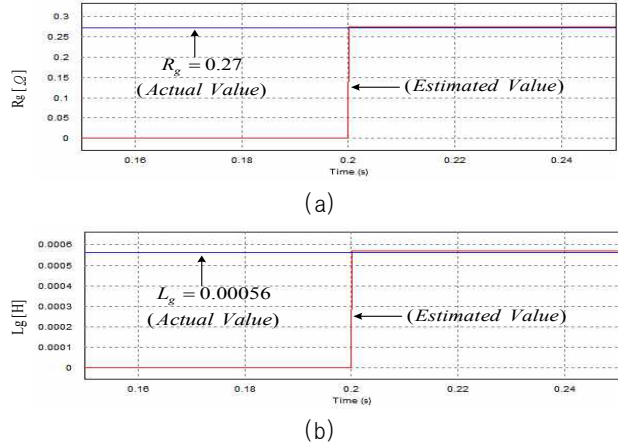


Fig. 6. Waveform of estimation results of grid impedance.

포함한 인버터 측과 계통 임피던스를 포함한 계통 측과의 연계지점인 PCC에 걸리는 전압이다.

우선  $R_g$  값을 추정하기 위해 d축 전류지령( $I_d^*$ )이 0인 정상상태 영역을 첫 번째 동작점(그림 4의 ①)으로 놓고, 0.1초에서부터 2[kW]의 정격전력을 갖도록 전류지령을 7.42[A]로 올린 정상상태 영역을 두 번째 동작점(그림 4의 ②)으로 잡는다. 제안한 방법대로  $R_g$  추정 시 q축의 전류지령( $I_q^*$ )은 변동시키지 않는다. 그 다음 각 동작점의 전류와 전압을 측정하여 저장하고 두 동작점 간의 변화량( $\Delta V_d$ ,  $\Delta V_q$ ,  $\Delta I_d$ ,  $\Delta I_q$ )을 구하여  $R_g$ 를 계산한다. 지령전류의 변동결과  $V_q$ 의 값은 PLL로 인하여 항상 0으로 수렴한다.

마찬가지로 그림 5는  $L_g$  추정을 위해  $I_d^*$ 의 변동 없이  $I_q^*$ 만 변동시킨 파형이다. q축 전류지령( $I_q^*$ )이 0인 정상상태 영역을 첫 번째 동작점(그림 5의 ①)으로 놓고, 0.1초에서부터 전류를 7.42[A]로 올린 정상상태 영역을 두 번째 동작점(그림 5의 ②)으로 잡는다. 각 동작점에서 전류와 전압의 측정값을 저장하고 두 동작점 간의 변화량( $\Delta V_d$ ,  $\Delta V_q$ ,  $\Delta I_d$ ,  $\Delta I_q$ )을 통해  $L_g$ 를 계산한다.  $I_d^*$ 의 변동 시와 동일하게  $V_q$ 의 값은 항상 0으로 수렴한다.

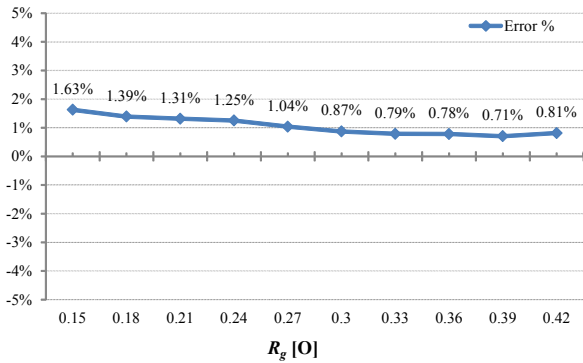
$R_g$  및  $L_g$ 의 추정 결과는 그림 6과 같다. 전류지령의 변동을 주는 0.1초를 전후로 각각의 동작점(그림 4, 5의 ①, ②)에서 전류와 전압의 측정값을 저장하였다가 0.2초부터 저장된 값으로 계통 임피던스를 계산하여 추정값을 출력한다. 추정값의 파형은 실제값과 거의 유사하게 따라가는 것을 확인할 수 있다. PCC에서 신호 측정 시 계통 임피던스로 인한 리플성분이 완벽하게 제거되지 못하는 점을 고려하여 추정값은 한 주기 동안의 평균값으로 계산하였다.

$R_g$ 와  $L_g$ 의 추정 결과값과 오차율을 표 2에 나타내었다. 계통 임피던스의 저항 추정값과 인덕턴스 추정값 모두 실제값과 대비하여 2%의 오차율 이내로 정확하게 추정되었다.

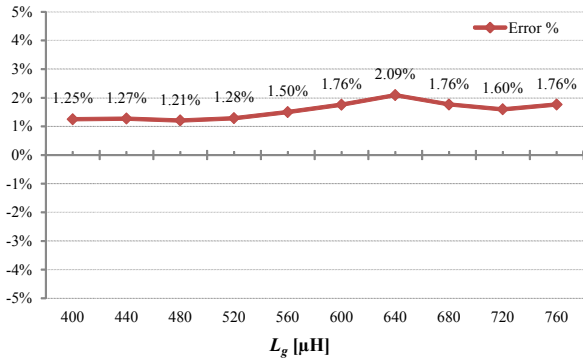


TABLE II  
ESTIMATED VALUES OF THE GRID IMPEDANCE

Resistance ( $R_g$ )	Actual value	0.27 $\Omega$
	Estimated value	0.2728 $\Omega$
	Error rate	1.04 %
Inductance ( $L_g$ )	Actual value	560 $\mu\text{H}$
	Estimated value	568.4 $\mu\text{H}$
	Error rate	1.5 %



(a)



(b)

Fig. 7. The estimation error rate of several grid impedances: (a)  $R_g$  (b)  $L_g$

본 논문에서 제안한 방법을 검증하기 위해, 여러 가지 계통 임피던스 값을 이용한 추정 결과를 그림 7에 나타내었다. 이전에 설정된 계통임피던스 값( $R_g : 0.27[\Omega]$ ,  $L_g : 560[\mu\text{H}]$ )을 기준으로 위아래로 변동시켜 계통 임피던스를 추정하였다. 그림 7의 그래프에서 확인할 수 있듯이  $R_g$ 와  $L_g$  모두 2% 이내의 오차율을 얻었다.

### 5. 실험

본 논문에서 제안한 전류지령 변동방법을 적용하여 계통 임피던스 추정의 유효성을 증명하기 위해 실험용 하드웨어를 그림 8과 같이 구성하였다. 실험 환경은 시뮬레이션 환경과 동일하게 적용하였으며, 추정을 위한

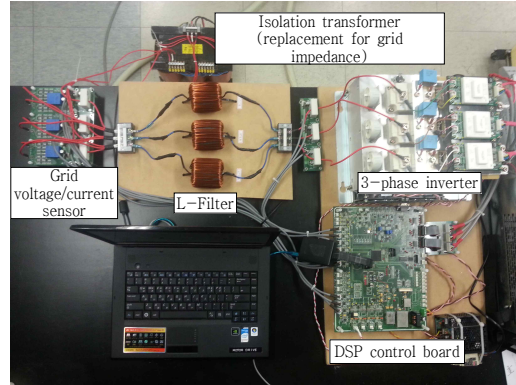


Fig. 8. Experimental prototype.

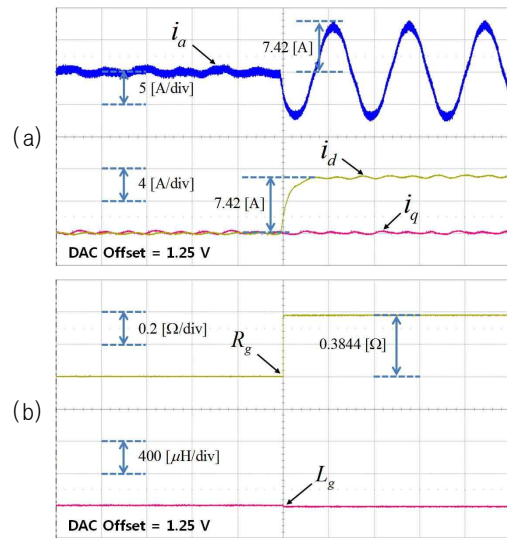


Fig. 9. Variation of  $I_d^*$  for estimating  $R_g$ : (a) waveform of currents (b) estimation of grid impedance

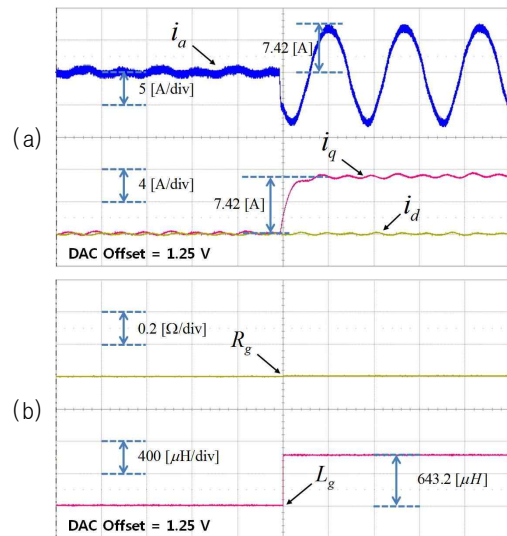


Fig. 10. Variation of  $I_q^*$  for estimating  $L_g$ : (a) waveform of currents (b) estimation of grid impedance

계통 임피던스는 절연형 트랜스의 누설 인덕턴스 및 기

생 저항으로 대체하였다. DSP 제어보드를 통해 3상 인버터의 전류제어가 되고, PQ변동을 이용한 계통 임피던스의 추정 알고리즘도 구현하였다. 전류지령의 변동 직후로 두 동작점에서 저장된 전압 및 전류의 센싱값으로 계통 임피던스의 계산이 이루어진다.

먼저 계통 임피던스의 추정을 위해 전류지령 값을 변동시켰다. 그림 9(a)의 파형은 계통 임피던스의  $R_g$ 를 추정하기 위해 d축 전류지령만 변동시킨 것을 나타낸다. 본 논문에서 제안한 방법대로 q축 전류지령은 변동시키지 않았다.  $i_d$ ,  $i_q$ 는 DSP 내에서 디지털 값으로 계산된 것이므로 DSP 제어보드 내의 DAC 출력신호를 통해 나타낸 파형이다. DAC 출력신호의 Scale을 고려하여 Division을 그림 9(a) 내에 표시하였다. 파형에서 알 수 있듯이 출력되는 d-q축 전류가 리플성분을 포함하고 있기 때문에, 계통 임피던스 계산을 위한 알고리즘에는 한 주기 동안의 평균값을 적용하였다. 또한 대부분의 Noise의 경우 계통 주파수 대비 매우 높은 주파수 영역에서 발생하므로, 이를 제거하기 위해 디지털 제어 내부에 Low Pass Filter를 추가하였다.

그림 9(b)는 계통 임피던스의 추정값을 DAC 출력신호를 통해 나타낸 파형이다. 마찬가지로 DAC 출력신호의 Scale을 고려한 Division을 표시하였다.  $R_g$ 의 추정을 위해 d축의 전류지령만 변동시켰으므로  $R_g$ 의 추정 결과만 유효하다. 그림 10(a)의 파형은 계통 임피던스의  $L_g$ 를 추정하기 위해 q축 전류지령만 변동시킨 것을 나타낸다. 제안한 방법대로 d축 전류지령은 변동시키지 않았다. 그림 9(b)는  $L_g$ 의 추정값을 DAC 출력신호를 통해 나타낸 파형이다. 마찬가지로  $L_g$ 의 추정을 위해 q축 전류지령만 변동시켰으므로  $L_g$ 의 추정 결과만 유효하다.

본 실험에서는 12-bit의 A/D Converter를 사용하여 센싱 전압 및 전류에 대한 디지털신호를 사용하였다. 이보다 더 정확한 측정을 위해서는 더 높은 bit의 A/D Converter를 사용하여 ADC Resolution을 키우면 개선될 것이다. 절연형 트랜스의 임피던스 추정 결과  $R_g$ 는 0.3844[Ω],  $L_g$ 는 643.2[μH]로 계산되었다. 실험 시 사용된 절연형 트랜스의 누설 인덕턴스 및 기생 저항은 고정값이 아닌 전류의 크기 및 온도 등 여러 가지 변수에 따라 변하기 때문에 정확한 값을 추정하기는 힘들다. 따라서 실험 시 추정된 임피던스 값의 유효성을 검증하기 위해 전류고조파 감쇄를 위한 전향보상기법<sup>[3]</sup>을 이용하고자 한다.

추정된 계통 임피던스 값은 보상제어에 사용될 수 있다. 계통 임피던스 값을 이용한 보상제어에 관한 연구는 이전에 진행된 바 있는데, 그 중 전류고조파 감쇄를 위한 전향보상기법이 있다<sup>[3]</sup>. 이 기법을 사용한 제어기 블록도는 그림 11과 같으며, 전류 제어기 내부에 전향보상을 적용한 것을 나타낸다. 계통 임피던스로 인해 계통 전류에 저차 고조파 성분이 추가되어 왜곡되는데, 이를

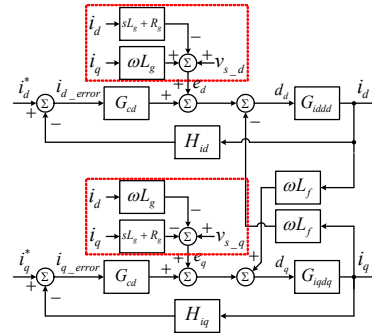


Fig. 11. Current controller block diagram with feed-forward compensation.

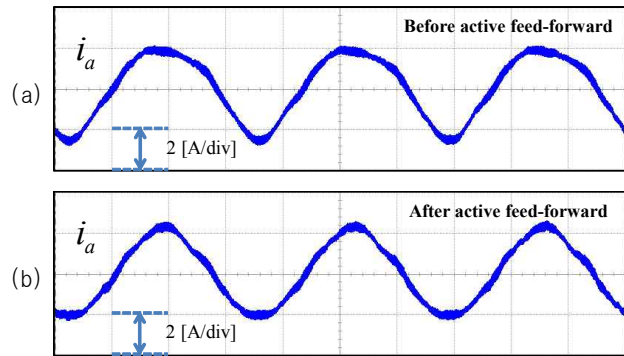


Fig. 12. Feed-forward compensation using the estimated grid impedance: (a) before active feed-forward (b) after active feed-forward

제어기 내부에서 계통 임피던스의 추정값을 이용하여 왜곡성분을 보상하게 된다. 이 기법을 사용하여 보상된 실험결과를 통해 계통 임피던스 추정값의 유효성을 검증하고자 한다.

그림 12(a)의 파형은 인버터에서 계통 측으로 출력하는 a상 전류파형이다. 전향 보상 제어를 적용하지 않았기 때문에, 전류의 파형이 깨끗한 정현파로 출력되지 않고 있다. 이는 계통 임피던스의 영향으로 전류에 저차 고조파 성분들이 추가되어 다소 일그러진 파형을 출력하고 있다. 그림 12(b)의 파형은 추정된 계통 임피던스 값을 이용하여 전향 보상 기법을 적용하였을 때 인버터에서 출력되는 a상 전류파형이다. 보상 제어를 적용하지 않은 그림 12(a)의 파형과 비교하여 전류의 파형이 더욱 정현파에 가까운 형태로 출력되고 있다. 파형을 통해 알 수 있듯이 전류에 추가된 저차 고조파 성분들이 전향 보상 기법으로 인하여 감쇄된 것을 확인할 수 있다. 따라서 전향 보상 기법에 사용된 계통 임피던스의 추정값이 유효함을 검증할 수 있다.

## 6. 결 론

본 논문에서는 유효전력 및 무효전력의 변동을 이용한 계통 임피던스 추정기법에서 계통 임피던스의 값을

정확하게 추정하기 위한 전력변동의 지령방법을 제안하였다. 먼저 기존의 PQ변동을 이용한 계통 임피던스의 추정기법을 고찰해보았으며, 기존의 임피던스 추정기법에서 전력변동에 대한 가이드라인이 제시되지 않아 3상 인버터 시스템에서 Phase Locked Loop 사용 시 d-q상의 전압  $V_q$ 가 임피던스 추정오차를 유발하는 것을 확인하였다. 이를 해결하기 위해 본 논문에서는 계통 임피던스 추정 시 d축 및 q축의 전류지령을 개별적으로 변동시키는 방법을 제안하였다. 제안한 방법으로 PLL로 인하여 발생하는  $V_q$ 의 측정오차와 상관없이 계통 임피던스 값을 정확하게 추정할 수 있었으며, 시뮬레이션 및 실험용 하드웨어를 통해 이를 검증하였다. 실험을 통한 검증 시 추정된 계통 임피던스 값을 전향 보상 기법에 적용하여 유효성을 확인하였다.

## References

- [1] M. Liserre, R. Teodorescu, and F. Blaabjerg, "Stability of grid connected PV inverters with large grid impedance variation," in *Proc. IEEE PESC'04*, pp. 4773-4779, Jun. 2004.
- [2] M. Liserre, R. Teodorescu, F. Blaabjerg, "Stability of photovoltaic and wind turbine grid-connected inverters for a large set of grid impedance values," *IEEE Transactions on Power Electronics*, Vol. 21, No. 1, pp. 263-272, Jan. 2006.
- [3] B. J. Park, K. Y. Choi, and R. Y. Kim, "An active feedforward compensation for a current harmonics reduction in three-phase grid-connected inverters," *IEEE International Conference on Networks (ICON)*, pp. 400-405, Nov. 2013.
- [4] M. Ciobotaru, V. Agelidis, and R. Teodorescu, "Line impedance estimation using model based identification technique," in *Proc. 14th Eur. Conf. Power Electron.*, pp. 1-9, Apr. 2011.
- [5] K. O. H. Pedersen, A. H. Nielsen, and N. K. Poulsen, "Short-circuit impedance measurement," *Generation, Transmission and Distribution, IEE Proceedings*, Vol. 150, pp. 169-174, Mar. 2003.
- [6] A. Bien, D. Borkowski, and A. Wetula, "Estimation of power system parameters based on load variance observations - laboratory studies," in *Proc. of EPQU*, pp. 1-6, Oct. 2007.
- [7] M. Sumner, B. Palethorpe, D. Thomas, P. Zanchetta, and M. C. Di Piazza, "Estimation of power supply harmonic impedance using a controlled voltage disturbance," *2001 IEEE 32nd Annual Power Electronics Specialists Conference*, Vol. 2, pp. 522-527, Jun. 2001.
- [8] M. C. Di Piazza, P. Zanchetta, M. Sumner, and D. W. P. Thomas, "Estimation of load impedance in a power system," *Ninth International Conference on Harmonics and Quality of Power*, Vol. 2, pp. 520-525, Oct. 2000.
- [9] M. Sumner, B. Palethorpe, D. W. P. Thomas, P. Zanchetta, and M. C. Di Piazza, "A technique for power supply harmonic impedance estimation using a controlled voltage disturbance," *IEEE Transactions on Power Electronics*, Vol. 17, No. 2, pp. 207-215, Mar. 2002.
- [10] N. Ishigure, K. Matsui, and F. Ueda, "Development of an on-line impedance meter to measure the impedance of a distribution line," *ISIE 2001. IEEE International Symposium on Industrial Electronics*, Vol. 1, pp. 549-554, Jun. 2001.
- [11] B. Palethorpe, M. Sumner, and D. W. P. Thomas, "Power system impedance measurement using a power electronic converter," in *Proc. Harmonics and Quality of Power Conf.*, Vol. 1, pp. 208-213, Oct. 2000.
- [12] M. Ciobotaru, R. Teodorescu, P. Rodriguez, A. Timbus, and F. Blaabjerg, "Online grid impedance estimation for single-phase grid-connected systems using P-Q variations," *Proc. of PESC'07*, pp. 2306-2312, Jun. 2007.
- [13] S. K. Chung, "Phase-locked loop for grid-connected three-phase power conversion systems," *IEE Proc.-Electr. Power Appl.*, Vol. 147, No. 3, pp. 213-219, May. 2000.
- [14] T. Timbus, M. Liserres, R. Teodorescu, and F. Blaabjerg, "Synchronization methods for three phase distributed power generation systems, an overview and evaluation," *Conf. Rec. of IEEE-PESC*, pp. 2474-2481, Jun. 2005.
- [15] V. Blasko and V. Kaura, "A new mathematical model and control of a three phase AC-DC voltage source converter," *IEEE Trans. Power Electron.*, Vol. 12, No. 1, pp. 116-123, Jan. 1997.



### 조제희(趙濟熙)

1986년 4월 25일생. 2012년 한양대 전자시스템공학과 졸업. 2014년 동 대학원 차세대 전력변환시스템공학과 졸업(석사). 2014년 ~ 현재 삼성전기 DM사업부 WS제품개발 그룹 (Cellular FEM) 사원.



### 김용욱(金容煜)

1977년 1월 24일생. 2002년 한양대 제어계측공학과 졸업. 2004년 동 대학원 제어계측공학과 졸업(석사). 2011년 ~ 현재 한양대 전기공학과 대학원 박사과정. 2004년 ~ 현재 삼성전자 생활가전 사업부 디지털제어 Lab. 책임연구원.



### 김래영(金來瑛)

1974년 6월 6일생. 1977년 한양대 전기공학과 졸업. 1999년 동 대학원 전기공학과 졸업(석사). 2009년 미국 버지니아 공대(Virginia Tech) 대학원 전기공학과 졸업(공학박사). 1999년 ~ 2004년 효성중공업 연구소 선임연구원. 2009년 ~ 2010년 미국 National Semiconductor Post Doc. Researcher. 2010년 ~ 현재 한양대 전기생체공학부 조교수. 당 학회 JPE 편집위원, 학술위원.