

수정된 전역통과 필터를 이용한 2~6 GHz 광대역 GaN HEMT 전력증폭기 MMIC

2~6 GHz Wideband GaN HEMT Power Amplifier MMIC Using a Modified All-Pass Filter

이 상 경 · 김 동 욱

Sang-Kyung Lee · Dong-Wook Kim

요 약

본 논문에서는 2차 전역통과 필터를 이용하여 입력정합을 수행하고, LC 병렬공진 회로를 이용하여 트랜지스터의 출력 리액턴스를 최소화하는 기법을 적용함으로써 2~6 GHz에서 동작하는 광대역 GaN 전력증폭기 MMIC를 설계 및 제작하였다. 광대역 손실정합을 위해 사용된 2차 전역통과 필터는 트랜지스터의 채널 저항 효과를 보상하기 위해 비대칭적 구조를 사용하였다. Win Semiconductors사의 0.25 μm GaN HEMT 파운드리 공정으로 제작된 MMIC 칩은 크기가 2.6 mm \times 1.3 mm이며, 주파수 대역 내에서 약 13 dB의 평탄한 이득 특성과 10 dB 이상의 우수한 입력정합 특성을 보였다. 포화출력 조건에서 측정된 출력전력은 2~6 GHz에서 38.6~39.8 dBm의 값을 보였고, 전력부가효율은 31.3~43.4 %을 나타내었다.

Abstract

In this paper, a 2~6 GHz wideband GaN power amplifier MMIC is designed and fabricated using a second-order all-pass filter for input impedance matching and an LC parallel resonant circuit for minimizing an output reactance component of the transistor. The second-order all-pass filter used for wideband lossy matching is modified in an asymmetric configuration to compensate the effect of channel resistance of the GaN transistor. The power amplifier MMIC chip that is fabricated using a 0.25 μm GaN HEMT foundry process of Win Semiconductors, Corp. is 2.6 mm \times 1.3 mm and shows a flat linear gain of about 13 dB and input return loss of larger than 10 dB. Under a saturated power mode, it also shows output power of 38.6~39.8 dBm and a power-added efficiency of 31.3~43.4 % in 2 to 6 GHz.

Key words: GaN, HEMT, Power Amplifier, MMIC, Lossy Matching, All-Pass Filter

I. 서 론

원격으로 조종되는 급조 폭발물의 출현으로 전장 환경이 크게 변화되었으며, 폭발물의 원격 제어를 방해할 수

있는 새로운 응용 분야 또한 등장했다. 원격 급조 폭발물의 통신을 교란하기 위한 기기는 광대역의 주파수 영역에서 동작 가능해야 하고, 큰 출력 신호를 송신할 수 있어야 한다. 이러한 기기에 사용하기 위해 SiC 기판에 제작

「본 연구는 광주과학기술원 전자전특화연구센터를 통한 방위사업청과 국방과학연구소 연구비 지원으로 수행되었습니다.」

충남대학교 전파공학과(Department of Radio Science and Engineering, Chungnam National University)

· Manuscript received May 26, 2015 ; June 24, 2015 ; Accepted June 30, 2015. (ID No. 20150526-039)

· Corresponding Author: Dong-Wook Kim (e-mail: dwkim21c@cnu.ac.kr)

된 GaN high electron mobility transistor(HEMT)는 차세대 반도체 소자로 각광을 받아 왔으며, 전자전 분야에서도 널리 사용되고 있다. GaN 물질의 밴드갭은 약 3.4 eV로 Si이나 GaAs보다 크며, 3.3 MV/cm의 큰 항복전계와 2.5×10^7 cm/s의 빠른 포화 전자속도를 만들어낸다^{[1],[2]}. 기판으로 사용되는 SiC 물질은 4.5 W/cm-K의 우월한 열전도도로 소자에서 발생하는 열을 손쉽게 제거함으로써 증폭기의 고전력 동작을 가능하게 한다. 큰 항복전계는 높은 동작전압을 제공하여 단위 게이트폭당 전력밀도를 증가시켜 동일한 출력전력 조건에서 더 작은 소자를 사용할 수 있게 함으로써 더 큰 출력 임피던스를 제공하게 된다^[3]. 이와 같은 소자의 동작전압과 출력 임피던스의 증가는 증폭기의 고풍출력 동작과 광대역 동작 측면에서 많은 유리한 점을 제공하므로, GaN HEMT는 광대역 전력증폭기에 최적이라 할 수 있다.

광대역 전력증폭기에 활용될 수 있는 정합 기법으로 리액티브 필터 합성 기법^[4], 분산증폭기 구조^[5], 저항성 정합^{[6],[7]} 등이 있고, 각각의 방법은 대역폭, 반사손실, 회로의 크기 측면에서 장단점을 가지고 있다. 본 논문에서는 저항성 정합 기법 중의 하나로 사용될 수 있는 전역통과 필터를 입력정합 회로로 사용하고, 병렬공진 회로를 트랜지스터의 기생소자와 결합하여 광대역 출력정합 회로로 활용한 GaN HEMT 기반의 2~6 GHz 광대역 전력증폭기 MMIC에 대해 이야기하고자 한다. 광대역 전력증폭기 MMIC는 Win Semiconductors사의 0.25 μ m GaN HEMT 파운드리 공정을 사용하여 설계 및 제작되었다^[8].

II. 광대역 전력증폭기 MMIC 설계

2-1 입력 정합회로

광대역 전력증폭기 MMIC의 설계 목표는 표 1에 제시되어 있는 것처럼 2~6 GHz의 주파수 대역에서 10 dB 이상의 선형이득과 38 dBm(약 6.3 W) 이상의 포화출력을 제공할 수 있어야 하며, 입력 반사손실은 10 dB의 우수한 정합 특성이 유지되어야 한다. 광대역 증폭기의 특성상 효율은 크게 중요하게 다루어지지 않으며, 사용된 소자는 0.25 μ m GaN HEMT로 125 μ m 단위 게이트가 10개 연결된 NP2500MS이고, 28 V 동작전압에 소자 1개당 100

표 1. 광대역 전력증폭기 MMIC 성능 목표

Table 1. Performance specifications of the wideband power amplifier MMIC.

항목	목표 성능
주파수	2~6 GHz
포화출력	> 38 dBm
효율	> 20 %
선형이득	> 10 dB
입력 반사계수	> 10 dB

1. Win Semiconductors의 0.25 μ m GaN HEMT NP2500MS ($W_g=10 \times 125 \mu$ m).
2. 바이어스 조건: $V_{DS}=28$ V, $I_{DS}=100$ mA per transistor.

mA의 바이어스 전류를 기준으로 설계되었다.

10 GHz에서 연속파 동작 기준으로 4.0 W/mm의 전력 밀도를 가지도록 설계된 $10 \times 125 \mu$ m 트랜지스터는 소스 결합 전계판(source-coupled field plate)을 가지고 있으며, 28 V, 100 mA의 조건에서 최대발진주파수(maximum oscillation frequency) f_{max} 는 47.7 GHz, 차단주파수(cutoff frequency) f_c 는 23.5 GHz이고, 4 GHz에서 최대안정이득(maximum stable gain) MSG는 23.5 dB를 가진다.

트랜지스터의 광대역 입력정합 회로로 그림 1과 같은 2차 전역통과 필터를 활용할 수 있다. 동일한 R_s 와 R_L 에 대해 $R_L : 1/\omega C_1 : 1/\omega C_2 : \omega L_1 : \omega L_2$ 가 각각 1:2:1/2 :1:1의 비를 가질 때 회로의 전달함수가 동일한 주파수에서 극점과 영점을 함께 가지므로 출력전압 v_{out} 의 특성은 입력전압 v_{in} 의 값을 주파수에 상관없이 재현해낼 수 있다^[9]. 일반적으로 HEMT의 입력 등가회로는 게이트-소스 사이의 캐패시터 C_{gs} 로 표현될 수 있으므로 그림 1의

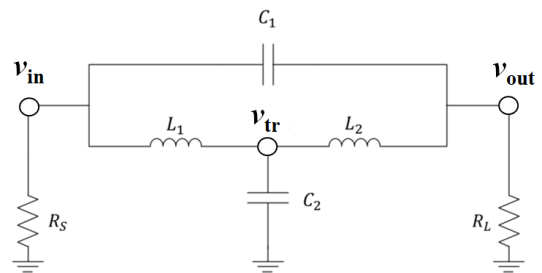


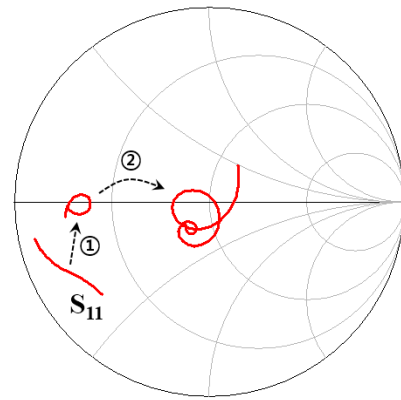
그림 1. 전역통과 필터

Fig. 1. All-pass filter.

회로에서 캐패시터 C_2 를 트랜지스터의 C_{gs} 로 대체하면 트랜지스터를 광대역 정합시킬 수가 있다. v_{in} 과 v_{out} 의 관계는 기본적으로 주파수 전역에 걸쳐 정합되는 특성을 보이지만, 실제 구성되는 회로에서는 v_{out} 의 전압보다는 트랜지스터의 게이트에 인가되는 전압인 v_{tr} 이 v_{in} 을 그대로 따라 가야 한다. 그러나 실제로는 캐패시터 C_2 , 즉 트랜지스터의 게이트에 걸리는 전압 v_{tr} 은 v_{in} 에 대해 180° 의 위상 변화를 갖게 되는 주파수, f_c 까지만 근사적으로 v_{in} 을 안정적으로 따라 가고, R_s 에서의 정합 특성이 유지되게 된다. 일반적으로 트랜지스터의 이득 특성이 주파수에 따라 감소하는 성질을 가지고 있고, 전역통과 회로의 캐패시터에 걸리는 전압은 f_c 근처에서 peaking 현상을 보이므로 트랜지스터의 입력정합 회로로 전역통과 필터를 사용하는 것은 다른 저항성 정합보다 유리하다고 할 수 있다.

본 논문에서는 $10 \times 125 \mu\text{m}$ GaN HEMT 2개를 병렬 연결하여 전력소자 셀로 사용하였고, 소자의 안정성을 확보하기 위해 저주파 이득을 damping시키는 저항-캐패시터 (RC) 병렬회로를 게이트에 직렬로 연결하였다. 이로 인해 트랜지스터의 낮은 임피던스를 50Ω 의 임피던스에 직접적으로 정합시키기 위해 그림 1의 R_s 를 50Ω 으로 설정할 경우, f_c 의 주파수가 6 GHz보다 낮아지게 되어 설계 주파수 전체 범위에서 정합 특성을 만족하지 못하게 된다. 따라서 그림 2와 같이 우선 넓은 임피던스 범위를 가지는 트랜지스터의 입력 임피던스를 f_c 의 주파수가 6 GHz보다 큰 10Ω 의 임피던스로 변환(①)한 후 저역통과 필터를 사용하여 임피던스를 추가 변환(②)하는 방법을 사용하였다.

이상적인 경우, C_2 를 대체한 트랜지스터는 등가적으로 C_{gs} 로 표현 가능하지만, 실제로는 그림 3과 같이 기생 인덕턴스 L_{in} 과 함께 채널 저항을 묘사하는 저항 R_{in} 이 C_{in} 와 직렬로 연결된 형태를 가진다. 여기서 C_{in} 은 C_{gs} 와 유사하나, 게이트와 드레인 사이의 피드백 캐패시터 효과까지 포함한 등가 캐패시턴스를 나타낸다. 그림 3의 트랜지스터 등가모델을 그림 1의 C_2 대신 삽입할 경우, 트랜지스터의 게이트에 걸리는 전압을 C_2 에 걸리는 전압



frequency region: 2-6 GHz

그림 2. 입력 정합회로에 따른 입력 임피던스의 변환
Fig. 2. Impedance transformation by input matching.

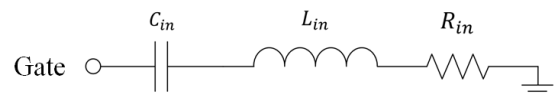


그림 3. 트랜지스터의 간략화된 소신호 등가모델
Fig. 3. Simplified small-signal model of a transistor.

v_{tr} 과 구분하기 위해 v_{tr}' 로 표기하였다. 기생 인덕턴스 성분은 그림 1의 v_{in} 에 대한 게이트 전압 v_{tr}' 의 응답 특성에 별 영향을 주지 않지만, 수 Ω 정도의 직렬 저항 성분은 v_{tr}' 의 응답 특성을 그림 4와 같이 낮은 주파수 영역

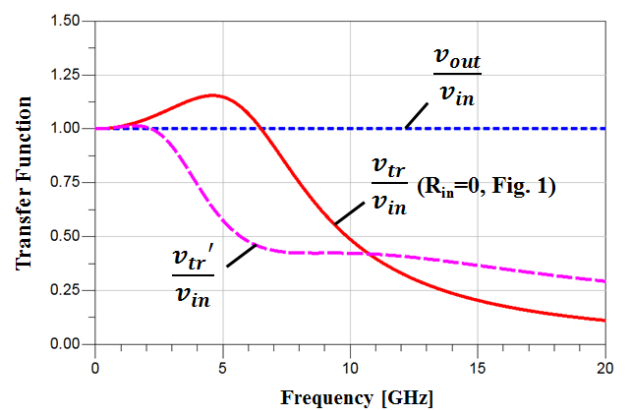


그림 4. 전역통과 필터의 노드 전압 응답 특성
Fig. 4. Transfer responses of node voltages in the all-pass filter.

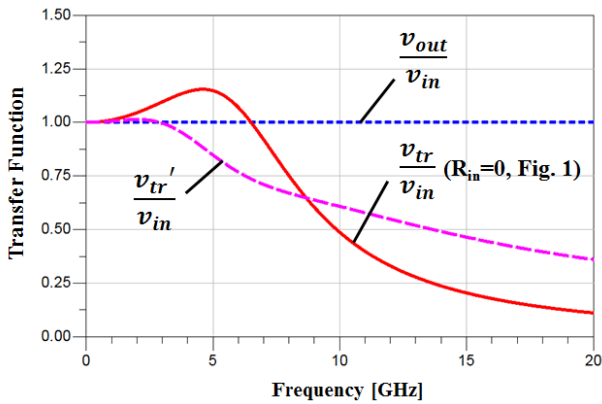


그림 5. 개선된 전역통과 필터의 노드 전압 응답 특성
Fig. 5. Improved transfer responses of node voltages in the all-pass filter.

으로 이동시키는 결과를 만든다.

본 논문에서는 입력정합을 유지하면서 실제 트랜지스터의 게이트에 걸리는 전압 v_{tr}' 이 $R_{in} = 0$ 인 경우의 전압 응답 특성을 모사할 수 하도록 L_2 의 크기를 L_1 에 대해 상대적으로 20% 정도 증가시켜 비대칭적으로 구성함으로써 트랜지스터의 게이트에 걸리는 전압의 주파수 특성을 부분적으로 개선하였다. 개선된 전압 응답 특성은 그림 5에 나타내었다. 2차 전역통과 필터를 사용하여 10 Ω에 정합된 회로는 4단의 LC 저역통과 필터를 사용하여 50 Ω으로 최종 정합되었다.

2-2 출력 정합회로

광대역 전력증폭기의 출력정합 회로의 설계는 대역내의 모든 주파수에서 최적 부하 임피던스를 근사적으로 구현해내는 것이다. $10 \times 125 \mu\text{m}$ GaN HEMT NP2500MS를 병렬로 2개 묶어 설계에 사용했으며, 로드풀 시뮬레이션을 통해 구한 2~6 GHz에서의 출력전력 등고선을 그림 6에 예시적으로 표시하였다. 최대 출력 부하 임피던스 조건에서 2개의 병렬 트랜지스터 기준 최대 포화출력은 38.8~40.1 dBm으로 예측되었다. 10 GHz에서 트랜지스터의 비선형 모델이 예측하는 포화 출력전력 값이 파운드리 업체에서 제공한 소자의 전력 측정값보다 2 dB 정도 높은 점을 감안할 때 2~6 GHz에서의 최대 포화출력은 다소 떨어질 것으로 예상되었다.

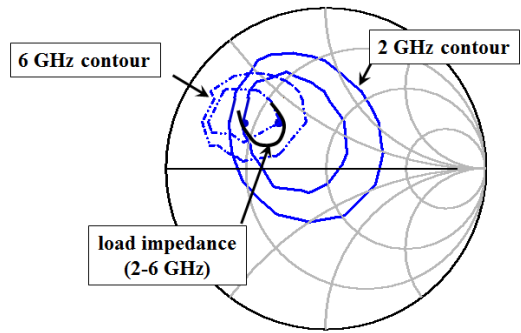


그림 6. 2~6 GHz에서의 최대 출력 기준 로드풀 시뮬레이션 결과 및 설계된 출력 임피던스 궤적
Fig. 6. Loadpull simulation results in 2~6 GHz under the maximum output power condition and locus of designed output impedance.

트랜지스터의 드레인에서 들여다 본 출력 임피던스는 그림 7과 같이 드레인-소스 저항 R_{ds} 와 드레인-소스 캐패시터 C_{ds} 의 병렬 회로와 직렬 기생 드레인 인덕턴스 L_d 의 형태로 등가 표현될 수 있다. 드레인 출력 임피던스 Z_d 는 낮은 주파수 영역에서는 용량성 임피던스로 보이고, 높은 주파수 영역에서는 유도성 임피던스로 보이는 경향이 있다. 이러한 트랜지스터의 출력 임피던스 성향을 보상해 주기 위해 공진주파수보다 낮은 주파수 영역에서는 유도성 임피던스 경향을 보이고, 공진주파수보다 높은 주파수 영역에서는 용량성 임피던스를 보이는 LC 병렬 공진회로를 부가하여, 회로의 임피던스 Z_d' 의 허수부를 최소로 한 후 최대 출력 조건의 임피던스 정합을 수행하

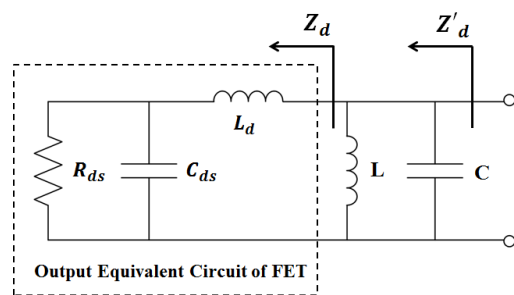


그림 7. 트랜지스터의 리액턴스 성분을 보상하기 위한 LC 병렬 정합회로
Fig. 7. LC parallel matching circuit to compensate output reactance of the transistor.

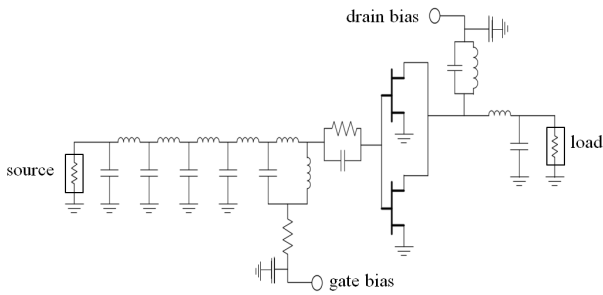


그림 8. 설계된 전력증폭기 회로도
Fig. 8. Schematic circuit diagram of the designed power amplifier.

였다^[10]. 트랜지스터에서 바라본 부하 임피던스의 궤적을 그림 6에서 로프폴 시뮬레이션 결과와 비교하였으며, 2~6 GHz의 넓은 주파수 범위에서 최대 출력 부하 임피던스 정합이 양호하게 수행되었음을 보여주고 있다.

그림 7의 LC 병렬 공진회로는 전력증폭기의 포화 출력 모드에서 많은 DC 전류가 드레인 단자로 흐르는 점을 감안하여 집중형 인덕터인 나선형 인덕터의 사용을 배제하고, AC 커플링 캐패시터를 통해 단락된 스테브 형태의 마이크로스트립 전송선로를 사용하여 구현되었다. Z_d' 의 임피던스는 마이크로스트립 전송선로를 활용한 저역통과 필터를 통해 50 Ω 부하로 최종 정합되었다. 그림 8은 최종 설계된 전력증폭기의 회로도를 간략하게 도식적으로 나타내었다.

III. 제작 및 측정 결과

설계된 광대역 전력증폭기는 Win Semiconductors사의 0.25 μm GaN HEMT 파운드리 공정을 사용하여 제작되었으며, 제작된 칩의 사진이 그림 9에 나타나 있다. 제작된 전력증폭기 MMIC 칩의 크기는 2.6 mm×1.3 mm이다.

그림 10은 온-웨이퍼로 측정된 전력증폭기 MMIC 칩의 S 파라미터 결과와 설계 결과를 비교하고 있다. 전체적으로 측정 결과는 설계 결과와 잘 일치함을 알 수 있으며, 2~6 GHz에서 선형이득인 S_{21} 은 약 13 dB의 값을 보였고, 입력 반사손실은 10 dB보다 큰 값을 보여 목표 성능을 만족하였다. 측정 결과에서 보이는 1~1.5 GHz 영역의 노치

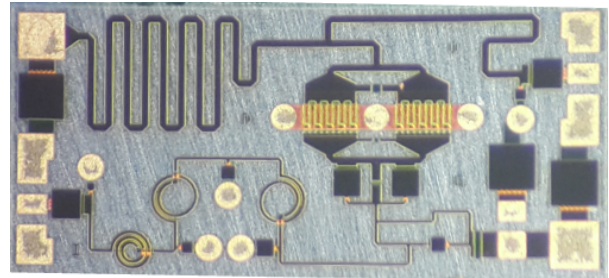


그림 9. 2~6 GHz GaN 전력증폭기 MMIC 칩 사진
Fig. 9. The photograph of 2~6 GHz GaN power amplifier MMIC.

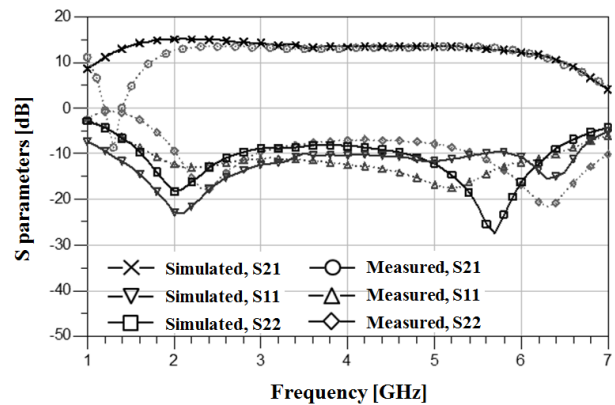


그림 10. S-파라미터 시뮬레이션 결과와 측정 결과
Fig. 10. Simulated and measured S-parameter results.

는 single layer capacitor(SLC)를 통해 바이어스를 인가하는 과정에서 사용된 본딩와이어의 인덕턴스가 설계에서 충분히 고려되지 못한 결과이며, 본딩 인덕턴스를 줄이거나, 드레인 바이어스의 바이패스 경로에 작은 저항을 삽입함으로써 제거 가능성이 설계 디버깅에서 확인되었다.

그림 11은 20 dBm, 25 dBm 및 포화출력 조건의 연속파(Continuous Wave: CW) 입력전력이 증폭기에 인가되었을 때 측정된 출력전력 결과를 보여주고 있으며, 2~6 GHz 주파수 범위에서 최대 포화출력 기준으로 38.6~39.8 dBm의 출력전력이 측정되어 시뮬레이션 결과와 부합하는 특성을 보였다. 그림 12는 포화출력 조건에서 측정된 2~6 GHz에서의 전력부가효율(Power-Added Efficiency: PAE)을 출력전력과 함께 시뮬레이션 결과와 비교하여 나타내었으며, 효율은 31.3~43.4 %로 광대역임에도 아주 양호한 특성을 보였다. 표 2는 제작된 전력증폭기 MMIC

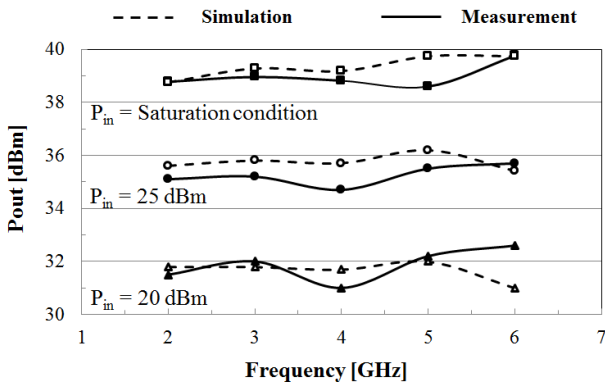


그림 11. 2~6 GHz에서의 연속파 입력전력에 따른 측정된 출력전력 특성

Fig. 11. Measured output power performance with continuous wave input power in 2~6 GHz.

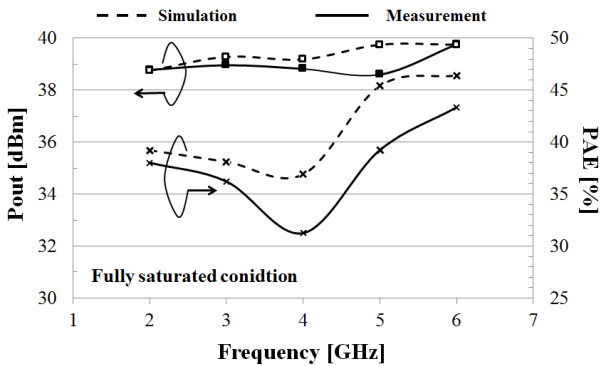


그림 12. 포화출력 조건에서의 2~6 GHz 출력전력과 전력부가효율(PAE) 측정 결과

Fig. 12. Measured output power and power-added efficiency (PAE) in 2~6 GHz under the fully saturated power condition.

의 측정 결과를 기존 발표된 유사한 성능의 증폭기들과 비교한 결과를 보여주고 있다.

IV. 결 론

본 논문에서는 2~6 GHz의 동작 주파수를 갖는 전력 증폭기 MMIC를 0.25 μm GaN HEMT를 이용하여 설계 및 제작하고, 그 성능을 평가하였다. 광대역 주파수에서 10 dB 이상의 입력 반사손실을 만족하기 위해 비대칭 구조의 2차 전역통과 필터를 입력 정합회로에 적용하였고, 출력단의 최대 출력 임피던스를 대역 내에서 근사적으로

표 2. 기존의 유사 증폭기들과 제작된 전력증폭기 MMIC의 비교

Table 2. Comparison of a fabricated power amplifier MMIC and previously published similar power amplifiers.

항목	본 논문	Ref. [4]	Ref. [7]	Ref. [11]
주파수 [GHz]	2~6	2~6	1~6	0.3~3.7
포화전력 [W]	7.2~9.5	7~10	4	3.2~12 ^[1]
선형이득 [dB]	13	14~20	10	9~11
PAE [%]	31~43	25~30	≥ 40	25 ^[2]
입력반사손실 [dB]	≥ 10	≥ 7	≥ 5	≥ 3
광대역 정합	저항성	리액티브	저항성	리액티브
크기 [mm ²]	3.38	23.04	Hybrid	Hybrid

^[1] 논문에서 제공된 전력 측정 그래프로부터 읽은 값.

^[2] 3 GHz에서의 측정값.

구현하기 위해 LC 병렬 공진회로를 사용하여 트랜지스터의 주파수에 따른 리액턴스 변화를 보상하였다. 2~6 GHz의 주파수 범위에서 약 13 dB의 평탄한 이득 특성과 10 dB 이상의 입력 반사손실을 보여 정합이 잘 이루어졌음을 알 수 있었다. 또한, 전력포화 조건에서 출력전력은 38.6~39.8 dBm의 값을 나타냈고, PAE는 31.3~43.4 %의 우수한 특성을 보였다. 설계, 제작된 전력증폭기 MMIC는 전자전 시스템 및 광대역 통신 시스템에 널리 활용될 수 있을 것이다.

References

- [1] R. J. Trew, "Wide bandgap semiconductor transistors for microwave power amplifiers", *IEEE Microwave Magazine*, vol. 1, no. 1, pp. 46-54, Mar. 2000.
- [2] D. W. Runton, B. Trabert, J. B. Shealy, and R. Vetury, "History of GaN: high-power RF gallium nitride(GaN) from infancy to manufacturable process and beyond", *IEEE Microwave Magazine*, vol. 14, no. 3, pp. 82-93, May 2013.
- [3] 김동욱, "전자전 증폭장치", 한국전자과학회 전자파기술, 24(6), pp. 25-36, 2013년 11월.
- [4] M. A. Gonzalez-Garrido, J. Grajal, P. Cetrionio, C. La-

- nzieri, and M. Uren, "2~6 GHz GaN MMIC power amplifiers for electronic warfare applications", *The 3rd Eu-MIC Conference*, pp. 83-86, Oct. 2008.
- [5] C. Campbell, C. Lee, V. Williams, M. -Y. Kao, H. -Q. Tserng, P. Saunier, and T. Balisteri, "A wideband power amplifier MMIC utilizing GaN on SiC HEMT technology", *IEEE Journal of Solid-State Circuits*, vol. 44, no. 10, pp. 2640-2647, Oct. 2009.
- [6] P. Saad, C. Fager, H. Cao, H. Zirath, and K. Andersson, "Design of a highly efficient 2~4 GHz octave bandwidth GaN-HEMT power amplifier", *IEEE Trans. Microwave Theory and Techniques*, vol. 58, no. 7, pp. 1677-1685, Jul. 2010.
- [7] R. Giofre, P. Colantonio, and F. Giannini, "1~6 GHz ultrawideband 4 W single-ended GaN power amplifier", *Microwave and Optical Technology Letters*, vol. 56, no. 1, pp. 215-217, Jan. 2014.
- [8] Win Semiconductors Corp., *Process Roadmap, 0.25 μm GaN HEMT*, <http://www.winsemiconductorscorp.com>, Dec. 2013.
- [9] Thomas Arell, Thongchai(Lucky) Hongsmatip, "2~6 GHz commercial power amplifier", *Applied Microwave Winter*, pp. 51-56, 1993.
- [10] Yasushi Itoh, Masatoshi Nii, Yasutaka Kohno, Mitsuru Mochizuki, and Tadashi Takagi, "A 4 to 25 GHz 0.5 W monolithic lossy match amplifier", *IEEE MTT-S International Microwave Symposium Digest*, pp. 257-260, Jun. 1994.
- [11] Basem M. Abdrahman, Hesham N. Ahmed, and Khaled A. Shehata, "Design and implementation of a 9 W, 0.3~3.7 GHz linear power amplifier using GaN HEMT", *IEEE 56th International Midwest Symposium on Circuits and Systems*, pp. 594-597, Aug. 2013.

이 상 경



2013년 2월: 충남대학교 전기정보통신공학부 (공학사)
 2013년 3월~현재: 충남대학교 전자전파정보통신학과 석사과정
 [주 관심분야] GaN 전력증폭기 MMIC, 마이크로파 및 밀리미터파 전력증폭기 모듈

김 동 욱



1990년 2월: 한양대학교 전자통신공학과 (공학사)
 1992년 2월: 한국과학기술원 전기및전자공학과 (공학석사)
 1996년 8월: 한국과학기술원 전기및전자공학과 (공학박사)
 1991년 8월~2000년 5월: LG종합기술원 선임연구원
 2000년 6월~2002년 8월: (주)텔레포스 연구소장
 2002년 9월~2004년 9월: 에스원기술연구소 응용기술팀장
 2009년 6월~2009년 12월: ETRI 초빙연구원
 2010년 1월~2011년 1월: 미국 UCSD Visiting Scholar
 2004년 10월~현재: 충남대학교 전파공학과 교수
 [주 관심분야] 초고속 및 초고주파 집적회로, 마이크로파 및 밀리미터파 전력증폭기 모듈, 근거리 레이더 모듈