

SiC(Silicon Carbide)기반 고출력 전력소자 제작 기술개발현황

I. 서 론

파워 디바이스분야의 시장점유율 50%이상을 일본이 갖고 있다. 일본은 전력반도체 산업기술이 소재산업과 초미세 가공기술이 필수적인 파워일렉트로닉스의 특성을 살려 차세대 파워 일렉트로닉스 분야에서도 유지해 가려고 하고 있다. 일본은 DRAM, 스마트 폰, TV 등에서 한국, Taiwan 등에 뒤처진 경험을 파워 일렉트로닉스분야에서는 되풀이 하지 않기위해 기술개발에 전념하고 있다. 차세대 파워디바이스는 에너지소비 저감, 환경친화형자동차의 핵심소재이면서 전력계통 전반에 영향을 미치는 핵심기술이다.

본 고에서는 50년 가까이 시장을 지배해온 Si 파워디바이스가 성능 한계에 도달하였고, 플러그인하이브리드자동차 등 전기자

파워 일렉트로닉스 기술은 전력을 효율적으로 제어하는 기술이다. 중요 한 것은 파워를 조절하는 다이오드와 MOSFET을 조화하는데 있다.

동차, 전철, 재생에너지, 데이터센터 및 스마트그리드 용으로 고온작동, 대전력/고주파 전력변환용으로 개발되고 상업화가 시도되고 있는 와이드 갭 반도체인 SiC 기반 차세대 파워 디바이스의 기술동향을 알아본다.

전력소모량은 발전으로부터 산업용 모터, 휴대형 전자기기 등에서 최종적으로 사용될 때까지 여러 단계의 전력변환과정을 거치면서 50% 이르고 있는 실정이다. 변환효율 85% 내외의 실리콘 반도체를 SiC/GaN 등 차세대 파워디바이스로 교체하면 전력변환효율을 95%로 향상시킬수 있을 뿐만 아니라 소형경량화, 고내전압 고속 스위칭 및 고온 작동특성 등을 활용할 수 있어 에너지소비를 크게 저감시킬 수 있어 지구온 난화와 에너지자워 소비를 획기적으로 저감할 수 있게 된다. 본 고에서



이 병 철 제이엘 연구소

18 _ The Magazine of the IEIE







는 SiC 파워소자 제작에 관련된 부분에 대하여 살펴본다.

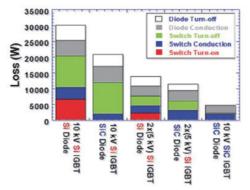
Ⅱ. 본 문

1. 파워 일렉트로닉스(Power Electronics)

전력의 흐름은 발전으로부터 철도, 전기자동차, 휴대 전화 등 디지털기기, 에어컨, 냉장고 등에서 소비될 때까 지 전류를 교류로부터 직류로, 직류로부터 교류로 전환하 면서 주파수를 변화. 전압을 낮추거나 높이는 등 4가지로 분류되는 전력변화을 거친다. 이 전력변화의 기술이 파워 일렉트로닉스 기술이고. 사용되는 소자가 파워 디바이스 라 부른다.

위에서 언급한 것처럼 전력 손실도가 최대 50%정도 발 생하고 있다. 지구 온난화저감을 위하여 전력에너지의 효 율적 사용과 CO2를 배출하지 않는 전력시스템 개발이 중 요하게 대두되고 있다. 예를 들면 태양광발전, 배터리전 기자동차 등이다. 발전으로부터 소비까지의 전력흐름 가 운데서 전력변환기술이 미치는 역할은 매우 커서 이를 대 상으로 한 파워 일렉트로닉스의 기술혁신이 요구된다.

파워 일렉트로닉스 기술은 전력변환의 구성을 이루고 있는 파워 디바이스는 전력을 변환하기 위하여 전력을 효 율적으로 제어하는 반도체 디바이스이다. 1960년대에 정 류다이오드, 사이리스터 등이 상용화되고 1980년대 후반 에 Si-IGBT(Insulated Gate Bipolar Transistor)가 개 발된 후에는 이를 적용한 인버터의 보급으로 전력이용 효 율이 크게 향상되었다. 지금까지 디바이스 구조는 발전되 어 왔으나 반도체 재료는 여전히 실리콘(Si)이 사용된다.



〈그림 1〉Si/Si IGBT/SiC의 전력손실량 비교도(자료: Yano경제연구소)

고 내압, 고 전류, 고온 작동, 고주파수 용 파워디바이 스에의 시장요구와 통전/스위칭시의 에너지소비를 저감 할 수 있을 것으로 기대되는 새로운 반도체 소자에의 요 구가 탄화규소(SiC: Silicon Carbide)와 질화갈륨(GaN: Gallium Nitride) 등의 차세대 와이드 갭 반도체소자의 개발을 활발하게 만들었다. 이 차세대 물질인 SiC/GaN 은 LED 산업의 기판 부분과 장비산업 부분의 소재로 각 광 받고 있다.

2. 차세대 파워디바이스 SiC/GaN

Si를 대체할 것으로 기대되어 개발되고 있는 것이 SiC 과 GaN 및 다이아몬드 등 와이드 밴드 갭(Wide Band Gap) 반도체이다. 이들은 Si와 비교하여 결정격자가 조 밀하여 밴드 갭이 약 3배. 절연파괴전계가 약 10배. 전자 포화속도가 약 2배, 열전도가 약 3배가 되는 등 파워디 바이스로가 갖추어야 될 물성 특성과 화학적 특성을 모 두 나타낸다. 현재는 SiC/GaN 반도체를 사용한 파워 디 바이스가 전력 파워 일렉트로닉스기술에 뿐만 아니라 LED(Light Emitting Diode) 산업의 근간을 이루고 있 다. 현재까지의 Si를 사용한 Si 파워 디바이스를 사용한 파워일렉트로닉스를 제1세대라 하고. SiC 등을 적용하는 파워일렉트로닉스를 차세대. 제2세대 파워일렉트로닉스 라고 부른다.

Yano경제연구소는 2011년 전체 파워디바이스의 세계 시장규모를 156억 7.000만\$으로 시산하고, 에어컨, 산 업용 모터 용 인버터 등의 신흥국에서의 보급이 확대되면 서 2017년에는 261억 2.000만\$로 성장할 것으로 전망한 다 이들의 도입으로 전력변화 효율이 70%정도 향상되어 에너지소비를 저감시켜 지구온난화를 완화시켜줄 것으로 기대되기 때문이다.

〈그림 1〉은 10 kV 인버터회로에 사용되는 다이오드 와 스위칭 디바이스의 소재로 Si를 사용하였을 때와 SiC 를 사용하였을 경우의 전력손실량을 실험적으로 측정하 여 나타낸 것이다. 한 쌍의 Si 다이오드와 IGBT 스위칭 디바이스, SiC 다이오드와 Si 스위칭 하이브리드, 전압을 얻기 위하여 직렬로 연결한 경우의 All-Si, Si다이오드와 SiC 하이브리드. All-SiC의 경우를 비교하고 있다. 30

19 전자공학회지 2015. 1 _ 19 kW의 손실이 5 kW의 손실로 저감되고 있음을 증명했다. 1.75 kV 내압 Schottky 다이오드'의 개발로 열려진 실용화의 길은 1991년의 CREE의 SiC 결정시판과 2001년의 Infineon에 SBD(Schottky Barrier Diode)의 시판으로 이어지고 2010년 Rohm의 Double-Trench MOSFET의 개발로 본격적인 산업화개발경쟁시대로 돌입했다. SiC SBD(Schottky Barrier Diode)는 2001의 Infineon의 시판이 후, 미국의 CREE, SemiSouth, 이태리/프랑스의 STMicro, 일본의 Rohm, 신일본무선 등이내압 600~1.200 V에서 1 A급에서 50 A 급을 시판하고 있다.

스위칭 디바이스로는 p-n접합의 활용으로 게이트산화막 신뢰성에 우려가 없는 JFET(Junction Field Effect Transistor: 접합형 전계효과트랜지스터)가 Infineon, SemiSouth로부터 시판되고 있으나 normally-on 작동 디바이스기 때문에 전기회로측면에서의 과제가 본격적인 실용화에 어려움을 겪고 있다. 본 문제의 대안으로 큰 기대가 모아지고 있는 normally-off(E-mode: Enhancementmode) 스위칭 디바이스인 SiC MOSFET(Metal Oxide-Semiconductor Field Effect Transistor: 금속-산화물 반도체 전계효과 트랜지스터)는 반전층(Inversion Layer)의 이동도향상과 산화막의 장기안전성이 과제로 남아 이의 극복을 위한 개발경쟁이 치열하게 전개되고 있다. 일본의 Rohm이 Double Trench구조의 MOSFET를 개발하여 소면적, 고효율, 대전류의 가능성 면에서 한 발 앞서 가는 양상을 보인다.

스위칭디바이스의 신뢰성과 성능대비 가격이 실용

〈표 1〉Si와 차세대 파워반도체인 4H-SiC와 GaN의 물성 비교표

재료	Si	GaAs	4H-SiC	GaN
밴드갭(eV)	1,1	1.4	3,3	3.4
비유전율 (ε)	11.8	12.8	10.0	9.5
절연파괴 전계(MV/cm)	0.3	0.4	3.0	3.3
포화전자속도(107 cm/s)	1.0	2.0	2.0	2 <u>.</u> 5
전자이동도(cm2/V-s)	1500	8500	1000	1200
정공이동도(cm2/V-s)	600	400	115	~10
열전도율(W/cmK)	1.5	0.5	4.9	2.1
Baliga성능지수	1	15	565	957

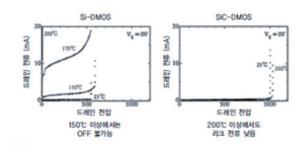
화 요건을 충족시키지 못하여 도입이 지지부진하였으나 Rohm의 성과로 신뢰성이 확보되어 SiC-SBD와 SiC-MOSFET를 탑재한 본격적인 파워모듈이 출시됨에 따라 SiC 파워디바이스시대가 열렸다고 할 수 있다.

Ⅲ. 기술의 개요

1. 와이드 갭 반도체 물성특성비교 및 특성개선(Si와 차세대 SiC/GaN)

〈표 1〉에서는 Si와 차세대 파워반도체인 4H-SiC와 GaN의 물성 비교표이다. 대표적인 차세대 파워 반도체 인 SiC와 Si와의 파워 디바이스의 성능차이는 다음과 같이 설명될 수 있다.

절연파괴전계가 한 자리 수 크기 때문에 Si대비 두께를 1/10으로 줄일 수 있다. 디바이스 동작 시 발생하는 열은 디바이스 활성영역의 고유 on저항에 비례한다. 한쪽 p-n 단계접합1에서의 간단한 해석으로부터 고유 on 저항은 절연파괴전계의 3승에 반비례하기 때문에 SiC는 Si와 비교하여 2~3자리 수 작게 된다. SiC의 금지대폭은 Si의 약 3배이다. 파워디바이스를 사용할 때 발생하는 열로 고온이 되어도 진성커리어의 발생이 매우 작아 특성변화가 작다. 실온과 동등한 동작특성을 기대할 수 있다. 전류밀도도 크게 할 수 있어 작은 디바이스 면적으로도 충분하여 전체를 소형화할 수 있다. 실리콘의 밴드 갭은 1.1 eV로 작기 때문에 열적으로 여기 된 커리어수가 불순물농도에 대하여 무시할 수 없을 정도로 커진다. 즉 p형, n형의 구별이 되지 않는 상태가 되어 디바이스로서의 성능을 상실한다. 이와는 대조적으로 와이드밴드 갭 반도



〈그림 2〉 Si와 SiC DMOS의 고온 시 off-leak 특성 (자료: http://www.rohm.co.jp)



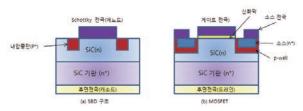




체 디바이스는 밴드 갭이 넓어 비교적 고온에서도 캐리어 (Carrier) 수의 증가가 없어 디바이스로서의 기능을 상실 하지 않는다. 그림 2는 Si와 SiC DMOS(Doble Diffusion Metal Oxide Semiconductor)의 고온 시 off-leak 특성 이다. Si의 경우 150 ℃와 175 ℃의 off-leak가 발생하 고 있으나 밴드 갭이 3.3 eV인 SiC의 경우 200 ℃ 이상 에서도 off-leak가 발생하고 있지 않다. 열적으로 생성 되는 커리어 수가 작기 때문이다.

on 저항, 스위칭 에너지손실 등에 의하여 발생하는 열 도 실리콘에 비하여 작고 열전도율이 커 열 발산이 용 이하여 디바이스의 온도상승이 실리콘 디바이스와 비교 하여 작아진다 내압이 크고 전류밀도를 크게 할 수 있 어 소형화가 가능하여 이것 또한 열 발산을 용이하게 하 여 냉각시스템의 소형화를 가능하게 한다. 고주파화로 피 동적 요소인 코일과, 컨덴서를 소형화할 수 있어 시스템 을 소형화 할 수 있다. 이러한 특성들은 하이브리드 자동 차/배터리 전기자동차 등 제한된 공간의 고온 환경 하에 서 작동해야 하는 인버터 등에 매우 유리하다. Denso/ Toyota/Toyota 중앙연구소 등이 협력하여 적극적으로 개발하는 이유이다.

다수 캐리어(Major Carrier) 디바이스인 SBD와 MOSFET에서는 전류를 운반하는 캐리어는 전자 또는 정 공이다. 스위칭 시에 문제가 되는 스위치 off 시간은 디바 이스의 공격 층 용량에 축적되는 커리어의 방출시간이 된 다. 현행 Si 디바이스의 핵심인 Si-IGBT는 소수 캐리어 디바이스이기 때문에 스위치 off 시간은 on 시에 주입된 소수 캐리어가 소멸할 때까지의 긴 시간이 된다. 또한 디 바이스보호를 위하여 스위치 on/off 시의 급격한 전압변 동을 흡수하기 위하여 코일과 스너버(저항과 용량)를 필 요로 한다. 이들 주변 부품에 의한 전력 손실도 크다. 〈그 림 3〉은 SiC SBD와 SiC MOSFET의 구조 개념도이다.

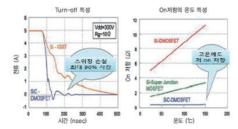


〈그림 3〉 SiC SBD와 SiC MOSFET의 구조 개념도

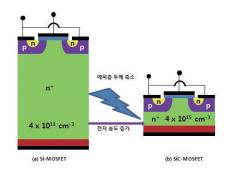
〈그림 4〉는 스위치 off 시의 소멸시간 비교도이다. 스 위치-off시의 tail 전류가 Si-IGBT의 경우 비하여 SiC DMOSFET(Double-Diffusion Metal-Oxide Field Effect Transistor, 이중확산 금속-산화물 전계효과트 랜지스터)에서는 최대 스위칭로스가 최대 90% 삭감되는 것을 보여주고 있다. 또한 on저항의 온도특성을 살피면 SiC DMOSFET에서는 온도의존성을 보이지 않고 고온에 서도 on-저항이 매우 낮음을 볼 수 있다.

〈그림 5〉은 이론적 설계에 의한 Si-MOSFET와 SiC-MOSFET의 비교 예를 보이고 있는데 그림 8에서 보는 보는바와 같이 On 전압 값을 1/200로 줄일 수 있고. 전 자농도도 에피층에서 100배 정도 증가 시킬 수 있음을 볼 수 있다.

2010년에 Rohm이 양산을 개시한 SiC DMOSFET는 내압 600V에서 on-저항이 0.4 Ω으로 같은 내압, 같은 칩 크기의 Si DMOSFET와 비교하여 1/10이하의 저 on-저항을 실현했다. 스위칭시간은 Si 디바이스가운데 on-저항이 상대적으로 낮은 Si-IGBT와 비교하여 약 1/5로 단축하여 실리콘 디바이스에서는 실현할 수 없었던 고속



〈그림 4〉 Si와 SiC의 DMOS 고온 시 off-leak 특성비교 (자료: www.sck.co.jp)



〈그림 5〉 Si-MOS와 SiC-MOSFET의 개념과 성능비교 (a) Si-MOS의 경우: On 전압 250 V@ 50 A/cm² (b) SiC-MOSFET의 경우: On 전압 12 V@ 50 A/cm²

21 전자공학회지 2015. 1 _ 21 스위칭과 저 on-저항을 실현했다. 〈그림 5〉는 디바이스 특성차이를 고려하여 가상적인 Si-MOSFET와 이상적인 SiC-MOSFET에서의 특성을 비교한 것이다. SiC의 열전 도율은 금속의 구리(Cu)와 같은 크기의 열전도율을 갖기 때문에 열 방산이 커, SiC 파워디바이스에서는 기기의 냉 각이 공냉으로 충분하여 간소화 소형화 할 수 있다.

현재 사용되고 있는 Schottky Diode, 파워트랜지스터, 사이리스터, GTO(Gate Turn Off 사이리스터), IGBT (Insulated Gate Bipolar Transistor). 파워MOSFET 등 파워 디바이스의 대부분은 Si(일부 GaAs)디바이스이고. 보다 혁신적이고 저손실을 실현하기 위해서는 SiC, GaN 등의 와이드 갭 반도체를 사용한 디바이스가 기대되고 있 다. SiC는 밴드 갭이 Si의 2~3배이다. 이 때문에 절연파 괴전계가 한자리 수만큼 크고, 포화전자속도는 2배, 열전 도는 3배 크기 때문에 통전상태에서의 저항 값이 Si 디바 이스보다 2자리 수만큼 낮아질 것으로 예상된다. 작동온 도 상한이 500~600℃로 높고 열전도도가 높기 때문에 전열면적이 적어도 냉각이 용이하다. SiC는 하이브리드자 동차, 연료전지 자동차 및 배터리 전기자동차 등에서 사 용되고 있는 인버터를 소형화 · 저손실화 할 수 있다. 송 배전용이나 분산전원용의 전력소자로 SiC를 적용할 수 있 게 되면 전력변환시의 손실을 크게 저감할 수 있게 된다.

에너지 절약과 환경부하저감을 위하여 스마트 그리드 구축에 논의가 활발하다. 교류 6000 V 등이 사용되고 있는 송배전용으로는 초고압 디바이스가 필요하게 된다. 이를 위하여 충분한 두께를 필요로 하고 전도도 변조를 이용한 저 on 저항을 실현하기 위하여 바이폴라 디바이스 인 SiC IGBT의 개발이 필요하게 된다.

현재 1200 V클래스의 파워 모듈에는 Si IGBT와 FED(Fast Recovery Diode)으로 이루어 진 조립품이 널리 사용되고 있다. Rohm은 2012,3월 하순부터 100 kHz이상의 고주파구동을 가능하게 하는 SiC-MOSFET 와 Si-SBD를 조합한 1200 V/120 A의 Full SiC 모듈을 개발하여 양산출하 했다.

태양광발전 power conditioner, 산업기기, server, air-con 용 등에서 많은 저 부하상태에서의 효율개선이 요구되고 있었다. 이는 순방향전압을 저감하면 역방향

leak전류가 커지는 어려움이 있어 이의 실현이 어려웠다. 이를 프로세스와 디바이스 구조 개선으로 극복하여 순방 향전압을 1.35 V로 낮춘 SiC SBD를 양산 시판한다.

2. SiC 기판용 웨이퍼

일종의 구조세라믹스 소재인 SiC(탄화규소)는 오랫동안 내 마모재, 발열체, 반도체용 지그, 특수 내화재 등으로 사용되었다. 이 경우 중요한 성능은 기계적 강도였으며, 순도나 결정화 정도는 중요한 지표가 되지 못하였다. 그러나 이제는 Si(Silicon: 규소)보다 성능이 월등한 전자세라믹스의 한가지인 반도체로서, 높은 성장 가능성으로주목받고 있는 소재들 가운데 하나가 됐다. SiC는 우수한 Lattice parameter 성능 때문에 GaN과 더불어 LED나레이저의 소재로 응용되고 있으며, 사용 한계온도가 높아서 고온 성능이 요구되는 자동차 등의 장치나 센서류 소재로, 높은 Breakdown field 성능 때문에 전력용 소재로, 높은 Electron drift velocity 때문에 휴대폰 소자로연구 개발되고 있다.

SiC 웨이퍼로 전력 반도체를 제작하면 기존 실리콘 기반 반도체에 비해 전력 소모를 10분의 1로 줄이면서 전력 효율을 높일 수 있고 인버터도 4분의 1로 축소할 수 있어 크기도 작아진다. 또 스위칭 속도가 매우 빠르고 성능도 향상되면서 방열 특성이 우수해 극한 조건에서 사용할 수 있다는 장점도 있다. 따라서 에어컨의 경우 전력 70% 절감, 산전 기기의 경우 스위칭 속도 4배 향상과 전력 50% 절감, 신재생 에너지의 경우 부피 14% 절감과 에너지 효율 99% 증대, 그린카의 경우 부피/무게 70% 감소와 연비 10%를 증대시킬 수 있다. 또한 일부에서는 조명(25%), 가전 대기 전력(90%), 에어컨(40%), 모터 컨트롤(30%) 등에서 높은 절전율을 보고하고 있다.

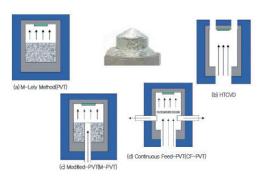
SiC 웨이퍼가 부품으로 사용되기 위해 거치는 단계는 Si 웨이퍼와 크게 다르지 않다. 일단 초고순도의 SiC 분말이 준비되어야 하고 단결정 성장이 이루어져야 하며 커팅(Cutting)되어 웨이퍼가 만들어져야 한다. 그리고 다시에피 웨이퍼로 제작되고 작은 조각으로 나뉘어 반도체 소자 또는 부품으로 만들어져 최종 제품에 장착된다.

SiC 단결정은 액상성장법을 이용할 수 없기 때문에 승









〈그림 6〉 여러 가지 SiC 단결정 성장 방법 및 모식도

화법(Sublimation), 용액성장법(Liquid Phase Epitaxy, LTE), 고온기상증착법(HTCVD) 등이 개발되었으나 Lely 법을 개량한 PVT법(physical vapor transport)이 가장 많이 사용되고 있다. 〈그림 6〉에 여러 가지 SiC 단결정 성장 방법 및 모식도가 도식되었다.

Ⅳ. SiC 단결정 박막성장 기술

실리콘 소재를 기반으로 하는 반도체 산업은 비약적인 발전을 거듭하여 사회 전반에 미치는 파급효과는 매우 크 다. 지금까지도 실리콘은 반도체 산업의 주축소재로서 현 대의 기술집약 산업 전반의 기반이 되고 있다. 하지만 최 근에 들어 효율적인 에너지 이용에 대한 필요성이 크게

부각되고 있어 기존 실리콘 기반의 반도체 소재의 경우, 물리적인 한계 에 까지 다다르게 되었고, 그로 인 하여 최근의 기술 요구 수준을 충족 할 수 없는 상황에 이르게 되었다. 이러한 무제를 해결하기 위하여 광

대역 에너지 갭을 갖는 SiC, GaN, ZnO그리고 AlN와 같은 화합물 반도체 소재 개발이 진행중에 있으며, 그 중에서 SiC와 GaN에 대한 연구 개발이 활발히 진행되고 있는 상황이다.

그 중에서도 탄화규소(SiC)는 고전압, 고출력 및 고주 파 응용분야에 가장 적합한 차세대 전력소자용 소재로 인식되고 있다. 현재 유럽, 미국 그리고 일본 등에서 적극적으로 개발하고 있으며, 앞으로 고속전철 및 전기자동차의 전력 제어, 이동통신 기지국의 고주파 증폭기, 발

전과 송배전 분야에서 전력제어에 광범위하게 응용됨으로써 시스템 크기와 전력손실을 동시에 줄일 수 있을 것으로 예상되고 있다. 현재 SiC는 2001년 SBD(Schottky Barrier Diode)의 상용화를 시작으로 2000년대 후반 JFET(Junction Field Effect Transistor), MOSFET(Metal Oxide Field Effet Transistor)이 양산 중에 있으며, PiN(Positive Intrinsic Negative) diode, IGBT (Insulated Gate Bipolar Transistor), BJT(BipolarJunction Transistor)가 개발 중에 있다.

SiC는 Si과C 원자 간의 공유결합을 기본으로 한 결정으로, SiC 결정이 적충되는 순서에 따라 다른 결정구조를 갖는 대표적인 결정다형(polytype) 재료이다. 가장 많이나타나는 상은 3C, 4H, 6H, 15R 등이며, 이 중3C, 4H, 6H가 가장 많이 연구되고 있다. Free standingingot이 없는 3C는 Si 기판 위에서 carbonization bufferlayer를 통한 epitaxy 연구가 진행 중에 있지만 큰 격자 불일치(20%)와 열팽창계수의 차이(8%)로 인해 결함이 적은 고품질 단결정 박막의 성장에는 한계를 지니고 있다. 이와 달리 4H—와 6H—SiC는 PVT (Physical Vapor Transport)법을 통해 현재 4인치 기판이 개발되어 상용화 제품이 출시되고 있다. 특히 4H—SiC의 경우 2011년세계적으로 대표적인 기업인 미국의 Cree사와 일본의 신

일본제철에서 6인치 웨이퍼의 개발에 성공하여 곧 양산화가 이루어질 전망이다. 4H-와 6H-SiC의 물성비교해 보면, 4H-SiC의 경우 전자이동도가 높고, 6H-SiC에 비해 결정방향에 대한 비대칭성이 적어 전

력소자의 소재로 더 적합한 것으로 고려되고 있으며 따라서 현재 전력용 반도체 소자용으로는 대부분 4H-SiC 소재개발에 주력하고 있다. $\langle \text{표 2} \rangle$ 에 비교 물성치가 표시되어 있다.

SiC 반도체 공정은 〈그림 7〉과 같이 단결정 성장과 가공을 통한 epi-ready 기판 제조, 단결정 박막 성장 (epitaxy), 전력소자 제작 공정 그리고 인버터등 시스 템 적용 공정으로 크게 나눌 수 있다.

SiC는 확산 공정을 통해 p-n접합 형성이 불가능하기

23 전자공학회지 2015. 1 _ **23**

격자 불일치는 두 물질간의 격자상수가 차이가 있음을 의미한다.

이런 격자 불일치 때문에 얻으려하는

에너지 갭의 물질을 제작하기 어렵다.

(표 2) 4H-SiC와 6H-SiC의 물성 비교표

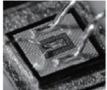
물성		4H-SiC	6H-SiC
Band gap Ene	rgy (eV)	3,26	3.03
Thermal conductivit	y (W/cm·K)	4.9	4.9
Electron mobility (cm2/V·sec)	C-축과 수직방향	790	370
	C-축과 수평방향	950	75
Breakdown voltage (106 V/cm)		3	3.2
Sat. Elec. Drift Velocity (107 cm/sec)		2	2





다격정 Wafer 제조

에피 박막 성장





SiC base 파워 디바이스

〈그림 7〉 SiC 반도체 공정의 개략도

때문에 소자제작을 위해서는 기판의 표면에 다른 도핑 농도 혹은 다른 도핑 타입을 갖는 단결정 박막을 성장시켜야 한다. 또한 특정 소자제작을 위해서는 단결정 박막의 두께와 도핑 농도의 조절이 필요하다. SiC 에피 박막 성장은 1400~1800 ℃의 고온에서 이루어지는 것이 일반적이다. 따라서 기존 실리콘 반도체 소재 및 소자공정과는 달리 소자 공정 중에 에피 박막을 성장시키는 것이 불가능하여 최근까지는 소자공정 업체 보다는 웨이퍼를 생산하는 소재 업체가 에피 박막 성장기술을 주로 개발하여 왔다. 4H-SiC의 경우 3C-SiC와 달리 대구경의 고품질 단결정 기판을 이용할 수 있기 때문에 동종 단결정 박막 성장(homo-epitaxial growth)를 통해 격자 상수와 열팽창계수의 차이로 발생하는 결정 내 스트레스 및 이로 인한결함들을 없앨 수 있었고 품질의 박막을 형성할 수 있다.

일반적인 SiC 단결정 박막 성장은 화학기상 증착법 (CVD, Chemical Vapor Deposition)을 이용한다. 화학기상 증착법은 반도체 공정에서 폭넓게 쓰이는 공정으로 넓은 면적에서 박막의 두께 및 도핑 농도 균일성확

보 및 이의 조절이 용이하다. Molecular BeamEpitaxy (MBE). [1] Sublimation Epitaxy. [2] LiquidPhase Epitaxy(LPE)[3] 등의 방법이 연구 중에 있지만 낮은 성 장 속도, 높은 background 도핑 농도, 표면형상 저하 문제 등의 이유로 산업에 적용하기는 쉽지 않은 상태이 다. SiC CVD는 일반적으로 1600 ℃의 고온에서 SiH4와 C3H8을 Si와 C의 반응 가스로 진행된다. 희석 가스로 사 용하는 수소가스는 가열된 기판 위에서 경계층을 형성하 게 되고 반응 가스는 분해되어 경계층을 통해 확산하여 기판에 붙게 된다. 수소의 높은 열전도율은 기판으로 확 산하는 반응 가스의 역류를 방지하고가스의 분해에 중요 한 역할을 한다. 기판 표면에 붙은 가스는 재배열되어 단 결정 박막으로 성장하게 된다. 화학기상 증착은 (1) 반응 로 내부로의 가스 유입, (2) 열로 인한 가스의 분해 및 반 응, (3) 분해된 가스의 기판으로의 확산, (4) 기판에서의 가스 흡착 및 확산. (5)기판에서 결합 또는 탈착, 그리고 마지막으로 (6) 부산물 또는 탈착된 가스의 배출로 이루 어진다.[4]

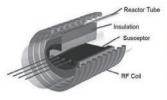
반응로는 크게 cold-wall과 hot-wall 방식으로 구분 할 수 있다. 1980년대와 90년대의 초기 SiC 에피 박막 연구에서는 cold-wall 방식이 대부분이었으나. 최근에 는 대부분 hot-wall 방식이 이용되고 있다. 이는 coldwall 반응로의 경우 성장 속도가 느리고 가스의 분해효 율이 낮기 때문에 Hot-wall 반응로가 산업적으로 더 유 용하기 때문이다. SiC CVD는 고온에서 이루어지기 때문 에 susceptor의 균일한 온도 분포와 순도가 중요하다. 실 리콘 반도체 공정의 경우 1000 ℃를 넘는 경우가 드물어 주로 SiC가 coating된 susceptor가 사용된다. 반면. SiC 의 경우 높은 공정 온도로 인하여 coating된 SiC의 식각 및 이로인한 불순물의 오염이 큰 문제가 될 수 있다. 현재 는 SiC 에피탁시 공정용으로는 TaC가 코팅된 소재를 대 부분 사용하고 있다. 현재 국내에서 진행 중인 초고순도 SiC 소재의 개발은 SiC 반도체 공정 분야에서도 큰 기여 를 할 것으로 기대된다. 〈그림 8〉은 SiC CVD 시스템의 주된 공급업체인 Aixtron사의 SiC 에피탁시 성장용 반응 로이다. 〈그림 8(a)〉는 Linkoping 대학의 Kordina교수 가 개발한 것을 기초로 한 Horizontal hot-wall 반응로











(a) Horizontal hot-wall 반응로



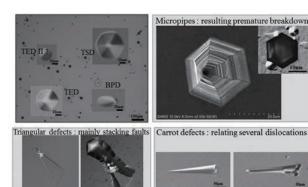
(b) Planetary 반응도 (AIXTRON)

〈그림 8〉 SiC 단결정 박막 성장용 반응로

의 도식도이다. 반응로는 쿼츠 튜브, Graphite felt, TaC 코팅된 고순도 Graphite Susceptor. RF coil로 이루어 져 있다. 최근 상용화된 장비의 경우. Susceptor 위의 기 판을 가스로 회전시키는 방식으로 박막의 두께 및 도핑농 도의 균일성을 향상시키는 기술이 도입되고 있다. 양산을 위한 planetary 반응로(〈그림 8(b)〉)는 현재 10장의 4인 치 기판 및 6장의 6인치 기판에의 박막성장이 동시에 가 능한 설비로서 SiC 소재 및 소자의 상용화에 있어 큰 걸 림돌이 되어 왔던 높은 생산 단가를 줄일 수 있도록 하고 있다.

SiC 단결정 박막 공정은 in-situ etching과 박막 성장 으로 나눌 수 있다. 기판 표면의 전처리 과정을 통해서 CMP 공정 후 기판에 남아있는 스크래치와 damage를 제 거하여 고품질의 박막을 성장할 수 있다. In-situ etching 은 일반적으로 수소가스를 사용하지만 etching 동안 기판 의 Si과 C가 서로 다른 비율로 탈착하고 기판의 오프 각도 와 면에 의해 etching 후 다른 양상을 보이기 때문에 C-또는 Si-rich 분위기에서 진행한다. 또한 Si droplet이 발 생하여 Si 흡착이 일어날경우 HCl 등을 사용하여 Cl을 첨 가하기도 한다. [5] 이는 Cl이 Si와 결합이 양호하기 때문에 Si droplet을 표면에서 제거하기 때문이다.

앞서 언급되었듯이 일반적으로 SiC 박막을 성장 은 SiH4. C3H8이 주로 쓰이지만 최근 Chlorine을 추 가로 더해주는 공정이 많이 연구되고 있다. Chlorine 은 HCl을 사용하거나 SiCl4(Tetrachlorosilane). SiH2Cl2(Dichlorosilane), SiHCl3(Trichlorosilane), CHCl3. CH3SiCl3(Methyltrichlorosilane)와 같 이 chlorine을 함유한 전구체를 사용하여 주입한다. Chlorine 사용은 Si droplet 형성을 방지하고 단결정 박 막 내에 3C의 형성을 억제하는데 효과적인 것으로 알려



〈그림 9〉 SiC 결정내의 다양한 결함들 (자료:KIEEME 24, 779 (2011).)

져 있다^[5-6] 이러한 새로운 워료물질의 적용으로 고속 (100um/hr)의 단결정 박막 성장이 성공했으며, 이것 이 외에도 다양한 방법으로 고속성장연구가 진행되고 있다. 이는 SiC 소재가 전력용 반도체, 그 중에서도 초고압의 소자로의 응용이 기대되기 때문으로 100~200 um의 고 품질 단결정 박막을 단기에 성장시키는 것이 가격 경쟁력 에서 중요하기 때문이다.

SiC는 다양한 형태의 적층 순서가 가능하여 다양한 결정다형이 존재한다. 따라서 동일 성장 조건에서 하 나의 결정다형으로 제어하는 것이 큰 문제점으로 인식 되어 왔다. 초기에는 사파이어 등의 기판을 이용하거 나 동일 기판을 이용하더라도 On-axis기판을 이용하 였으며, 이 경우 성장된 박막이 다양한 결정다형을 갖 는 경우가 많았다. 이에 1994년 일본의 Matsunami 그룹에서 〈11-20〉방향으로 의도적인 Off- angle 을 가진 기판을 이용함으로써 보다 저온에서 결정다 형이 제어된 박막의 성장에 성공하였다. 이후 SiC 단 결정 박막 성장의 경우 상기 Off-axis 박막성장이 표 준화된 공정으로 자리 잡고 있다. TSD, TED, BPD, stacking faults, carrot, triangulardefect등 다 양한 형태의 결함들이 존재한다. 결함들의 모습이 〈그림 9〉에 나타나 있다.

이들 중 micropipe와 BPD는 전력반도체 소자의 특성 과 신뢰성에 심각한 문제를 야기하는 killer defect로 알 려져 있다. 최근에는 기존의 결함외에도 TED II로 분류 되는 결함이 보고되기도 했다. 이에 대해서는 보다 세밀

25 전자공학회지 2015. 1 _ 25 한 분석이 필요해 보이지만 기존의 TED 보다는 더 작은 etch pit 크기를 갖고 c축 방향으로 진행되는 특징으로 미루어 기존 TED와는 달리 기저면이 아닌 방향으로의 burgers vector를 가진 mixed type의 전위로 고려되고 있다. $^{[7]}$

대부분의 결함들은 기판의 결함이 단결정 박막 성장 중에 지속적으로 성장하는 경우가 많아 단결정기판 웨이퍼의 품질향상이 단결정 박막 및 소자의 특성 향상에 있어 중요한 요소가 된다. 그 밖에도 Carrot 및 Triangular defect는 주로 단결정 박막 성장 시 표면의

스크래치, particle 등에서 출발하여 소자 제작공정 및 소자 특성에 큰 영향을 미치는 Killer defect중의 하나로 고려되고 있다.

2000년 독일 Siemens연구팀 에 의해 단결정 박막에 존재하는

BPD가 소자작동 시 Stacking fault를 발생시키고, 이들이 전자들의 trap으로 작용하여 소자의 신뢰성이 급격히 나빠지는 것이 발견되었다. 이러한 현상은 주로 전압인가 상태에서 전류가 흐름에 따라 PD가 있던 영역에서점차 stacking fault들이 발생하여 성장하는 모습을 EL (electroluminescence)로 관찰하게 된다. 〈그림 10〉에그 모습을 볼 수 있다.

〈그림 10〉에서 볼 수 있듯이 새롭게 형성된 stacking fault들은 전자들의 trap으로 작용하게 되어 검은 부분으로 나타나게 된다. 이는 하나의 BPD가 두 개의 partial 전위로 분화하고 그 사이에 stacking fault가 형성되어나타나는 현상으로서 〈그림 10(b)〉에서처럼 다시 KOH 에칭을 통하여 결함들을 관찰하면 BPD를 중심으로 한쪽







(그림 10) 소자 동작 시 BPD에 의한 stacking faults 발생. (a) EL을 이용한 적층결함관찰, (b) KOH 에칭을 통한 적층결함관찰, (c) 적층결함 발생전 기판의 결함 관찰 (자료:KIEEME 24, 779 (2011).)

으로 stacking fault에 의한 etch line이 형성되고 그 끝에는 원래의 BPD보다 작은 에치피트가 형성된 것을 볼수 있는데 이는 새롭게 생긴 partial전위에 의한 것이다. 〈그림 10(c)〉는 전류가 인가되기 전에 관찰한 에치피트의 분포로서 〈그림 10(b)〉에서와 같은 stacking fault line 이나 partial 전위에 의한 에치 피트가 나타나지 않음을 확인할 수 있다.

이후 BPD를 제거하고자 하는 연구들이 진행되어 단결정 기판에서의 BPD 제어 및 박막 성장 도중에 BPD를 제거하는 성과들이 보고되었다. 현재는 BPD가 TED와

burgers vector의 크기와 방향이 같다는 점을이용하여 박막 성장 시 BPD를 TED로 변환하는 기술이 주 된 기술로 자리 잡고 있다. BPD와 TED의 경우 동일한 크기와 방향을 갖는 Burgers vector를 가짐에도

불구하고 이동방향 및 특성이 달라 TED로 변환된 결함은 소자 동작 시 stacking fault를 발생하지 않는 것으로 밝 혀졌다.

V. 맺음말

에치피트는 결정내의 결함으로

에칭 시 피트의 모습을 보인다. 이 에치피트는 결정의 방향에 따라

다양한 모습을 갖는다.

최근 주목받고 있는 SiC 소재는 고온에서의 안정적인 동작과 시스템의 부피 감소, 높은 전력 변환 효율로 인해 향후에는 많은 수요가 예측되고 있다. 하지만 아직 단결 정 성장, 가공, 단결정 박막 성장, 전력소자공정에 이르 기까지 각 단계에서 해결해야 할 과제가 여전히 남아있다. 특히 단결정 박막 성장은 기판의 결함을 제거하거나 완화하여 SiC 소재가 가지는 물성을 최대한 구현하도록하고, 필요한 도핑 농도와 두께를 가지는 박막을 제공하여 소자의 정격을 결정하는 가장 중요한 공정이다. 소자에 적용 가능한 SiC 소재 개발 및 상업화를 위해서는 낮은 background 도핑 구현, 여러 가지 결함 제어 및 소자에 미치는 영향에 대한 연구, 공정 변수 제어, 생산성 중대 및 양산화 적용 기술개발 등의 끊임없는 노력이 뒤따라야 할 것이다.

시스템반도체는 메모리반도체에 비해 큰 시장규모와

26 _ The Magazine of the IEIE 26







높은 부가가치를 갖는 분야지만 우리나라 반도체 산업은 메모리 분야에 편중되어 기술 인력 부족, 영세성, 팹리 스-파운드리-수요기업 간의 협력 부족으로 시스템 반도 체 산업은 고전하는 상황이다. 시스템반도체 중 전력 에 너지반도체 시장은 높은 성장성이 예상되지만 진입장벽 으로 인해 새로운 시장참여자의 접근이 제한적인 것이 시 장의 현실이다. 진입장벽이 높은 지식집약형 산업으로 여 러 분야의 경험과 노하우가 오랜 시간 축적되어 있기 때 문에 후발주자의 진입이 어려움이 예상된다. 개별소자 및 중대형 용량 전력 에너지반도체는 유럽이 강세. Power IC는 미국, 전력모듈은 일본으로 분야별 영역이 견고히 구축시스템반도체 시장으로 본격적인 진출 및 국가적인 에너지 절감을 위해 고효율 전력 에너지반도체 기술개발 에 정부, 팹리스, 파운드리, 수요기업의 역량 집중 필요 하다

전력 에너지반도체는 최첨단 미세공정이 불필요하여 국내 팹리스 기업의 기술수준에 적합하고, 국내에 자동 차, 가전, 중전기기 등 글로벌 수요기업이 존재하므로, 이를 활용하여 정체상태에 빠진 팹리스 및 파운드리 업계 에 돌파구 제공할 수 있을 것이라 예상된다.

참고문헌

- [1] E. Saito, A. Konno, T. Ito, K. Yasui, H. Nakazawa, T. Endoh, Y. Narita, M. Suemitsu, Appl. Surf. Sci. 254, 6235 (2008),
- [2] M. Syvajarvi, R. Yakimova, M. Tuominen, A.Kakanova-Georgieva, M. F. MacMillan, A. Henry, Q. Wahab, E. Janzen, J. of Cryst, Growth 197,
- [3] R. Yakimova, M. Tuominen, A. S. Bakin, J. O. Fornell, A. Vehanen, E. Janzen, Inst. Phys. Conf. Ser. 142, 101 (1996).
- [4] M. L. Hitchman, K. F. Jensen, Chem, Vap, Dep, Principels and Applications, Academic press:London, 32 (1993),
- [5] A. A. Burk Jr., L.B. Rowland, J. Cryst. Growth 167, 586 (1996).
- [6] Z.Y. Xie, J.H. Edgar, B. K. Burkland, J.T. George, J. Chaudhuri, J. Cryst, Growth 224,235(2001).
- [7] Y. J. Shin, W. J. Kim, J. H. Moon, and W. Bahng, KIEEME 24, 779 (2011).



이병철

- 1986년 2월 전북대학교 물리학과 학사
- 1988년 8월 전북대학교 물리학과 석사
- 1996년 8월 전북대학교 물리학과 이학박사
- 1996년 11월~2004년 3월 ㈜동부하이텍
- 2004년 4월~2005년 7월 옵토팩㈜
- 2005년 10월~2008년 8월 광전자㈜
- 2008년 9월~2010년 9월 ㈜에이스프라임 연구소장
- 2010년 10월~2012년 2월 포엔사 연구소장
- 2012년 3월~2012년 8월 ㈜씨에스이 연구소장
- 2012년 9월~2013년 8월 ㈜제이하라 부사장
- 2013년 9월~현재 제이엘 연구소장

〈관심분야〉 디스플레이, 전력소자, PKG

27 전자공학회지 2015 1 _ 27