

논문 2015-52-2-11

펄스폭 변조를 이용한 고효율 삼중 모드 부스트 변환기

(High Efficiency Triple Mode Boost DC-DC Converter Using Pulse-Width Modulation)

이 승 형*, 한 상 우*, 김 중 선**

(Seunghyeong Lee, Sangwoo Han, and Jongsun Kim[©])

요 약

본 논문에서는 휴대용 기기를 위한 고효율 삼중 모드 부스트 변환기를 나타낸다. 제안하는 부스트 변환기는 펄스폭 변조 방식을 사용하며 부하 전류에 따라 펄스 스킵핑 모드 (Pulse Skipping Mode, PSM), 불연속 전류 모드 (Discontinuous Conduction Mode, DCM) 및 연속 전류 모드 (Continuous Conduction Mode, CCM)의 세 가지 동작 모드를 갖는 것을 특징으로 한다. 또한, 전류 불연속 모드에서 역 전류 흐름 및 인덕터의 공진에 의한 발진 현상을 효과적으로 방지하기 위해 발진 억제기 (Ringing suppressor)를 적용하여 효율을 극대화 시켰다. 제안하는 부스트 변환기는 동부 0.18 μ m BCD 공정을 사용하여 구현되었다. 단일 셀 리튬-이온 배터리로부터 2.5V-4.2V의 가변 입력전압을 받아서 4.8V의 고정 전압을 출력하며 최대 300mA의 부하전류를 공급할 수 있다. 이 때 최대 리플 전압은 3.1mV이며, 연속 전류 모드에서 92%, 불연속 전류 모드에서 87% 이상의 높은 효율을 나타낸다. 또한, 펄스 스킵핑 모드를 통해 적은 부하 전류 조건하에서도 60% 이상의 효율을 가지며 모드 변경 구간에서의 효율 감소가 최소화되는 것을 특징으로 한다.

Abstract

This paper presents a high efficiency, PSM/DCM/CCM triple mode boost DC-DC converter for mobile application. This device operates at Pulse-Skipping Mode(PSM) when it enters light load, and otherwise operate the operating frequency of 1.4MHz with Pulse-Width Modulation(PWM) mode. Especially in order to improve the efficiency during the Discontinuous-Conduction Mode(DCM) operation period, the reverse current prevention circuit and oscillations caused by the inductor and the parasitic capacitor to prevent the Ringing killer circuit is added. The input voltage of the boost converter ranges from 2.5V ~ 4.2V and it generates the output of 4.8V. The measurement results show that the boost converter provides a peak efficiency of 92% on CCM and 87% on DCM. And an efficiency-improving PWM operation raises the efficiency drop because of transition from PWM to PFM. The converter has been fabricated with a 0.18 μ m Dongbu BCDMOS technology.

Keywords : DC-DC converter CCM, DCM, Power Management, Boost Converter

* 학생회원, 홍익대학교 대학원 전자정보통신공학과
(School of Electronic and Electrical Engineering, Hongik University)

** 정회원, 홍익대학교 전자전기공학부
(School of Electronic and Electrical Engineering, Hongik University)

[©] Corresponding Author(E-mail: js.kim@hongik.ac.kr)

접수일자: 2014년07월14일, 수정일자: 2015년01월03일
게재확정: 2015년01월26일

I. 서 론

최근 휴대용 전화기, 디지털 카메라, 태블릿 PC 등의 제품에서 고성능 고효율 변환기 회로들의 연구가 활발하게 진행되고 있다. 이 중, OLED, LCD 등의디스플레이 패널 구동을 위해서는 입력된 배터리의 전압보다 높은 전압을 출력하는 부스트 변환기가 필수적이다. 이들

부스트 변환기는 일반적으로 저전력, 적은 리플 전압, 부하 과도시 적은 전압 변화 등의 특성이 중요시된다. 또한, 최근 부각된 모바일 기기들의 라이프 타임을 증가시키기 위해 부스트 변환기의 효율이 중요한 성능 요소가 되었다. 디스플레이 패널들은 사용 환경에 따라 필요한 부하 전류 크기가 크게 변화하기 때문에 부스트 변환기는 변화 가능한 모든 부하 전류 범위 내에서 고효율을 지속적으로 유지해야만 한다.

부스트 변환기의 기본 구동 방식은 크게 펄스폭 변조 (Pulse Width Modulation, PWM), 펄스 주파수 변조 (Pulse Frequency Modulation, PFM)의 2가지 방식으로 구분할 수 있다. 펄스 주파수 변조 방식을 사용하는 경우 일반적으로 높은 부하 전류에서는 효율이 좋지 않으므로 높은 부하 전류를 포함하는 환경에서는 사용이 어렵다. 또한, 리플 전압 특성이 좋지 못하다^[8]. 펄스 폭 변조 방식의 경우에는 높은 부하 전류에서 높은 효율과 비교적 낮은 리플 전압 등의 장점을 보이는 반면, 부하 전류가 감소할수록 효율이 급격히 떨어지는 단점이 있다^[7]. 따라서 최근 두 변조 방식을 함께 사용하는 이중 모드 제어 방식을 채택하는 부스트 변환기가 등장하였다. 그러나 그림. 1을 참조하면 이중 모드를 사용하는 부스트 변환기의 경우 필요한 부하 전류가 감소하면서 펄스폭 변조 모드에서 펄스 주파수 변조 모드로의 모드 변경이 발생하는 ‘A’ 지점에서 효율이 급격하게 떨어지

는 단점을 갖고 있다^[1~2]. 참조 논문 [3]에서는 이러한 이중 모드 부스트 변환기의 효율 감소 구간 발생을 억제할 수 있었으나, 복잡한 모드 변환 구조와 큰 출력 리플 전압을 갖는 단점을 야기하였다.

본 논문에서는 펄스폭 변조 방식을 사용하면서 내부적으로 부하 전류의 크기에 따라 부하 전류가 비교적 큰 경우 연속 전류 모드 (CCM)로, 부하 전류가 비교적 작은 경우 불연속 전류 모드 (DCM)로 구분하여 동작하고, 휴대용 기기의 대기 상태에서와 같이 아주 적은 부하 전류가 흐르는 경우에만 활성화 되는 펄스 스키핑 모드(PSM)를 추가적으로 적용하여 부하 전류량의 넓은 범위에서 효율이 높고, 부하 전류가 감소하면서 발생하는 모드 변경시 효율이 급격히 감소하는 현상을 최소화시킨 삼중 모드 부스트 변환기를 제안한다. 또한, 불연속 전류 모드에서 동작하는 발진 억제기를 통해 LC 공진에 의한 추가적인 효율 감소 현상을 효과적으로 제거한다^[4~6, 9].

II. 본 론

1. 제안하는 삼중 모드 부스트 변환기의 구조

그림. 2(a)는 본 논문에서 제안하는 삼중 모드 부스트 변환기의 구조를 나타낸다. 삼중 모드 부스트 변환기는 크게 동기 정류를 위한 N-타입, P-타입 스위치 트랜지스터, 불연속 전류 모드 검출기 (DCM detector), 발진 억제기 (Ringing suppressor) 및 펄스폭 변조 루프 (PWM loop) 구성된다.

그림. 2(b)는 제안하는 부스트 변환기의 각 모드에 따른 동작 원리를 개념적으로 나타낸다. 필요한 부하 전류가 비교적 클 때 사용되는 연속 전류 모드의 경우 P-타입 스위치 트랜지스터와 N-타입 스위치 트랜지스터의 온, 오프 상태를 V_{NON} , V_{PON} 펄스의 폭에 따라 제어하며 동작한다. 이 때 V_{NON} , V_{PON} 펄스의 폭은 펄스폭 변조 루프를 통해 결정된다.

펄스폭 변조 루프의 동작은 아래의 설명과 같다. 최종 출력 전압 V_{OUT} 의 전압 레벨에 비례하는 전압 분배기 (V-divider)의 출력 전압 V_F 와 내부에서 독립적으로 생성되는 기준 전압 V_{REF} 의 전압 레벨 차이가 여러 증폭기를 통해 비교되어 두 전압 레벨의 차이에 비례하는 전압 V_{BOOST} 가 생성된다. 이 V_{BOOST} 신호는 펄스폭 변조 증폭기(PWM Amp)를 통해 내부에서 독립적으로 생

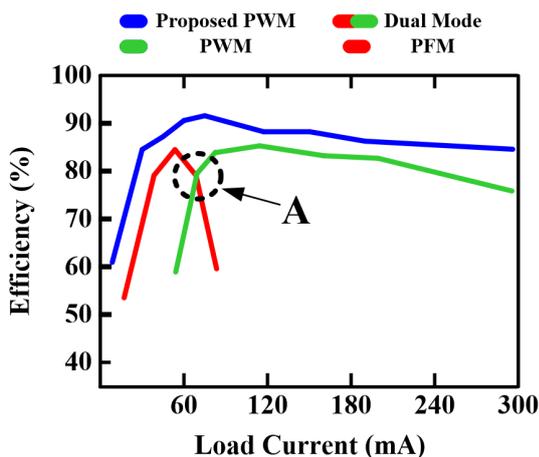
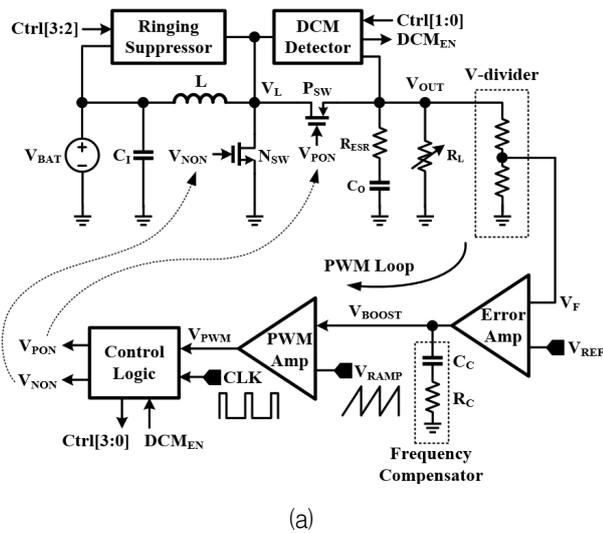
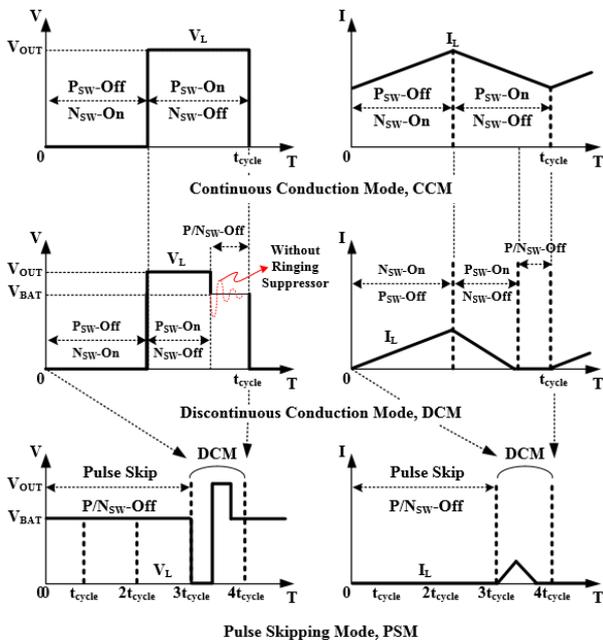


그림 1. 기존 방식의 부스트 변환기와 제안하는 부스트 변환기에서의 부하전류에 따른 효율 변화 비교

Fig. 1. Efficiency comparison depending on a load current of a conventional boost converter and a proposed boost converter.



(a)



(b)

그림 2. (a) 삼중 모드 부스트 변환기의 블록 다이어그램 (b) 세 모드에서의 부스트 변환기의 개념적인 동작 방식

Fig. 2. (a) Block diagram of the tripple-mode boost converter (b) Conceptual operation principle depending on three mode.

성된 삼각펄스 V_{RAMP} 와 비교되어 V_{BOOST} 전압 레벨에 따라 특정한 펄스폭을 갖는 V_{PWM} 펄스를 생성한다. 최종적으로 제어 로직을 통해 V_{PWM} 펄스는 P-타입 스위치 트랜지스터와 N-타입 스위치 트랜지스터의 온, 오프를 제어하는 V_{PON} , V_{NON} 펄스로 변환된다.

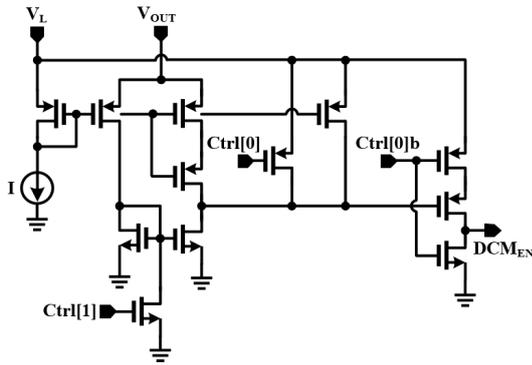
필요한 부하 전류가 감소하여 인덕터의 전류가 '0A'

또는 그 이하가 되는 구간이 발생하면 불연속 전류 모드 검출기에 의해 부스트 변환기는 불연속 전류 모드 동작 모드를 변경한다. P-타입 스위치 트랜지스터가 턴-온되면 인덕터는 전류를 방전하기 시작한다. 이 과정에서 인덕터의 전류가 완전히 방전되어 역 전류가 흐르기 시작하는 순간이 불연속 전류 모드 검출기에 의해 검출되고 이 때, 제어 로직 (Control Logic)은 정상적으로 P-타입 스위치 트랜지스터가 턴-오프되고 N-타입 스위치 트랜지스터가 턴-온되어야 하는 시점과 관계없이 N-타입 스위치 트랜지스터는 턴-오프 상태를 유지 시킴과 동시에 P-타입 스위치 트랜지스터를 강제로 턴-오프 시킨다. 따라서, 두 스위치 트랜지스터가 모두 턴-오프되어 인덕터 전류가 더 이상 역으로 흐르지 못하고 완전히 방전된 상태로 유지되며 높은 효율을 지속적으로 유지할 수 있다. 또한, 이 P-타입, N-타입 스위치 트랜지스터가 모두 턴-오프되는 구간에 발생하는 LC 공진, 즉 V_L 노드의 발진 현상을 제거하기 위해 발진 억제기가 함께 동작한다.

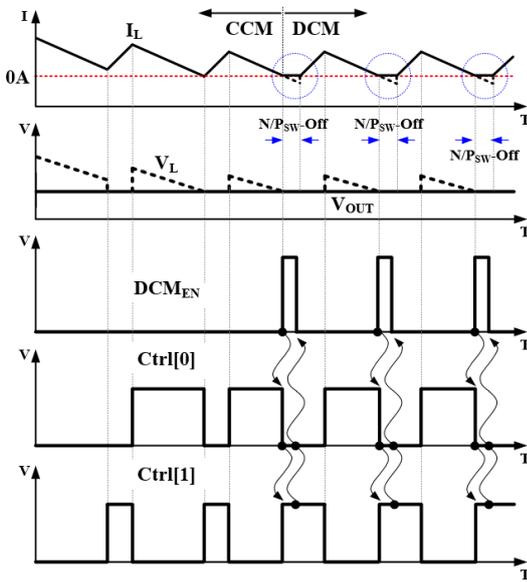
부하 전류가 계속적으로 감소하면 에러 증폭기의 출력 전압 V_{BOOST} 또한 함께 감소되면서 램프 신호 V_{RAMP} 와 중첩되는 구간이 사라지며 V_{PON} , V_{NON} 펄스가 발생하지 않는 펄스 스킵 모드 동작이 시작된다. 이 경우 N-타입과 P-타입 스위치 트랜지스터가 모두 턴-오프된 상태를 수 주기이상 유지하며 이 구간 동안 발진 억제기가 항상 동작하여 공진 현상을 막고 인덕터 전류를 방전 상태로 고정시킨다. 따라서, 부하 전류가 극히 적은 상황에서 불필요한 스위치 동작을 차단하고 인덕터 전류를 완전히 방전시켜 효율이 크게 감소하는 현상을 최소화 시킬 수 있다.

2. 불연속 전류 모드 검출기 및 공진 억제기의 구조 및 동작

그림. 3(a)는 인덕터 전류가 완전히 방전되는 구간을 검출하여 연속 전류 모드로부터 불연속 전류 모드로의 모드 전환을 제어하는 불연속 전류 모드 검출기의 회로도이다. P-타입 스위치 트랜지스터가 턴-온 되어 인덕터 전류가 방전되는 구간에서, P-타입 스위치 트랜지스터의 양단 전압을 비교하여 역전류가 발생하는 구간을 검출한다. 그림. 3(b)를 참조하면, P-타입 트랜지스터가 턴-온되어 인덕터 전류가 흐르기 시작하면, 인덕터 전류에 따라 V_L 노드에서



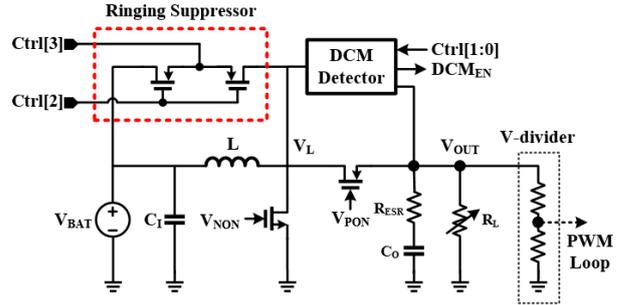
(a)



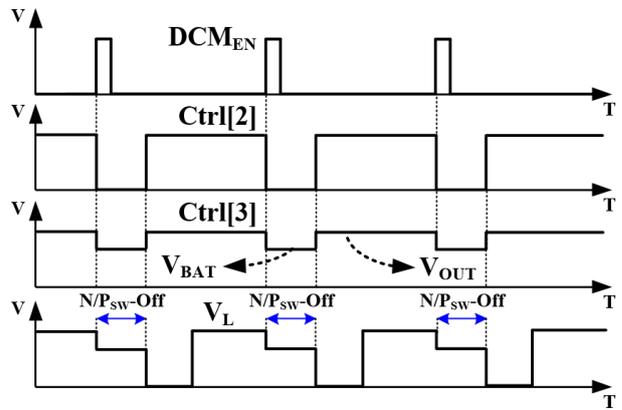
(b)

그림 3. 불연속 전류 모드 검출기
(a) 회로도 (b) 신호 흐름도
Fig. 3. Discontinuous conduction mode detector.
(a) Schematic (b) Signal flow

전압 강하가 발생한다. 인덕터 전류가 완전히 방전되고 역전류가 발생되기 시작하는 지점에서 V_L 노드와 V_{OUT} 노드 사이의 전압차가 반전되며 이 때 불연속 전류 모드 디텍터로부터 DCM_{EN} 신호가 발생한다. 이 후, P-타입 스위치 트랜지스터가 턴-온되는 구간 동안 로직 '1'을 유지하던 $Ctrl[0]$ 신호는 DCM_{EN} 신호가 발생하면 로직 '0'으로 변화한다. 이에 맞추어 P-타입 스위치 트랜지스터가 턴-온되는 구간 동안 로직 '0'을 유지하던 $Ctrl[1]$ 신호는 로직 '1'로 변화하여 DCM_{EN} 신호의 하강에지를 발생시킨다. 이 DCM_{EN} 신호는 제어 로직으로 입력되어 P-타입 스위치 트랜지스터를 턴-오프시키는 역할을 한다. N-



(a)



(b)

그림 4. 발진 억제기 (a) 회로도 (b) 신호 흐름도
Fig. 4. Ringing suppressor.
(a) Schematic (b) Signal flow

타입 스위치 트랜지스터가 다시 턴-온될 때까지 두 스위치 트랜지스터가 모두 턴-오프 상태를 유지하며 인덕터 전류는 역방향으로 흐르지 않고 방전된 채로 유지된다.

그림. 4는 발진 억제기의 회로도를 나타낸다. 그림에 나타난 바와 같이, 발진 억제기는 제어 신호에 따라 인덕터 양단을 연결하여 인덕터에 흐르는 전류를 제거하여 공진현상을 억제할 수 있는 직렬로 연결된 2단의 P-타입 스위치 트랜지스터로 구성된다. 그림. 4(b)를 참조하면, 앞서 설명한 불연속 전류 모드 또는 펄스 스키핑 모드에서 발생하는 두 스위치 트랜지스터가 모두 턴-오프되는 구간에 맞추어 $Ctrl[3:2]$ 신호가 발생한다. 발진 억제기 내부의 두 P-타입 스위치 트랜지스터의 소스단을 제어하는 $Ctrl[3]$ 신호는 배터리 전압과 같은 전압으로 변화하고 각 트랜지스터의 게이트단을 제어하는 $Ctrl[2]$ 신호는 로직 '0' 값으로 변화하여 인덕터 양단 전압을 배터리 전압과 동일하게 유지시킨다. 따라서 LC공진에 의한 역전류

를 효과적으로 제거되어 불연속 전류 모드 및 펄스 스키핑 모드에서의 효율 감소를 최소화할 수 있다.

III. 실험

제안하는 부스트 변환기는 동부 0.18- μm BCD 공정을 이용하여 설계되었다. 2.5v-4.2v의 가변 입력 전압을 받아서 4.8v의 출력 전압을 출력하며 최대 300mA의 부하전류를 공급할 수 있다.

그림 5는 삼중 모드 부스트를 시뮬레이션하기 위한 회로이다. DC-DC 변환기는 외부소자인 인덕터와 커패시터에 의해 출력전압의 특성이 달라지기 때문에 동작 주파수에 맞는 저항값을 모델링하여 적용하였고, 패키징 과정에서 와이어 본딩에 의해 발생하는 기생 인덕터와 저항값을 적용하여 시뮬레이션 하였다.

그림. 6은 부하과도에 따른 출력 전압의 변화를 나타내는 시뮬레이션 결과이다. 300mA에서부터 10mA까지

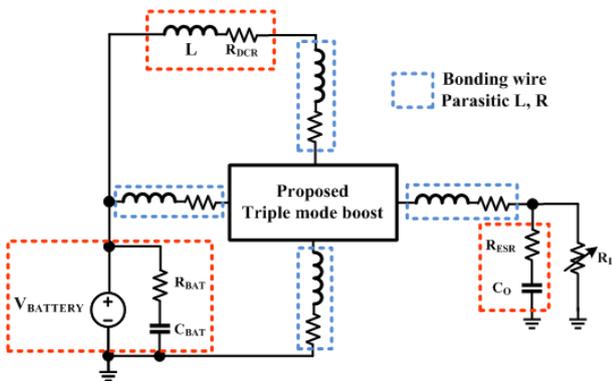


그림 5. 삼중 모드 부스트 시뮬레이션 회로
Fig. 5. Simulation circuit of triple mode boost converter.

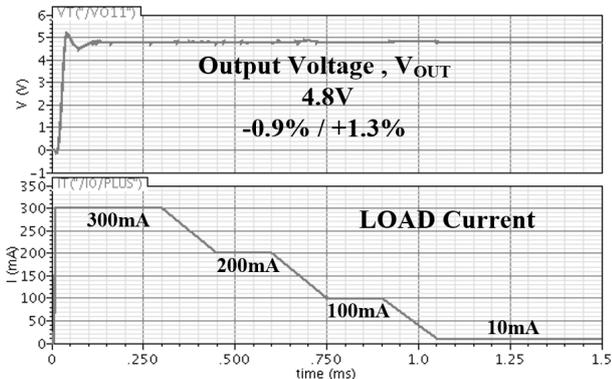


그림 6. 부하과도에 따른 출력 전압 변화에 대한 시뮬레이션 결과
Fig. 6. Simulated load transient characteristic.

150 μs 동안 약 100mA 씩 부하과도를 발생시킨 결과 최종 출력 전압의 변화량은 약 -0.9%~+1.3%이다. 그림.

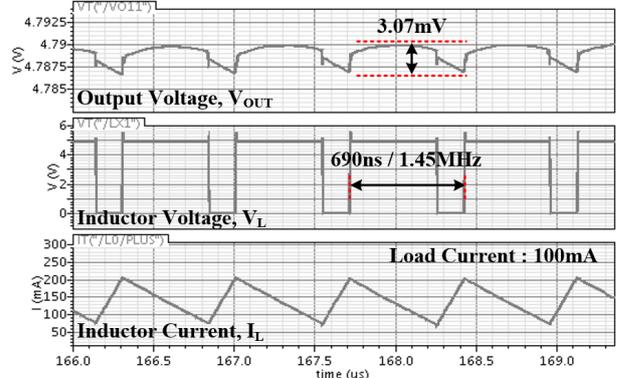
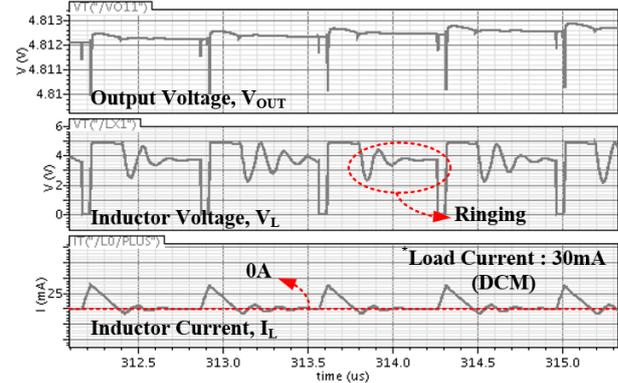
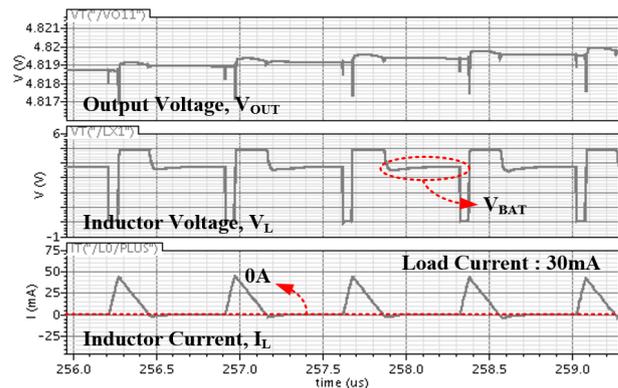


그림 7. 최대 리플 전압에 대한 시뮬레이션 결과
Fig. 7. Simulated maximum ripple voltage.



(a)



(b)

그림 8. 불연속 전류 모드에서의 부스트 변환기 동작에 대한 시뮬레이션 결과
(a) 발진 억제기가 적용되지 않은 경우
(b) 발진 억제기가 적용된 경우

Fig. 8. Simulated DCM operation.
(a) without ringing suppressor
(b) with ringing suppressor

7을 참조하면, 제안하는 부스트 변환기의 동작 주파수는 약 1.45MHz이며, 100mA의 부하 전류를 제공할 때 약 3.07mV의 최대 리플 전압을 갖는다.

그림. 8은 불연속 전류 모드에서 부스트 변환기의 동작을 발진 억제기를 적용하지 않은 경우와 적용한 경우를 비교하여 나타낸다. 발진 억제기를 적용하지 않은 경우, 그림. 8(a)와 같이 불연속 전류 모드에서 N-타입 및 P-타입 스위치 트랜지스터가 모드 턴-오프되면 LC 공진 현상에 의해 V_L 노드의 전압이 발진하는 현상이 발생한다. 이는 스위치 트랜지스터의 턴-오프 상태를 해제하고 인덕터의 역전류를 발생시켜 전류 불연속 모드에서의 효율을 떨어뜨리는 중요한 요소가 된다. 반면, 그림. 8(b)에 발진 억제기를 적용한 경우에는 불연속 전류 모드에서 V_L 노드의 전압이 일정하게 배터리와 동일한 전압을 유지하는 것을 확인할 수 있다. 따라서, 인덕터 전류 또한 완전히 방전된 상태를 유지하여 불연속 전류 모드에서의 효율이 크게 개선된다.

부하 전류가 3mA 이하인 경우에 부스트 변환기는 펄스 스키핑 모드로 동작하며 그림. 9의 시뮬레이션 결과와 같이 수 사이클 이상의 펄스를 생략하여 효율 감소를 최소화한다.

그림. 10은 제안하는 부스트 변환기의 부하 전류에 따른 효율을 나타낸다. 기본적으로 펄스폭 변조 방식을 사용하여 연속 전류 모드로 동작하는 높은 부하 전류 조건에서 최대 92%의 높은 효율을 가지며, 부하 전류가 수십mA로 낮아지는 경우 불연속 전류 모드를, 수mA로 낮아지는 경우 펄스 스키핑 모드로 동작을 전환하여 효율 감소를 최소화하였다. 불연속 전류 모드에서는 87%

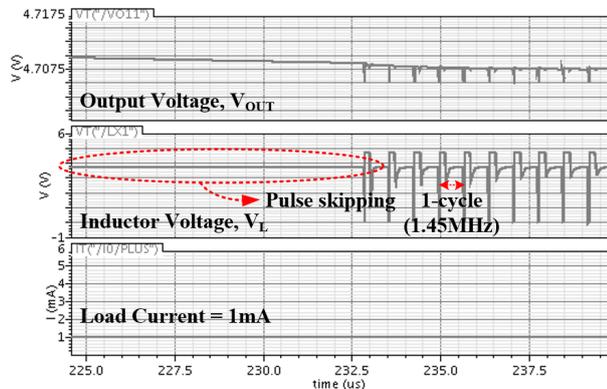


그림 9. 펄스 스키핑 모드에서의 부스트 변환기 동작에 대한 시뮬레이션 결과

Fig. 9. Simulated PSM operation.

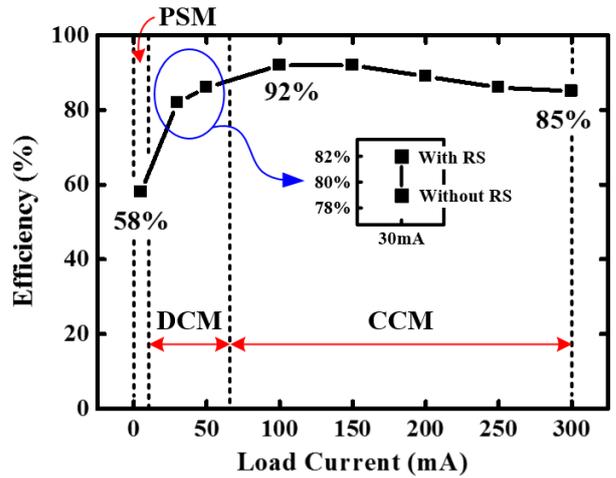


그림 10. 삼중 모드 부스트 변환기의 효율에 대한 시뮬레이션 결과

Fig. 10. Simulated efficiency of triple mode boost converter.

표 1. 제안하는 부스트 변환기의 성능 비교표
Table 1. Performance comparison table.

	This work	[4]	[7]	[8]
Type	Boost	Boost	Boost	Boost
Control	PWM	PWM	PWM	PFM
Process	0.18um BCD	0.35um CMOS	0.18um CMOS	0.5um CMOS
Supply Voltage	2.7~4.5V	0.9 ~ 1.2V	0.8 ~ 2.4V	3.7V
Output Voltage	4.8V	2.5V	1.8~3.3v	5~8V
Switching Freq.	1.45MHz	667KHz	0.5MHz	2MHz
Load Current (max)	300mA	100mA	500mA	100mA
Inductor	4.7uH	1uH	-	-
Output Capacitor	10uF	4.7uF	-	-
Output ripple (max)	3.07mV	N/A	50mV	50mV
Maximum Efficiency	92%@CCM 87%@DCM	87%@DCM	90%@CCM	94%@<100mA

의 최대 효율을 가지고, 부하 전류가 30mA 일 때 발진 억제기의 적용에 따라 약 3%의 효율 차이가 나타난다. 표. 1은 종래 부스트 변환기의 연구 결과와의 본 논문에서 제안하는 삼중 모드 부스트 변환기의 성능을 비교 요약한다.

IV. 결 론

본 논문에서는 휴대용 기기의 디스플레이 구동을 위한 고효율 삼중 모드 부스트 변환기를 제안한다. 제안한 부스트 변환기는 부하 전류가 감소할수록 효율이 급격히 떨어지는 펄스폭 변조 방식의 단점을 극복하기 위해 연속 전류 모드, 불연속 전류 모드 및 펄스 스키핑 모드의 3가지 동작 모드를 적용하여 높은 효율을 지속적으로 유지한다. 또한, 불연속 전류 모드와 펄스 스키핑 모드 동작시 인덕터의 공진 현상으로 인해 부가적으로 효율이 감소하는 것을 막기 위해 간단한 구조의 발진 억제기 회로를 적용하여 그 효과를 극대화하였다. 1.45MHz의 높은 스위칭 주파수에서 동작하는 제안하는 부스트 변환기는 동부 0.18 μ m BCD 공정을 이용하여 설계되었으며 2.7v에서 4.5v까지 변화하는 배터리 전압을 입력 받아 4.8v의 안정된 전압을 출력한다. 최대 300mA의 부하 전류를 공급할 수 있으며 이와 동시에 최대 3.07mV 이내의 향상된 리플 전압 특성을 갖는다. 또한, 연속 전류 모드시 최대 92%, 불연속 전류 모드시 최대 87% 그리고 펄스 스키핑 모드시 58%의 높은 효율 특성을 나타낸다.

REFERENCES

[1] J. Xiao, A. V. Peterchev, J. Zhang, and S. R. Sanders, "A 4-uA quiescent-current dual-mode digitally controlled buck converters IC for cellular phone applications," IEEE J. solid-state Circuit, Vol. 39, No. 12, pp.2342-2348, Dec.2004

[2] B. Sahu and G. A Rincon-Mora, "A high-efficiency, dual-mode, dynamic, buck-boost power supply IC for portable applications," in Proc. VLSI Design 2005, pp.858-861.

[3] H. -W. Huang, K.-H. Chen, S.-Y. Kuo "Dithering skip modulation, width and dead time controllers in highly efficient DC-DC converters for system-on-chip applications," IEEE J. solid-state Circuits, pp.2451-2465, Vol.42, No. 11, Nov. 2007

[4] T.Y. Man, et al. "A 0.9V input discontinuous- conduction-mode boost

converter with cmos-control rectifier," IEEE JSSC, pp.2306-2346, Vol. 43, No. 9, Sept.2008

[5] Christophe P. Basso "Switch-mode power supplies," Mcgrawhill, pp.47-51, 2008

[6] Sang-hwa Jung, nam-Sung Jung, jong-Tae Hwang, and Gyu-Hyeong Cho, "An Integrated CMOS DC-DC Converter for Battery-Operated Systems", Power electronics Specialists Conference(PESC'99), Vol. 1, pp.43-47, 27 June- 1July, 1999

[7] Kyungsoo Jung, et al. "Design of a High-Efficiency CMOS DC-DC Boost Converter Using a Current-Sensing Feedback Method," Journal of The Institute of Electronics Engineers of Korea (IEEK), vol. 43-SD, No. 9, pp.23-30, 2006

[8] Jiman Kim, Yongsu Park, Hanjung Song, "PFM-Mode Boost DC-DC Converter for Mobile Multimedia Application," Journal of The Institute of Electronics Engineers of Korea (IEEK), vol. 47-IE, No. 3, pp.14-18, 2010.

[9] Youngkook Ahn, Hyunseok Nam, Jeongjin Rooh, "A 93.5% Efficiency 400mA Current-mode DC-DC Buck Converter with Watchdog Functions," SoC Design Conference(ISOCC), pp.428-431, Nov.2009

저 자 소 개



이 승 형(학생회원)
 2010년 부경대학교
 전자정보통신 공학부
 학사 졸업.
 2013년~현재 홍익대학교
 전자정보통신공학과
 석사 과정

<주관심분야 : Integrated Circuit Design, Power Management IC, Battery Protection IC>



한 상 우(학생회원)
 2010년 홍익대학교 전자전기
 공학부 학사 졸업.
 2012년 현재 홍익대학교 전자정
 보통신공학과 석사 졸업
 2012년~현재 홍익대학교
 전자정보통신공학과 박사 과정

<주관심분야 : Integrated Circuit Design, DLL/PLL, DCC, Power Management IC>



김 종 선(정회원)-교신저자
 1992년 한양대학교 전자공학과
 학사 졸업.
 1994년 포항공과대학교 전자전기
 공학과 석사졸업.
 2006년 University of California,
 Los Angeles (UCLA)
 전기공학과 박사 졸업.

1994년~2008년 삼성전자 메모리사업부 DRAM
 설계팀 책임연구원
 2008년~현재 홍익대 전자전기공학부 부교수
 <주관심분야 : Analog IC design, High Speed Interface, RF Interconnect, Signaling and Clocking Circuits, Low-Power Memory Design, Power Management IC>