

# 높은 전력밀도를 갖는 500 kHz 고주파 LLC 컨버터의 설계와 구현

박화평<sup>1</sup>, 정지훈<sup>†</sup>

## Design and Implementation of 500 kHz High Frequency LLC Resonant Converter for High Power Density

Hwa-Pyeong Park<sup>1</sup> and Jee-Hoon Jung<sup>†</sup>

### Abstract

In order to decrease the size of a switch mode power supply, high switching frequency can be an efficient way to reduce the size of passive components in the converter. In this paper, a 500-kHz high-frequency LLC resonant converter is proposed with an accurate design method of magnetizing inductance, as well as the relationship between the switching frequency and the size of the passive components. Simulation and experimental results are presented to verify the proposed methods and equations, including the temperature data of each passive and active device of the converter. Using those results, dominant power losses in the prototype converter under 500-kHz high-frequency operation are investigated, compared with the results from a 100-kHz converter. In addition, operating waveforms and power conversion efficiency will be shown to obtain design considerations for the high switching frequency LLC resonant converter.

**Key words:** High frequency, LLC resonant converter, Soft switching, High power density

### 1. 서 론

최근 산업계는 심미성과 더불어 제작 단가를 낮출 수 있는 제품을 선호하는 추세이다. 이를 구현하기 위해서는 높은 전력밀도의 스위치 모드 전원장치로 면적을 줄이면서도 기존과 동일한 전력을 공급해야 한다. 스위치 모드 전원장치의 전력밀도를 높이기 위한 방법으로 높은 스위칭 주파수를 이용하여 컨버터 수동 소자들의 크기를 줄이고 전력 밀도가 증가하도록 컨버터를 디자인할 수 있다<sup>[1]-[3]</sup>.

고주파 스위칭 동작에서 기존의 하드 스위칭 PWM 컨버터는 스위칭 손실이 높아 효율이 떨어진다. 또한 비

대칭 하프 브릿지 컨버터의 경우에는 2차측 다이오드에 걸리는 전압이 비대칭이기 때문에 전도 손실을 줄이기 어렵고 경부하 시 소프트 스위칭 조건을 유지하기 어렵다<sup>[4]</sup>. 이러한 이유로 작은 순환 에너지와 작은 턴 오프 스위칭 손실을 가지고 경부하 시에도 소프트 스위칭을 유지할 수 있는 LLC 공진형 컨버터를 고주파 컨버터 토폴로지로 선택하였다<sup>[5]-[10]</sup>.

본 논문에서는 기존에 연구된 LLC 컨버터의 동작원리 및 입출력 전압관계를 이용하여 고주파 LLC 컨버터 설계 시 고려해야 할 사항을 기술하였는데 먼저 고주파 컨버터에서 주파수에 비례하여 줄어드는 수동소자 크기의 관계에 대하여 변압기의 창면적(Cross Sectional Area), 공진 캐패시터, 출력단 캐패시터의 용량이 주파수에 대해 얼마나 줄어드는지 수학적으로 유도하고 시뮬레이션 및 실험 결과를 비교하여 그 타당성을 제시하였다. 또 스위칭 주파수가 올라감에 따라 MOSFET의 영전압 스위칭 조건을 유지하기 위한 기존의 자화 인덕턴스 설계법에 오차가 생기기 시작하는데, 기존의 설계 방법보다 높은 정확도의 계산법을 근사화를 통해 유도하였다. 마지막으로 스위칭 주파수가 올라감에 따라 자화 및 누설 인덕턴스가 줄어 1차측 전류가 증가할 뿐만

Paper number: TKPE-2015-20-1-7

Print ISSN: 1229-2214 Online ISSN: 2288-6281

<sup>†</sup> Corresponding author: jhjung@unist.ac.kr, School of Electrical and Computer Engineering, Ulsan National Institute of Science and Technology (UNIST)  
Tel: +82-52-217-2140 Fax: +82-52-217-2109

<sup>1</sup> School of Electrical and Computer Engineering, Ulsan National Institute of Science and Technology (UNIST)

Manuscript received Oct. 16, 2014; accepted Dec. 9, 2014

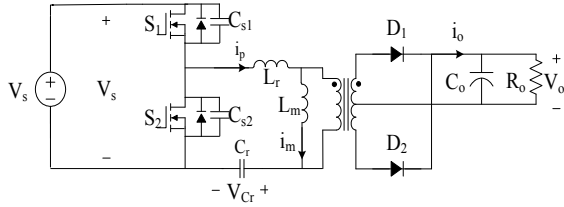


Fig. 1. Circuit diagram of LLC resonant converter.

아니라 스위칭 손실이 커져서 전력변환 효율이 줄어들어 예측이 되는데, 이는 각 소자에서 발생하는 온도를 측정함으로써 스위칭 주파수가 올라감에 따른 주요 손실발생 부분을 확인할 수 있고, 이를 통해 고주파에서 컨버터 구동 시 고려해야 하는 소자 특성을 분석해 보았다.

본 논문을 통해서 100 kHz와 500 kHz의 스위칭 주파수를 가지는 LLC 공진형 컨버터를 구현하여 각 스위칭 주파수에서 MOSFET의 영전압 스위칭 조건을 형성하는 컨버터 디자인 방법을 비교하고 수학적으로 유도한 전력밀도의 증가를 실험적으로 확인하였다. 또한 100 kHz와 500 kHz의 동작 주파수에서 컨버터의 주요 부품별 온도를 측정함으로써 실험적으로 스위칭 주파수가 올라감에 따른 손실의 증가를 확인하였다.

## 2. LLC 컨버터의 동작원리

그림 1은 LLC 공진형 컨버터로서 자화 인덕턴스( $L_m$ )의 공진 참여로 인해 직렬 공진형 컨버터(SRC)와는 다른 동작 특성을 가지게 된다. 이때 누설 인덕턴스( $L_r$ )와 공진 캐패시터( $C_r$ )의 공진에 의한 주파수  $f_{r1}$ 와  $L_r$ ,  $L_m$ ,  $C_r$ 의 공진에 의한 주파수  $f_{r2}$ 은 식 (1)과 같다.

$$f_{r1} = \frac{1}{2\pi\sqrt{L_r C_r}} \quad f_{r2} = \frac{1}{2\pi\sqrt{(L_m + L_r) C_r}} \quad (1)$$

공진 주파수의 첨예치를 나타내는 Q-factor는 식 (2)와 같이 기술할 수 있다.

$$Q_{factor} = \frac{\sqrt{L_r/C_r}}{n^2 R_0} = \frac{Z_{r1}}{n^2 R_0} \quad (n = N_p/N_s) \quad (2)$$

### 2.1 LLC 컨버터의 모드별 동작원리

그림 2는 LLC 컨버터의 동작 파형으로 스위칭 주파수가  $f_{r1}$ 과  $f_{r2}$  사이에 있을 때 6가지 동작 모드로 나눌 수 있다. 먼저 모드 1은  $S_1$ 과  $S_2$ 가 오프 상태인 데드 타임 구간이고,  $i_p$ 가 역방향일 경우 이는 MOSFET의 출력 캐패시터를 방전시킨 후  $S_1$ 의 역병렬 다이오드로 흐르면서 MOSFET의 영전압 스위칭 조건을 만족시켜준다. 모드 2는  $i_p$ 가  $S_1$ 으로 흐르고 이는  $D_1$ 을 도통시켜주

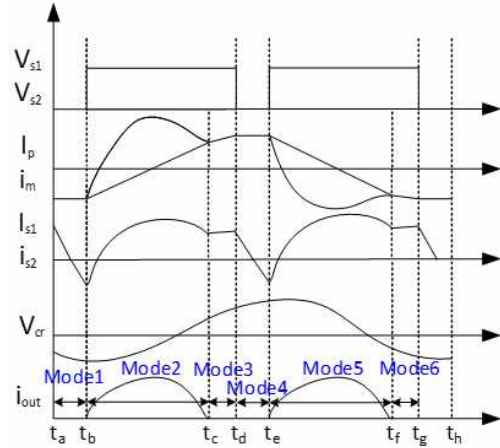


Fig. 2. Operational waveform of LLC resonant converter.

며  $i_p$ 와  $i_m$ 가 점점 증가한다. 이때 기존 컨버터 파형에서 데드 타임이 충분히 작다면 (3)의 식으로 전력전달 구간에서  $i_p$ 를 구할 수 있다.

$$i_p(t) = i_{p(t_b)} \cos w_{r1}(t-t_b) + \frac{V_b}{Z_{r1}} \sin w_{r1}(t-t_b) \quad (3)$$

여기서  $i_{p(t_b)} = -n(V_0 + V_{Df})L_m^{-1}(T_s/4 - \Delta/2)$

$V_b = V_s - V_{Cr} - n(V_0 + V_{Df})$ ,  $\Delta = t_d - t_c = t_g - t_f$ ,

$w_{r1} = 2\pi f_{r1}$ ,  $V_{Df}$ 는 다이오드 전압 강하,  $Z_{r1} = \sqrt{L_r/C_r}$ 이다. 이때 자화 전류를 식 (4)와 같이 구할 수 있다.

$$i_m = i_m(t_b) + n(V_0 + V_{Df})L_m^{-1}(t-t_b) \quad (4)$$

모드 3은  $i_p$ 와  $i_m$ 와 같아질 때 1차측의 전력이 더 이상 2차측으로 넘어가지 못하고  $D_1$ 과  $D_2$ 는 역방향 바이어스된다. 이때  $L_m$ ,  $L_r$ ,  $C_r$ 에 의한 공진이 발생하며  $i_p$ 를 식 (5)와 같이 구할 수 있다.

$$i_p(t) = i_p(t_c) Z_{r2} C_r \cos w_{r2}(t-t_c) + \frac{V_{Cr}(t_c)}{Z_{r2}} \sin w_{r2}(t-t_c) \quad (5)$$

여기서  $i_p(t_c) = -i_p(t_b)$ ,  $w_{r2} = 2\pi f_{r2}$ ,  $Z_{r2} = \sqrt{\frac{(L_m + L_r)}{C_r}}$

이다. 이후 반주기를 구성하는 모드 4에서 모드 6은 이전 반주기 모드 1에서 모드 3의 동작과 동일한 동작 원리를 보여 준다.

### 2.2 LLC 컨버터의 입출력 전압관계

부하 전력 공급량에 따라 LLC 컨버터의 동작 주파수가 달라지는데 전압은 사각파의 모양으로 공급이 되지만 FHA(First Harmonic Approximation)에 의해 기본파인 식 (6)와 같이 대치시킬 수 있다.

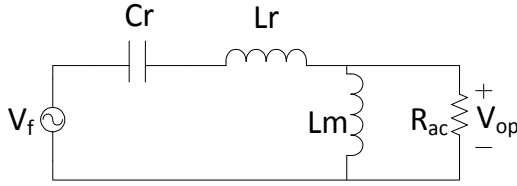


Fig. 3. AC equivalent circuit of LLC resonant converter.

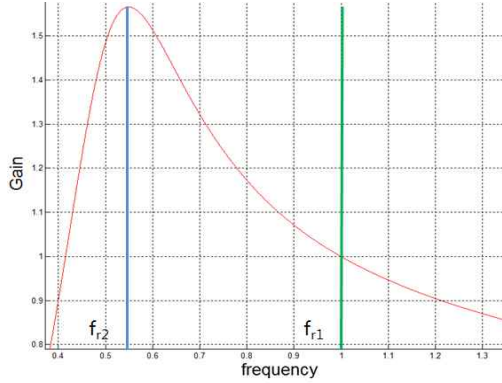


Fig. 4. DC gain characteristic of LLC resonant converter.

$$V_f = \frac{2V_{input}}{\pi} \quad (6)$$

2차측 부하를 1차측으로 FHA기법을 사용하여 1차측으로 이전시키면 1차측 부하  $R_{ac}$ 로 나타낼 수 있고 이에 따른  $V_o$ 은 식 (7)로 표현 된다. 또 이를 그림 3과 같이 나타낼 수 있다.

$$R_{ac} = \frac{2n^2 R_o}{\pi^2}, \quad V_o = \frac{\pi V_{op}}{4n} \quad (7)$$

입출력 전압 전달비를 FHA기법에 따라 나타내면, 식 (8)과 같이 나타낼 수 있고, 이를 주파수에 대해 정규화시킨 값으로 나타내면 식 (9)과 같다.

$$T_{FHA} = \frac{V_{op}}{V_f} = \frac{2n V_o}{V_{input}} \quad (8)$$

$$T(f_n, \lambda, Q)_{FHA} = \frac{1}{\sqrt{(1 + \lambda + \frac{\lambda}{f_n^2})^2 + Q^2 \times (f_n - \frac{1}{f_n})^2}} \quad (9)$$

여기서  $f_r = \frac{1}{2\pi\sqrt{L_r C_r}}$ ,  $Z_{r2} = \sqrt{\frac{L_r}{C_r}}$ ,  $Q = \frac{Z_o}{R_{ac}}$ ,

$\lambda = \frac{L_r}{L_m}$ ,  $f_n = \frac{f_{sw}}{f_r}$  이다. 식 (7)의 입출력 전압비를 그림 4와 같이 주파수에 대한 그래프로 나타낼 수 있다.

### 3. 고주파 설계 방안

#### 3.1 고주파 설계 시 고려사항

위의 식 (2)와 식 (9)에서 나타낸 Q-factor와  $\lambda = L_r/L_m$  및  $T_{FHA}$ 간의 상관관계를 이용하여 컨버터를 설계한다. 먼저  $\lambda$ 가 증가하면 부하의 주파수 변동범위가 작아져 출력 전압의 제어가 용이하다. 뿐만 아니라 순환 전류가 작아져 전도손실을 줄이는 데도 용이하다. 하지만 큰  $\lambda$  값은 과부하 시에 원하는  $T_{FHA}$ 의 이득 범위에서 컨버터를 동작시킬 수 없다. 반대로  $\lambda$  값이 작다면 과부하 상태더라도 이득범위 내에서 컨버터를 제어하기 용이한 장점이 있다. 하지만 공진 주파수에서 최대 이득간의 거리가 멀어져 부하의 변동에 따른 스위칭 주파수의 변화의 제어가 용이하지 않은 문제가 있다. 뿐만 아니라  $L_r$ 이 작아져  $\lambda$ 의 값이 작아지면 순환전류도 커져 전도 손실이 증가한다. Q-factor는 공진 시 이득의 첨예도를 나타내는 것으로  $L_r/C_r$ 이 결정 되었을 때 부하의 조건에 따라 이득 곡선이 바뀌는데 이를 통하여  $\lambda$ 의 크기에 따라 최대 부하의 경우에 원하는 이득 범위를 가질 수 있는지 확인한다.

위의 기준에 제시된 LLC 컨버터의 설계조건 이외에 고주파 LLC 컨버터를 설계하면 변압기와 출력단 캐패시터 크기가 줄어들면서 컨버터의 전력밀도가 늘어나는 장점을 가지게 된다. 먼저 변압기의 크기는 코어의 창면적(Cross-Sectional Area)에 의해 크기가 정해지고 이는 페레데이 법칙에 의해 식 (10), (11)과 같이 나타난다.

$$v_1(t) = N_p \cdot \frac{d\Phi}{dt} = N_p \cdot \frac{d(B \cdot A_c)}{dt} \quad (10)$$

$$A_c = \frac{v_1(t) \cdot D \cdot T_s}{\Delta B \cdot N_p} \quad (11)$$

$A_c$  = 창면적,  $v_1(t)$  = 입력 전압,  $D$  = 듀티,  $T_s$  = 주기  
 $\Delta B$  = 최대 자속 밀도,  $N_p$  = 변압기 1차측 턴수

식 (11)에서 창면적은 입력전압, 듀티, 스위칭 주기에 비례하고 최대자속밀도 및 변압기 1차측 턴수에 반비례함을 보인다. 위의 식에서  $N_p$ 를 누설 및 자속 인덕턴스와의 관계식인 식 (12)으로 치환하면 식 (13)을 구할 수 있다.

$$L = L_m + L_{l1} + L_{l2} = \frac{N^2}{(R_c + R_g)} \quad (12)$$

$$A_c = \frac{(DV_1)^2}{\Delta B^2 \cdot f_s^2 \cdot L} \cdot \mu_0 \cdot \left( \frac{\mu_e}{l_e} + \frac{1}{l_g} \right) \quad (13)$$

$\mu_e$  = 외부투자율,  $\mu_0$  = 진공투자율  
 $l_e$  = 변압기 길이,  $l_g$  = 변압기 공극길이

위의 식 (13)에서 투자율과 변압기 및 변압기 공극의 길이는 식 (11)에서 변압기와 공극의 저항에서 유도되고 이 값들은 스위칭 주파수의 증가에 따른 누설 및 자속 인덕턴스  $L$ 의 설계 값이 작아지게 되므로 스위칭 주파수에 제곱에 비례하여 변압기 및 공극의 길이가 줄어든다. 이때  $\Delta B^2$ 와  $(DV_1)^2$ 이 일정하고 500 kHz의 스위칭 주파수에서 크기가 작은 변압기를 사용한다고 가정하여

$\mu_0 \cdot \left(\frac{\mu_c}{l_c} + \frac{1}{l_g}\right)$ 가 2배로 상승하고 주파수 상승에 따라 자화 인덕턴스의 설계 값이 줄어들므로  $L$ 이 3.5배 감소한다고 가정하면 100 kHz의 변압기 코어 창면적에 비해 500 kHz의 변압기의 그것이 3.5배 감소할 수 있다.

다음으로 식 (14)은 캐패시터의 ESR(Effective Series Resistance)과 캐패시턴스에 의한 출력 전압 리플의 크기 관계를 보여준다.

$$\begin{aligned} \Delta V &= ESR \cdot \left(\frac{\pi}{2} - 1\right) \cdot I_o + \frac{\Delta Q}{C_o} \\ &= ESR \cdot \left(\frac{\pi}{2} - 1\right) \cdot I_o + 0.363 \frac{I_o T_s}{C_o} \end{aligned} \quad (14)$$

기존의 컨버터들의 경우 출력 리플을 줄이기 위하여 캐패시터의 용량을 키우는 방법을 사용하였는데, 캐패시터는 용량에 비례하여 그 크기가 증가하므로 단순히 캐패시터의 용량을 키우는 것은 전력밀도를 높이는 데 효과적인 방법이 아니다.

식 (14)에서 ESR에 의한 전압 리플은 출력 전류에 비례하여 항상 일정하게 나오고, 캐패시턴스에 의한 전압 리플은 전류에 비례하고 주파수에 반비례하게 나온다. 따라서 그림 5와 같이 출력전류와 출력 캐패시턴스가 일정하다고 가정하면 주파수가 올라감에 따라 캐패시터에 의한 출력전압 리플의 영향은 점점 줄어들고, ESR에 의한 출력 리플이 주요해짐을 보인다. 표 1은 출력전류, ESR, 출력 캐패시턴스가 일정하다고 가정할 때 100 kHz와 500 kHz에서 출력 전압 리플을 측정하였다. 표 1의 100kHz와 500kHz에서 출력 전압 리플을 비교하면 스위칭 주파수가 올라감에 따라 캐패시턴스가 줄어드는 전압 리플이 증가하지 않음을 알 수 있다. 따라서 식 (14)의 ESR에 의한 출력 전압 리플이 고주파에서 주요 인자임을 확인할 수 있다. 그림 5와 같이 주파수가 증가하면 캐패시턴스에 의한 리플 전압은 0으로 가까이 가고 전압 리플은 ESR에 비례하므로 낮은 ESR을 가지는 캐패시터를 사용할 때 고주파 LLC 컨버터에서 낮은 용량의 캐패시터를 사용하여 컨버터의 크기를 줄일 수 있다.

### 3.2 Soft Switching을 위한 설계사항

본 실험에서 500 kHz 컨버터의 출력 전압 제어는 데드 타임이 일정 범위로 정해진 아날로그 컨트롤러(ST

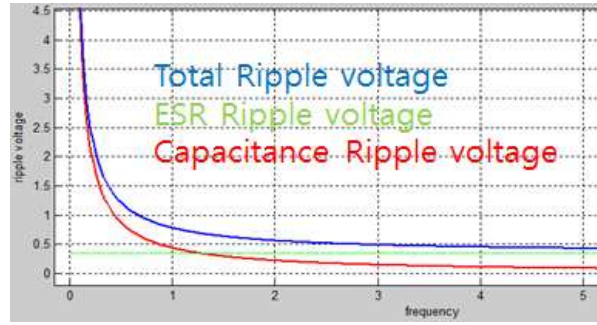


Fig. 5. Ripple voltage variation according to operating frequency.

TABLE I  
SIMULATION RESULT OF OUTPUT RIPPLE VOLTAGE

Specification	Value
Input voltage	400 V
Output	30 V, 12 A
Output Capacitance	1 uF, 40 mΩ
Result	Output ripple voltage
100 kHz Output	18.21 V(pk_pk)
500 kHz Output	1.05 V(pk_pk)

L6599)를 사용하여 설계하였다. 이 제어기는 0.2 us - 0.4 us의 데드 타임을 가지고 있으므로 500 kHz (2 us)의 상당 부분을 데드 타임이 차지하고 있다. 모의시험 결과인 그림 6에서 볼 수 있듯이 데드 타임이 스위칭 주기에 비해 무시할 수 없을 정도로 커져 이 시간 동안  $i_p$ 가  $i_m$ 를 따라가지 못하고 2차측 다이오드에 있는 기생 캐패시터의 방전 전류에 의해서 2차측이 먼저 도통됨을 볼 수 있다. 이때 기존  $L_m$ 은 데드 타임 시작과 끝이  $i_p = i_m$ 라고 가정하면 초기 전류 값으로부터 식 (15)과 같이 나타난다.

$$i_p(t_a) = \frac{n(V_o + V_{Df})T_s}{4L_m} \quad (15)$$

하지만 고주파에서  $i_p = i_m$ 의 구간이 유지되지 못하고 식 (16)로 나타난다.

$$i_p = i_p(t_a)\cos w_{r1}(t) + \frac{V_b}{Z_{r1}}\sin w_{r1}(t) \quad (16)$$

따라서 데드 타임구간 동안  $i_p = i_m$ 의 가정을 바탕으로 제시된 기존의 식 (17)의 값으로  $L_m$ 을 구하면 MOSFET 영전압 스위칭 조건을 만족하는 값보다 크게 벗어남을 보인다.

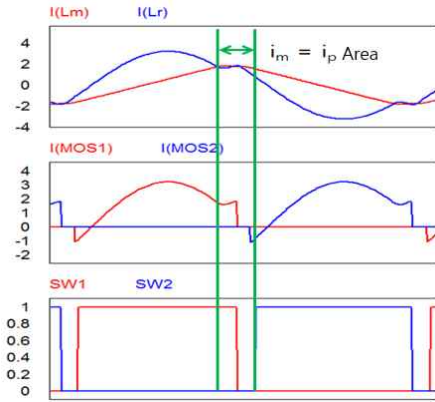


Fig. 6. Simulation waveforms of the primary and magnetizing current regarding dead time.

$$L_m \leq \frac{t_{dt}}{16C_s f_{s,max}} \quad (17)$$

이를 해결할 방법으로 식 (18)을 제안한다.

$$\frac{n(V_o + V_{Df})t_{dt}}{L_m} (T_{s,min} - 2t_{dt}) \geq 8C_s V_s \quad (18)$$

식 (18)은 그림 6에서 보이듯이 1차측 전류와 자화 전류가 같아지는  $i_p = i_m$  구간부터 자화 전류  $i_m$ 의 데드타임이 끝나는 지점까지의 양 끝 값을 직선으로 근사화하여 나타낸 것이고, 식 (18)로부터  $L_m$ 을 설계할 수 있는 식 (19)을 유도할 수 있다.

$$L_m \leq \frac{n(V_o + V_{Df})t_{dt}}{8C_s V_s} (T_{s,min} - 2t_{dt}) \quad (19)$$

결과적으로 식 (19)을 사용하여 고주파 동작에서 MOSFET의 영전압 스위칭 동작을 확보할 수 있는  $L_m$ 을 설계할 수 있다.

#### 4. 모의시험과 실험 결과

##### 4.1 모의시험 결과

그림 7은 기존의 100 kHz LLC 컨버터와 본 논문에서 제안하는 500 kHz LLC 컨버터를 비교하기 위한 시뮬레이션 결과이다. 500 kHz의 동작구간에서 MOSFET 영전압 스위칭 및 2차측 다이오드 영전류 스위칭 조건을 확보하여 파워 스위치에서 발생하는 스위칭 손실을 최소화 하였다.

표 2에서는 동작 주파수의 증가에 따른 컨버터 수동소자의 용량 변화를 나타낸다. 100 kHz 컨버터의 수동소자에 비해 500 kHz 컨버터에서 수동소자의 인덕턴스 및 캐패시턴스가 감소함을 확인할 수 있다.

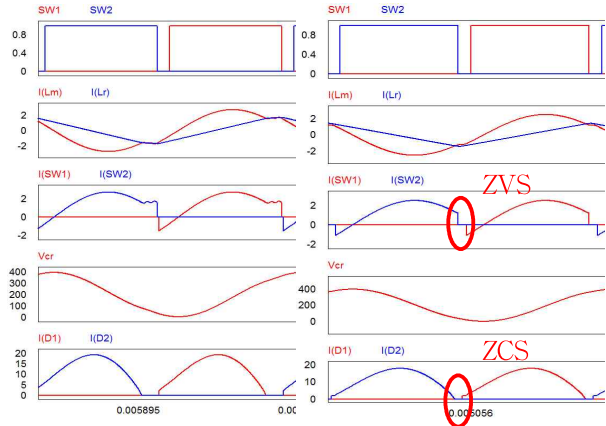
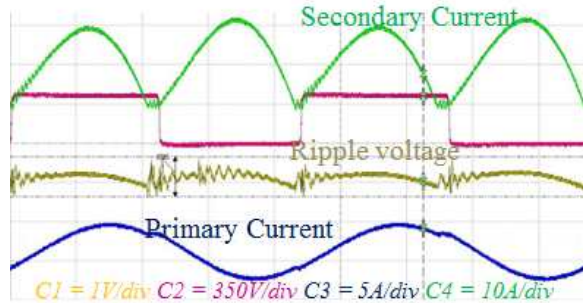


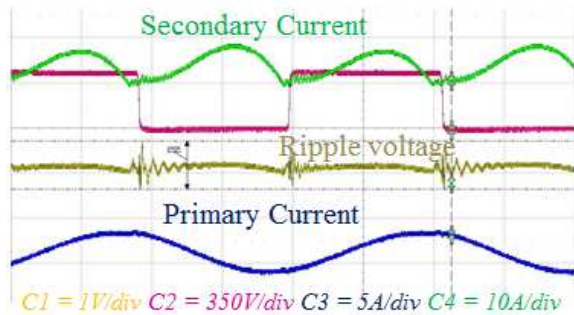
Fig. 7. Simulation results of 100 kHz and 500 kHz LLC converters.

TABLE II  
DESIGN PARAMETERS OF 100 kHz and 500kHz  
LLC RESONANT CONVERTERS

Specification	100 kHz	500 kHz
Lm	230 uH	70 uH
Lr	70 uH	26 uH
Cr	18 nF	4 nF



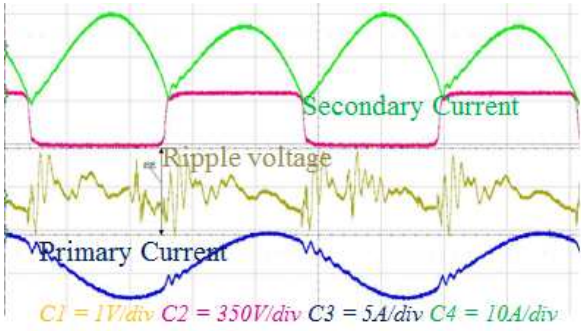
(a) 12 A full load case



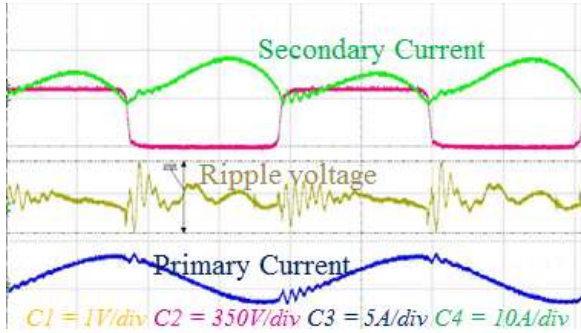
(b) 4 A light load case

Fig. 8. Experiment result of 100 kHz LLC resonant converter.





(a) 12 A full load case



(b) 4 A light load case

Fig. 9. Experiment result of 500 kHz LLC resonant converter.

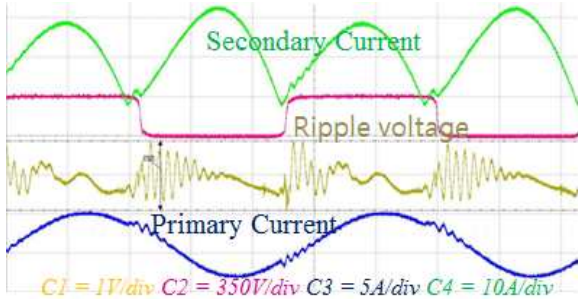


Fig. 10. Experimental waveforms of 500 kHz output ripple voltage with 1047 uF capacitor under full load condition.

4.2 실험결과

그림 8은 100 kHz 전부하와 경부하 시 LLC 컨버터의 실험결과로 시뮬레이션과 같이 MOSFET의 영전압 스위칭 및 2차측 다이오드의 영전류 스위칭이 잘 이루어짐을 확인할 수 있다. 그림 9는 500 kHz LLC 컨버터의 전부하와 경부하시 실험결과로서 MOSFET 영전압 스위칭 조건은 만족하나 완벽한 2차측 영전류 스위칭이 이루어지지 못했다. 이는 주파수 측정 결과 스위칭 주파수(470 kHz)가 공진주파수(493 kHz)보다 조금 낮게 형성되어 부분적 2차측 다이오드 영전류 스위칭이 이루어지고 있기 때문이다.

그림 9에서와 같이 컨버터의 출력전압 리플을 측정하였는데, 먼저 6600 uF의 용량, 14.8 mΩ의 ESR을 가지는 캐패시터를 사용하여 출력전압 리플을 측정해 본 결

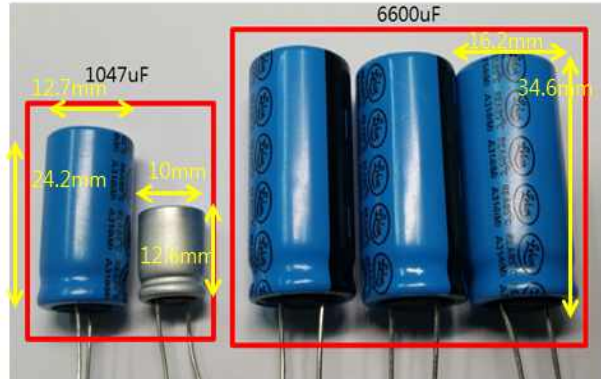


Fig. 11. Comparison of output capacitor sizes in 100 kHz and 500 kHz converters.

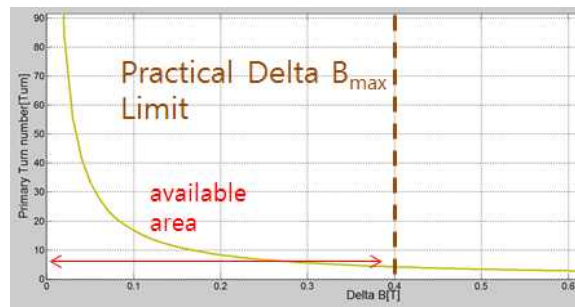


Fig. 12. Comparison of transformer size.

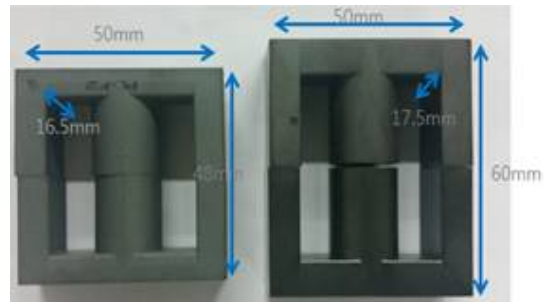


Fig. 13. Comparison of transformer size.

과 리플 전압이 1.82 V로 측정되었다. 그림 10은 같은 조건에서 1047 uF의 용량, 11.66 mΩ의 ESR을 가지는 캐패시터를 사용하여 측정한 파형으로 1.77 V의 리플 전압이 측정되었다.

그림 9와 10의 실험 결과를 통해 높은 스위칭 주파수에서 ESR에 의한 출력 전압 리플이 캐패시터스에 의한 전압 리플보다 더 미세한 영향을 끼침을 확인할 수 있으며 이는 위의 식 (14)에서 예측하였던 결과와 일치한다. 또한 그림 11과 같이 캐패시터스의 감소에 따라 1047 uF 캐패시터의 부피가 6600 uF 캐패시터의 부피에 비해 약 5.2배 감소하였다.

그림 12는 식 (11)를 1차측 턴수에 대해 정리하고 이에 변압기의 정보를 이용하여 나타낸 것으로 실험에 사용한 변압기를 500 kHz에서 동작시킬 때  $B_{max}$  값을 1차측 턴비에 따라 그린 것이다. 그림 12에서 실제 사용할 수 있

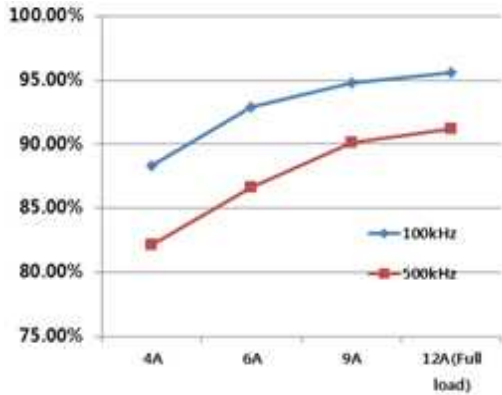


Fig. 14. Comparison of 100 kHz and 500 kHz efficiency.

TABLE III  
COMPARISON OF COMPONENTS' TEMPERATURE WITH RESPECT TO THE SWITCHING FREQUENCY

Specification	100 kHz	500kHz
Diode	58°C	66°C
MOSFET	31°C	46°C
L6599(gate driver)	40°C	56°C
Transformer	50°C	64°C
Resonant capacitor	31°C	35°C
Output capacitor	26°C	31°C

### 4.3 효율 및 전력손실 분석

그림 14에서 100 kHz와 500 kHz LLC 공진형 컨버터의 효율을 비교하여 나타내었다. 100 kHz 컨버터의 최고 효율은 95.6%이고 500 kHz 컨버터의 최고 효율은 91.2%로 측정이 되었다. 고주파 스위칭 시 그림 14과 같이 효율이 떨어지는 원인으로 스위칭 주파수가 높아짐에 따라 기생 소자가 주요해짐과 더불어 스위칭 손실의 증가와 코어의 히스테리시스 손실 증가, 그리고 1차측 전류의 증가로 인한 도통 손실 증가가 예측이 된다. 이 같은 손실은 스위칭 주파수가 다른 컨버터의 소자에서 발생하는 열을 측정하여 스위칭 주파수의 변화에 따른 소자 별 전력 손실을 확인할 수 있다.

그림 15는 주요 컨버터 소자의 온도를 측정한 데이터로 환경 조건은 100 kHz와 500 kHz의 스위칭 소자에 방열판(25mm×16.5mm×16mm)을 부착하였으며, 주변온도는 25.6 °C, 그리고 OMRON사의 ZR-RX25를 사용하여 온도를 측정하였다. 온도 측정 그래프에서 스위칭 주파수 별 변화가 있는 소자들의 온도를 정리하면 표 3과 같다.

위와 같이 스위칭 소자와 게이트 드라이버에서 약 10°C, 변압기에서 20°C 이상의 온도변화가 나타나는데 이는 스위칭 손실과 전도 손실 그리고 변압기의 히스테리시스 손실이 증가하는 것을 의미한다. 동일한 전력용량에서 1차 및 2차측 전류를 줄이는 것은 어려우므로 고주파 스위칭 시 스위칭 손실이 적은 능동 혹은 수동 소자를 사용하는 것이 고주파 컨버터의 전력변환 효율을 높이는 데 가장 효과적이다.

## 5. 결 론

본 논문에서는 500 kHz의 높은 스위칭 주파수를 가지는 LLC 공진형 컨버터의 동작 특성과 손실을 저감할 수 있는 디자인 방법을 제안하였다. 스위칭 주파수가 증가함에 따라 변압기의 크기와 출력 캐패시터의 크기가 줄어들게 되어 컨버터의 전력 밀도가 상승함을 이론적으로 예측하였고 고주파 동작 시에 적용할 수 있는 새

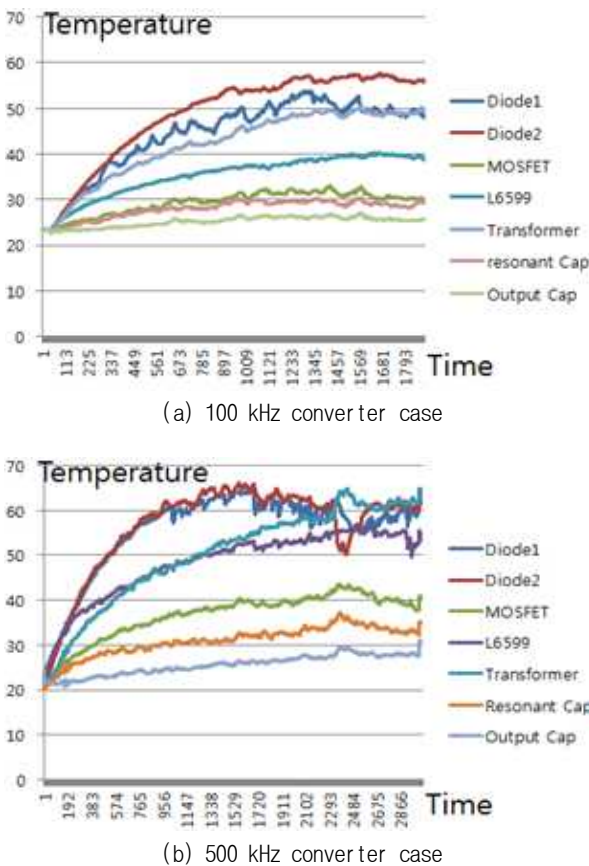


Fig. 15. Temperature variation of converter components according to operating time.

는  $B_{max}$  값 아래로 턴비를 설정하면 500 kHz에서 적절한 변압기의 턴 수와 최대 자속 밀도를 설계할 수 있다.

그림 13에서 500 kHz 컨버터에 사용된 변압기의 크기가 기존의 100 kHz 컨버터 변압기에 비해 약 1.3배가 크기가 감소할 수 있음을 보이고, 자기 포화가 일어나지 않음을 실험적으로 확인하였다. 이 결과로부터 식 (13)에서 제시한 주파수의 증가에 따른 변압기 크기의 감소가 가능하였고 변압기의 자력선 길이가 감소함에 따라 변압기의 크기가 줄어드는 효과가 반감되어 약 1.3배에서 포화가 생기지 않음을 실험적으로 확인하였다.

로운 자화 인덕턴스 설계방법을 제안하여 500 kHz의 고주파 스위칭 시에도 컨버터가 ZVS 영역에서 동작할 수 있게 설계하였다. 모의시험 및 실험을 통하여 앞서 제안한 효과적인 설계 방법과 전력밀도 향상의 타당성을 입증하였다. 또한 100 kHz와 500 kHz 컨버터를 제작하고 실험을 통하여 효율 및 전력 손실을 분석함으로써 동작 주파수 상승에 따른 스위칭 손실의 증가를 확인하고 이를 개선할 수 있는 방안을 제시하였다.

이 논문은 2012년 UNIST(울산과학기술대학교) 연구비(1.120080.01)에 의하여 연구되었음.

## References

- [1] H. De Groot, E. Janssen, R. Pagano, K. Schettters, "Design of a 1-MHz LLC resonant converter based on a DSP-driven SOI half-bridge power MOS module," *Power Electronics, IEEE Transactions*, Vol. 22, No. 6, pp. 2307-2320, Jun. 2007.
- [2] L. Bing, L. Wenduo, L. Yan, F. C. Lee, and J. D. Van Wyk, "Optimal design methodology for LLC resonant converter," *In Applied Power Electronics Conference and Exposition, APEC. Twenty-First Annual IEEE*, pp. 19-23, Mar. 2006.
- [3] F. Dianbo, L. Bing, and F. C. Lee, "1MHz high efficiency LLC resonant converters with synchronous rectifier," *In Power Electronics Specialists Conference, PESC*, pp. 2404-2410, Jun. 2007.
- [4] H. Daocheng, D. Gilham, F. Weiyi, K. Pengju, F. Dianbo, and F. C. Lee, "High power density high efficiency dc/dc converter," *Energy Conversion Congress and Exposition (ECCE)*, pp. 1392-1399, Sep. 2011.
- [5] J. H. Jung and J. G. Kwon, "Theoretical analysis and optimal design of LLC resonant converter," *Power Electronics and Applications, European Conference on IEEE*, pp. 1-10, Sep. 2007.
- [6] B. Yang, F. C. Lee, A. J. Zhang, and H. Guisong, "LLC resonant converter for front end DC/DC conversion," *Applied Power Electronics Conference and Exposition*, Vol. 2, pp. 1108-1112, Mar. 2002.
- [7] De Simone, S., Adragna, C., Spini, C., and Gattavari, G. "Design-oriented steady-state analysis of LLC resonant converters based on FHA," *In Power Electronics, Electrical Drives, Automation and Motion, SPEEDAM International Symposium on*, pp. 200-207, May. 2006.
- [8] H. S. Choi, "Design consideration of half-bridge LLC resonant converter," *Journal of Power Electronics*, Vol. 7, No. 1, pp. 13-20, Jan. 2007.
- [9] S. S. Hong, S. H. Cho, C. W. Roh, and S. K. Han, "Precise analytical solution for the peak gain of LLC resonant converters," *Journal of Power Electronics*, Vol. 10, No. 6, pp. 680-685, Nov. 2010.
- [10] B. C. So, K. B. Seo, D. H. Lee, H. C. Jung, S. S. Hwang, H. W. Kim, K. Y. Cho, and B. K. Lim, "Design of LLC resonant converter having enhanced load range for communication power," *Transactions of Korean Institute of Power Electronics*, Vol. 17, No. 5, pp. 461-469, Oct. 2012.



### 박화평(朴晬平)

1991년 2월 23일생. 2014년 한국기술교육대 전기공학과 졸업. 2014년~현재 울산과기대(UNIST) 대학원 전기전자컴퓨터공학부 석사과정.



### 정지훈(鄭智勳)

1977년 3월 2일생. 2000년 포항공과대 전자전기공학과 졸업. 2002년 동 대학원 전자컴퓨터공학부 졸업(석사). 2006년 동 대학원 전자컴퓨터공학부 졸업(공박). 2006년~2009년 삼성 전자 프린팅사업부 책임연구원. 2009년~2010년 Texas A&M University at Qatar 박사후연구원. 2011년~2012년 한국전기연구원 선임연구원. 2013년~현재 울산과기대(UNIST) 전기전자컴퓨터공학부 조교수. 당 학회 편집위원.