

Global-Navigation Satellite Service를 위한 Electromagnetic Band Gap 구조체 설계

정기현* · 장영진** · 여성대* · 정창원* · 김성권***

Design of Electromagnetic Band Gap Structure for Global Navigation Satellite Service

Ki-Hyun Chung* · Young-Jin Jang** · Sung-Dae Yeo* · Chang-Won Jung* · Seong-Kweon Kim***

요약

본 논문에서는 GNSS(Global-Navigation Satellite Service)에서 사용되는 단말기의 PCB(Printed Circuit Board) 전원안정화를 위해서 PCB 내층에 삽입될 EBG(Electromagnetic Band Gap) 구조체를 제안한다. 버섯 모양의 제안된 EBG 구조체를 통한 PCB에서의 관심 금지대역폭/저지대역폭 주파수는 GNSS와 이동통신 관련 주파수를 포함하는 1.55GHz에서 1.81GHz이었으며, 시뮬레이션 결과, 이 구간에서 삽입손실(S21)이 약 -40dB 이하로 형성됨을 볼 수 있었다. 본 연구결과는 향후, PCB 회로 설계의 PDN(Power Delivery Network)구조의 안정화 향상 및 EMI(Electro Magnetic Interference) 대책에 효과적 대응이 유용할 것으로 기대된다.

ABSTRACT

In this paper, a mushroom typed electromagnetic band gap (EBG) structure to be inserted in the printed circuit board (PCB) inner layer in order to stabilize the PCB power line is proposed for global-navigation satellite service (GNSS). In designing the proposed EBG structure, the target stop-bandwidth was designed from 1.55GHz to 1.81GHz including GNSS and mobile communication-related frequency bandwidth. In this bandwidth, the insertion loss(S21) was observed below about -40dB. From the simulation results, it is expected that the stabilization of power delivery network (PDN) structure in the PCB circuit design should be improved and the effective correspondence to EMI will be helpful.

키워드

EBG, PCB, PDN, EMI, SSN(Simultaneous Switching Noise)
전자기밴드갭, 인쇄회로기판, 전원전달망, 전자파장애, 동시스위칭노이즈

1. 서론

최근 항법위성으로 수신기가 부착된 지상 및 해상 물체의 위치, 고도, 속도를 알려주는 GNSS (Global Navigation Satellite Service) 시스템의 이용이 다양

한 응용으로 급증하고 있다. 지상 및 해상의 위치정보를 획득하기 위해서는 수신기 간의 규약된 데이터를 송수신하는 과정을 통해서 위치정보를 얻게 되는데, 안정된 데이터의 송수신 절차는 GNSS의 핵심이라고 할 수 있으며, 특히, 데이터 송신을 위한 캐리어

* 서울과학기술대학교 NID융합기술대학원(chungkiyun@gmail.com, ysd1009@seoultech.ac.kr, changwoj@seoultech.ac.kr)

** 서울과학기술대학교 일반대학원 미디어IT공학과(jy0129@seoultech.ac.kr)

*** 교신저자(corresponding author) : 서울과학기술대학교 전자IT미디어공학과(kim12632@seoultech.ac.kr)

접수일자 : 2014. 11. 20

심사(수정)일자 : 2014. 12. 15

게재확정일자 : 2015. 01. 12

주파수 생성부는 외부 노이즈에 영향을 받지 않고 안정적으로 동작해야 한다. 즉, 안정화된 캐리어 주파수의 생성은 최종 전송될 데이터 신호의 무결성 및 신뢰성확보를 위한 중요한 요소가 되며, 제작되는 시스템은 고속화, 소형화, 저전력화뿐만 아니라, 회로상호간의 전자파 간섭도 최소화 되어야 한다[1].

따라서, PCB제작에 있어서, 클럭 주파수가 GHz 범위에서 동작함에 따라서 다층 PCB 구조 특성에 의한 SSN 발생, 고속 신호의 왜곡현상, 전원의 무결성, EMI에 대한 고려가 필수적인 사항으로 대두되게 되었으며, 특히, PCB의 구조적 특성에 의한 노이즈는 시스템 내부의 주요 신호들을 왜곡시켜 시스템 동작 에러를 발생시키거나, 주요한 송수신 데이터를 손실시키기도 한다[2].

그래서, 산업 현장에서는 오랜 기간 PCB 수준에서의 신호 및 전원에 대한 무결성 문제나 전자파 관련 문제들을 해결하기 위해서 전원층의 기생 인덕턴스 성분을 제거시키고 PCB 내의 PDN에 안정된 전원 공급을 위해서 디커플링 캐패시터를 사용해 왔다[3].

그러나, 디커플링 캐패시터는 자체의 유한 도선 인덕턴스로 인해서 사용 가능한 주파수의 한계점과 또 다른 공진 주파수를 유발할 수가 있다는 문제점을 안고 있고, 또한, 아트웍 실무자가 겪는 소형화 PCB 상에서의 부품배치의 어려움을 가중시키기도 한다. 이러한 디커플링 캐패시터의 기생 인덕턴스로 인한 문제점을 보완하기 위하여 PCB의 전원면 사이에 높은 유전율을 갖는 필름형태의 물질을 삽입하는 임베디드 박막 캐패시터 방식이 사용되어 왔다[4]. 이 방안은 디커플링 캐패시터에 비해서 SSN을 낮추는 효과는 있지만, 이 방법도 수백 MHz 까지의 사용가능 한계성과 높은 유전율을 갖는 물질에 대한 처리 및 PCB 공정 기술에 대한 추가적인 연구가 필요하다는 문제점이 남아 있다[5].

본 논문에서는 설계자가 원하는 특정 주파수 대역에서 높은 임피던스 특성을 나타나게 하여 PCB에 흐르는 전류에 대한 저지 특성을 갖게 하는 EBG 구조를 제안하였다.

II. EBG 구조 및 특징

EBG 구조는 설계자가 원하는 특정 주파수 대역에서 PCB의 일부 또는 전체 부분에 대한 임피던스를 높게 갖게 하여 표면의 전류를 억제 하는 특성을 갖고 있다. 이러한 높은 임피던스 특성 때문에 EBG 구조를 HIS(High Impedance Surface) 라고도 한다[5]. 즉, 도체면을 진행하는 표면전류 흐름이 제어가능하며, PCB내의 내층에 삽입하여 특정 주파수 범위에서 발생하여 전파되는 노이즈를 억제할 수 있기 때문에 안정된 전원전달 네트워크를 구성할 수 있다. 그림 1은 일반적인 Mushroom 형태의 EBG의 구조를 나타낸 것이다[6].

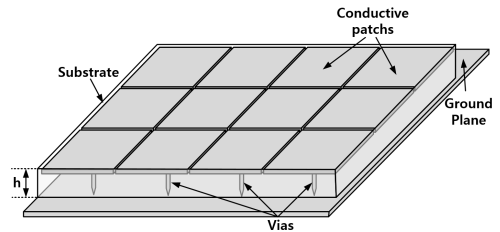


그림 1. Mushroom 타입의 EBG 구조[6]
Fig. 1 General form of EBG structure[6]

일정한 주기로 그라운드면 위에 도체의 성격을 가진 메탈패치(Conductive Patch)가 존재하며 메탈패치의 중앙과 그라운드면을 연결하는 비아로 구성되어 있다. 설계자는 도체판 및 비아의 형태나 PCB를 구성하는 유전율 및 투자율을 조정하여 설계자가 원하는 주파수 범위로 EBG의 구조 설계가 가능하다. 그림 2는 Mushroom 형태의 6X6셀 EBG 구조를 위에서 본 구조다.

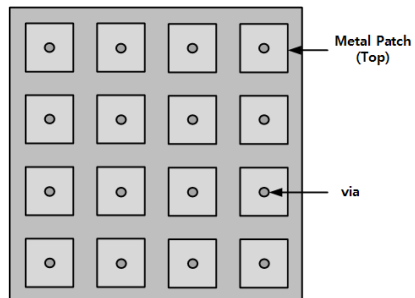


그림 2. EBG 구조를 위에서 본 모양
Fig. 2 EBG structure(top side)

III. EBG 모델링 및 설계

본 연구에서는 PCB 내의 노이즈 감소를 위한 Mushroom 형태의 EBG 트랩을 이용하여 PCB내에서 발생하는 노이즈의 감소와 PCB 표면을 진행하는 불필요한 Surface wave로 인한 PCB 최외각에서 일어나는 방사를 최대한 억제하기 위하여 EBG 구조체를 설계하였다.

그림 3은 Mushroom 형태의 EBG 단위셀구조의 각 부분 파라미터를 나타내고 있다.

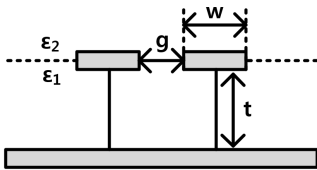


그림 3. EBG 구조 단위셀의 각 파라미터

Fig. 3 Geometrical parameters for the mushroom-type EBG structure

도체판 및 비아의 형태 또는 PCB를 구성하는 유전율 및 투자율을 조정하여 설계자가 원하는 주파수 범위로 EBG 구조의 설계가 가능하였다. 아래 식 (1) - (5)는 그림 3에서의 각 파라미터에 대한 수식을 표현하고 있다. EBG 구조에서 하나의 도체판과 그 도체판에 인접한 도체판 사이의 캐패시터와 인덕턴스를 수식으로 나타내는 것이 가능하다[7].

그림 3에서와 같이 w 는 도체판의 폭, g 는 도체판 사이의 간격이고 t 는 PCB의 두께, ω_0 는 저지대역의 중심 공진주파수, BW_{stop} 은 저지대역폭이다[8]. 또한 구해진 L 과 C 등으로 표면 임피던스를 계산할 수 있다.

$$C = \frac{w(\epsilon_1 + \epsilon_2)}{\pi} \cosh^{-1} \left(\frac{2w + g}{g} \right) \quad (1)$$

$$L = \mu_0 t \quad (2)$$

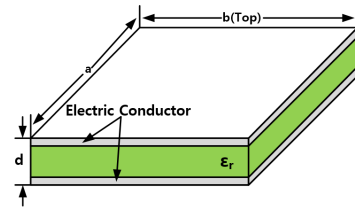
$$Z_s = \frac{j\omega L}{1 - \omega^2 LC} \quad (Z_s : \text{Surface Impedance}) \quad (3)$$

$$\omega_c = \frac{1}{\sqrt{LC}} \quad (\omega_c = 2\pi f_c : \text{resonance frequency}) \quad (4)$$

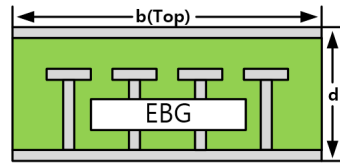
$$BW_{stop} = \frac{\Delta\omega}{\omega_c} = \frac{1}{\eta} Z_0 \quad (5)$$

$$\left(\eta = \sqrt{\frac{\mu_0}{\epsilon_0}} : \text{자유공간의 고유 임피던스}, Z_0 = \sqrt{\frac{L}{C}} \right)$$

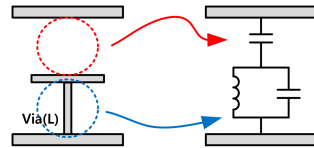
그림 4의 (a)는 PCB의 가로 길이가 a , 세로가 b , 유전율이 ϵ_r 을 가지는 2층 양면 PCB 구조를 나타낸다. 또한 그림 4의 (b)는 2층 PCB 구조 내부에 EBG 구조체를 삽입하여 측면에서 절단한 모양을 나타낸다.



(a)



(b)



(c)

그림 4. PCB 구조에서 (a) 일반적 PCB 구조 (b) PCB 내부에 삽입되어 있는 EBG (c) EBG 구조체를 포함한 PCB 등가모델[8]

Fig. 4 PCB structure (a) Generally PCB structure (b) EBG structures is inserted in the PCB Inner-layer (c) PCB equivalent model with EBG structure[8]

그림 4의 (a)는 Cavity resonator modes를 고려하여 공진 모드[$TM(m,n)$]에 따른 공진 주파수를 나타낸 식은 식(6)이다[9]. 식(6)을 통해서 EBG 구조체가 삽입되기 전의 PCB 공진 주파수를 확인할 수 있다.

$$f_{resonance(m,n)} = \frac{C_0}{2\sqrt{\epsilon_r}} \sqrt{\left(\frac{m\pi}{a}\right)^2 + \left(\frac{n\pi}{b}\right)^2} \quad (6)$$

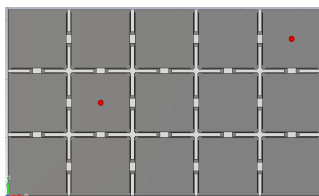
$$C_0 = \frac{1}{\sqrt{\epsilon_0 \mu_0}} = 3 \times 10^8 \text{ m/s}$$

$$(\mu_0 = 4\pi \times 10^{-7} \text{ H/m}, \epsilon_0 = 8.85 \times 10^{-12} \text{ F/m})$$

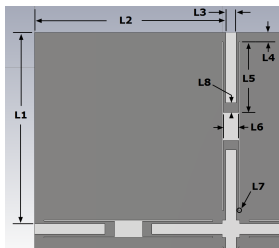
한편, 일반적인 PCB 구조에 EBG 구조체를 삽입한 상태를 L, C 소자로 표현한 것이 그림 4의 (c)이다[8]. 위의 식 (4)를 고려하여 EBG 구조체가 삽입된 상태에서의 저지대역 중심주파수(f_c)는 식(7)과 같이 구할 수 있다[10].

$$\omega_c = \frac{1}{\sqrt{L(C_1 + C_2)}} \quad (\omega_c = 2\pi f_c) \quad (7)$$

그림 5의 (a)는 전체적인 EBG (5X3 셀 구조) 구조를 나타낸다[11]. 그림 5의 (b)는 전체 EBG 구조내에 단위 구성 요소인 EBG 단위 셀 구조를 나타내며, 이에 대한 사양은 표 1과 같다.



(a)



(b)

그림 5. EBG 구조체 (a) EBG 구조의 전체구조 (b) EBG 구조 단위셀

Fig. 5 EBG structure (a) Proposed EBG structure (b) EBG Unit cell

표 1. EBG 단위셀의 사양
Table 1. EBG unit cell dimensions

[unit : cm]

Dimensions	Length	Dimensions	Length
L1	1.019	L5	0.375
L2	1.019	L6	0.083
L3	0.055	L7	0.005
L4	0.05	L8	0.05

IV. 해석 및 결과

제안된 EBG 구조체에 대한 해석은 PCB 내의 포트1(P1)에 가우시안 펄스를 인가하여 S-Parameter 측정함으로 이루어진다. 즉, 측정결과를 통해서 설계자가 원하는 특정 주파수 범위 내에서의 포트간(포트1과 포트2)의 노이즈에 대한 절연도를 평가한다. 그림 6은 제안된 EBG 구조체에 대한 해석 결과이다.

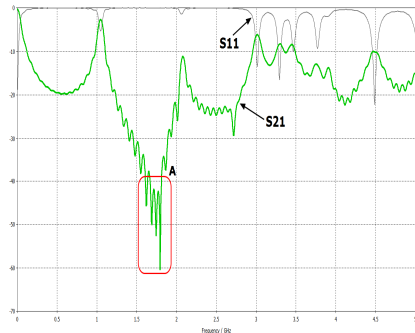
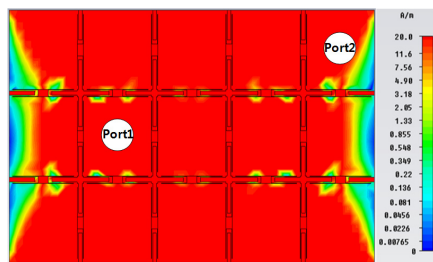


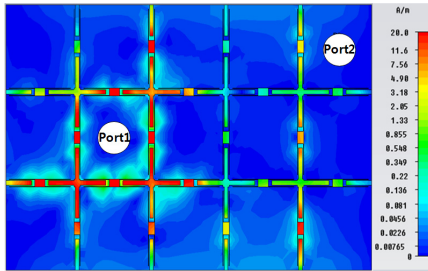
그림 6. 제안된 EBG 구조체의 S-parameter(S11, S21)
Fig. 6 Proposed EBG structure(S11, S21)

제안된 EBG 구조체에서의 관심 저지대역 주파수는 GPS(Global Positioning System), GLONASS, Galileo GNSS 시스템과 이동통신 관련 주파수를 포함하는 1.55GHz에서 1.81GHz이며, 해석 결과 그림 6의 A부분에서와 같이 약 -40dB의 저지대역이 형성됨을 볼 수 있다. 이 결과는 관심 저지대역 주파수 범위에서는 PCB 내부에서 발생하는 노이즈가 제안된 EBG 구조체로 인해서 차단됨을 의미한다.

그림 7은 제안된 EBG 구조체에 형성되는 표면 전류 분포를 나타내고 있다.



(a)



(b)

그림 7. EBG 구조체의 표면전류 분포 (a) 1.045GHz에서의 표면전류 분포 (b) 1.795GHz에서의 표면전류 분포
Fig. 7 Surface current distribution (a) Surface current distribution (@1.045GHz) (b) Surface current distribution (@1.795GHz)

관심 저지대역 주파수에서, 그림 7의 (a)는 포트 1(P1)에서 발생하는 전류가 포트2(P2)에서도 균일하게 분포되는 결과를 나타내고 있으며, 이 결과는 PCB Edge 방사가 일어나게 되어 EMI가 증대되는 결과를 초래한다는 사실을 예측하게 해준다. 하지만, 그림 7의 (b)에서는 포트1(P1)의 영향이 포트2(P2)에 거의 전달되지 않는 결과를 관찰할 수 있으며, PCB 가장 바깥 부분에서 발생하는 전자파 방사를 억제함으로써 결과적으로 EMI 감소가 가능하다는 것을 의미하게 된다. 또한, PCB 아트웍 설계자의 입장에서는 PCB 끝단에서 전원층이 그라운드 층보다 PCB 안쪽으로 들어가야 한다는 규칙을 엄격히 준수하지 않아도 되기 때문에 소형 PCB 설계시 아트웍의 자유도가 높아지는 효과도 얻을 수 있다.

V. 결론

본 연구에서는 PCB 전원안정화를 위한 EBG 구조체 설계 및 관심 저지대역폭 주파수에서 노이즈의 영향이 최소화됨을 시뮬레이션 해석을 통해 확인했다. 제안된 EBG 구조체에서의 관심 저지대역폭 주파수는 GNSS와 이동통신 관련 주파수를 포함하는 1.55GHz에서 1.81GHz이며, 이 구간에서 삽입손실(Insertion loss : S21)이 약 -40dB 이하로 형성됨을 확인하였다. 또한, EMI 감소 대책에도 유리함을 논의하였다.

본 연구결과는 향후, PCB 회로 설계의 PDN 구조의 안정화 향상 및 PCB 제작 이전에 PCB 전원안정화 문제

를 해결함으로써 불필요한 재설계를 방지하여 개발 기간 단축 및 원가 절감에도 도움이 될 것으로 기대된다.

감사의 글

이 연구는 서울과학기술대학교 교내연구비의 지원으로 수행되었습니다.

References

- [1] S. Radu and D. Hockanson, "An investigation of PCB radiated emissions from simultaneous switching noise," In Proc. *IEEE Int. Symp. Electromagnetic Compatibility*, Seattle, WA, vol. 2, Aug. 1999, pp. 893-898.
- [2] K. H. Chung, Y. J. Jang, C. W. Jung, S. K. Kim, "A study on Source Stability Design Method by Power Integrity Analysis," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 9, no. 7, June 2014, pp. 753-759.
- [3] V. Ricchiuti, "Power-supply decoupling on fully populated high-speed digital PCBs," *IEEE Trans. Electromagnetic Compatibility*, vol. 43, no. 4, Nov. 2001, pp. 671-676.
- [4] M. Xu, T. H. Hubing, J. Drewniak, T. Van Doren, and R. E. DuBroff, "Modeling printed circuit boards with embedded decoupling capacitance," *IEEE Int. Symp. Electromagnetic Compatibility*, Montreal, Canada, Aug. 2001, pp. 515-520.
- [5] S. Shahparnia and O. M. Ramahi, "Electromagnetic interference(EMI) reduction from printed circuit boards (PCB) using electromagnetic band gap structures," *IEEE Trans. Electromagnetic Compatibility*, vol. 46, no. 4, Nov. 2004, pp. 580-587.
- [6] D. Sievenpiper, L. Zhang, R. F. J. Broas, N. G. Alexopoulos, and E. Yablonovitch, "High impedance electromagnetic surfaces with a forbidden frequency band," *IEEE Trans. Microwave Theory and Techniques*, vol. 47, no. 11, Nov. 1999, pp. 2059-2074.

- [7] T. Kamgaing, and O. M. Ramahi, "Inductance-enhanced high-impedance surfaces for broadband simultaneous switching noise mitigation in power planes," In Proc. *IEEE MIT-S Int. Microw. Symp. Digest*, vol. 3, June 2003, pp. 2165-2168.
- [8] S. Shahparnia, B. Mohajjer-Iravani, and O. M. Ramahi, "Eletromagnetic noise mitigation in high-speed printed circuit boards and packaging using electromagnetic bandgap structures," *54th Electronic Components and Technology Conf.*, Las Vegas, NV, June 2004, pp. 1831-1836.
- [9] G. T. Lei, R. W. Techentin, P. R. Hayes, D. J. Schwab, and B. K. Gilbert, "Wave Model Solution to the Ground/Power Plane Noise Problem," *IEEE Trans. Instrumentation and Measurement*, vol. 44, no. 2, Nov. 1995, pp. 300-303.
- [10] J. Mao, C. Wang, and G. Selli, "Memory DIMM DC Power Distribution Analysis and Design," *IEEE Int. Electronic Components and Technology Conf., Electromagnetic Compatibility*, 2003, pp. 597-602.
- [11] K. R. Lee, S. K. Kim, "Study of the Propagation Model considering Refractive Channel Environment between Korea and Japan," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 8, no. 1, Jan. 2013. pp.49-54

저자 소개



정기현(Ki-Hyun Chung)

2000년 연세대학교 대학원 전자공학(공학석사)
2010년~현재 서울과학기술대학교 NID융합기술대학원 박사과정

※ 관심분야 : 고속회로 및 아날로그 회로설계, SI/PI, EMC



장영진(Young-Jin Jang)

2012년 남서울대학교 전자공학과(공학사)
2012년~현재 서울과학기술대학교 일반대학원 석사과정

※ 관심분야 : SoC, IC설계, SI/PI, EMC



여성대(Sung-Dae Yeo)

2011년 목포해양대학교 해양전자통신공학과(공학사)
2013년 서울과학기술대학교 NID융합기술대학원(공학석사)

2013년~현재 서울과학기술대학교 NID융합기술대학원 박사과정

※ 관심분야 : 전류모드 회로 설계, 저전력 회로 설계, Mixed 회로설계



정창원(Chang-Won Jung)

2001년 University of Southern California 전자공학(공학석사)
2005년 University of California, Irvine 전자공학(공학박사)

1997~2000년 LG 정보통신 연구원

2005~2008년 삼성종합기술원 전문연구원

2008년~현재 서울과학기술대학교 NID융합기술대학원 조교수

※ 관심분야 : 안테나, RF, EMI/EMC, RF-MEMS, 센서



김성권(Seong-Kweon Kim)

2002년 일본TOHOKU대학교 대학원 전자공학과(공학박사)

2002~2004년 일본TOHOKU대학교 전기통신연구소 Assistant Professor & Research Fellow

2004~2009년 목포해양대학교 해양전자통신공학부 조교수

2009년~현재 서울과학기술대학교 전자IT미디어공학과 부교수

※ 관심분야 : 무선통신용 아날로그 LSI 설계, 멀티미디어통신, RF 회로설계