

# LDMOS를 이용한 광대역, 고효율 전력증폭기의 설계

최상일\* · 이상록\*\* · 이영철\*

A Design of Wideband, High Efficiency Power Amplifier using LDMOS

Sang-Il Choi\* · Sang-Rok LEE\*\* · Young-Chul Rhee\*

## 요약

중래의 LDMOS를 사용한 전력증폭기는 AB-급 및 도허티 방식으로 60MHz 대역폭의 협대역에서 55%의 효율을 보여주고 있으나, 기지국의 전력증폭 모듈의 RRH의 적용에 따라 100MHz이상의 대역확장과 60%이상의 고효율 전력증폭기를 요구하고 있으므로, 본 연구에서는 LDMOS FET를 이용한 J-급 전력증폭기를 설계하여 200MHz대역에서 60%이상의 고효율 특성을 나타내었다. 설계한 J-급 전력증폭기는 2차 고조파 부하가 순수한 리액턴스 성분만을 포함하고 작은 양호도 Q 값을 갖도록 출력단 정합회로를 최적화 시켰다. 측정결과 WCDMA 주파수 대역을 포함한 2.06~2.2GHz에서 연속파 신호를 입력하였을 때 62~70%의 전력 부가효율(PAE)의 특성을 갖는 10W급 J-급 전력증폭기를 구현하였다.

## ABSTRACT

Existing LDMOS power amplifier that used class-AB and doherthy system shows 55% of efficiency in 60MHz narrow band. Because RRH has been applied to power amplifier at base station. It is required that over 100MHz expanded band and more than 60% high efficiency power amplifier. In this paper we designed class-J power amplifier using LDMOS FET which has over 60% high efficiency characteristic in 200MHz. The output matching circuit of designed class-J power amplifier has been optimized to contain pure reactance at second harmonic load and has low quality factor Q. As a measurement result of the amplifier, when we input continuous wave signal, we checked 62~70% of power added efficiency(PAE) in 2.06~2.2GHz including WCDMA frequency as a 10W class-J power amplifier.

## 키워드

Wideband, LDMOS, High Efficiency, Class-J Power Amplifier  
광대역, LDMOS, 고효율, J-급 전력증폭기

## 1. 서론

광대역 통신의 필요성에 따라 이동통신 시스템의 통신정보 트래픽은 폭증하고 있으며, 많은 정보량을 포함한 트래픽을 해결하기 위하여 멀티밴드 특성의

통신 시스템 개발과 이에 따른 기지국 시스템의 광대역 특성과 고효율 특성 등 다양한 기술적 특성이 요구되고 있다. 향후 보다 스마트한 사용자 중심의 단말기와 기기 간 통신 단말기들이 출현함으로써 이동통신 트래픽 폭증은 더욱 가속화 될 것이다. 이러한 단

\* 경남대학교 첨단공학과(sichoi@integral-lab.com, lsr@kortcom.com)

\*\* 교신저자(corresponding author) : 경남대학교 정보통신공학과(micropt@kyungnam.ac.kr)

접수일자 : 2014. 10. 28

심사(수정)일자 : 2014. 12. 15

게재 확정일자 : 2015. 01. 12

말기와 함께 UHD(Ultra High Definition)와 홀로그램 같은 대용량의 데이터 전송을 위해서는 기존의 3G/4G의 서비스로는 주파수 자원의 고갈, 무선 단말기의 효율계산의 한계 등의 문제로 어려움이 있어 5G에 대한 연구가 활발히 진행되고 있다[1].

이동통신 시스템은 700MHz~4GHz의 이동통신 주파수 대역을 효율적으로 사용할 수 있는 디지털 변조 통신방식을 사용하고 있다. OFDM(Orthogonal Frequency Division Multiplexing)기술은 주파수 자원의 효율을 높이고, 광대역 주파수 대역에 적용할 경우 단일 주파수 시스템에 비해 주파수 선택적 페이딩에 강한 특성을 갖고 있어 무선통신 시스템에 널리 사용되고 있다[2-3].

OFDM을 포함한 대부분의 무선통신 시스템은 충분한 송신전력을 얻기 위해 고출력 전력증폭기를 사용한다. 이러한 전력증폭기는 최대 출력 전력을 얻기 위해 일반적으로 포화영역 근처에 동작점을 설정하며 이로 인해 발생하는 AM-AM(Amplitude Modulation to Amplitude Modulation), AM-PM(Amplitude Modulation to Phase Modulation), ICI(Inter Channel Interference)와 같은 비선형 왜곡은 시스템의 성능을 크게 저하시키는 요인이 된다. 이러한 전력증폭기의 비선형 특성은 전송 신호의 진폭 변화에 매우 민감하기 때문에 다수의 부반송파로 변조된 신호를 결합하여 전송하는 OFDM 시스템의 경우 전송 신호 진폭이 매우 크게 변하게 되어 결국 전송신호에 대한 PAPR(Peak to Average Power Ratio)이 단일 반송파 시스템에 비해 매우 큰 단점을 갖게 된다[3].

이러한 문제점을 해결하기 위해 전력 증폭기의 선형성뿐만 아니라 고효율 특성과 광대역 특성이 강조되고 있으며 현재 중계시스템의 전력증폭기는 효율을 개선하기 위해 DPD(Digital Pre-distortion)방식과 전력효율을 높이기 위한 다양한 전력증폭기 설계 방안이 연구되고 있다[4]. 그러나 DPD는 전력증폭기의 최대 포화 출력전력으로 인해 더 이상 선형적인 동작특성을 얻을 수 없는 영역이 존재하는 문제점이 있으며 이러한 문제는 OFDM시스템에서 전력증폭기의 PAPR이 높은 신호의 피크 성분들이 최대 포화출력레벨 근처에서의 동작을 유발하기 때문에 발생한다[3].

또한, PAPR값이 큰 신호를 전력증폭기의 높은 출력 전력레벨에서 동작시키게 되면 전력증폭기의 최대

포화 출력전력( $P_{sat}$ )에 이르는 빈도가 높아져 결국 선형성을 저하시키게 된다. 반대로, 선형성을 확보하기 위해 백-오프(back-off)량을 확장하게 되면 전력증폭기의 효율이 저하되는 단점이 있다. 이러한 이유로 전송신호의 품질을 유지하면서 신호의 PAPR을 감소시킬 수 있는 기술에 대한 연구가 매우 중요하며, 근본적으로는 전력증폭기의 선형성과 효율의 향상이 필요하다[5].

전력증폭기 효율향상 기법으로는 도허티 기술이 적용되고 있지만, 최근에는 무선장치의 전력효율을 충분히 증가시킬 수 있는 보다 높은 드레인 효율을 갖는 전력증폭기 기술이 연구되고 있다[5]. 전력증폭기의 효율을 개선하기 위한 방법으로는 스위치 모드 전력증폭기 기술 개발되어 D급, E급, F급의 스위치 모드 전력증폭기가 연구되고 있다[6-8]. 스위치 모드 전력증폭기는 전력 소자를 스위치로 동작하도록 하여 이론적으로는 최대 드레인 효율이 100%를 얻을 수 있다. 그러나 스위칭 시간의 제한, 전력소자가 가지고 있는 기생성분과 같은 전력 소자의 비이상적인 조건들에 의해 100%의 효율을 얻을 수 없으며 실제 구현하기에 회로가 복잡한 문제점이 있다[9].

이상적인 스위칭 모드 전력증폭기 동작에서 고조파 조정 조건을 만족하는 것은 쉽지가 않으며 전력소자의 출력단 커패시턴스가 존재하기 때문에 보다 높은 고조파는 조정하기 어렵다. 이러한 문제점으로 인해 출력단 정합회로에서 2차 고조파만을 조정한 전력증폭기를 J-급 전력증폭기라 한다[10]. J-급 전력증폭기는 스위칭 모드 전력증폭기와 같이 높은 효율뿐만 아니라 AB급, B급과 같은 높은 선형성과 광대역 특성을 나타낸다[11].

본 논문에서는 전력증폭기의 선형화 과정에서 문제시 되고 있는 광대역 특성과 선형성을 유지하면서 효율을 높이기 위해 소스풀(Source Pull)/로드풀(Load Pull)에 의한 설계과정을 통해 최적화 된 입/출력 정합회로를 설계하고[12], J-급 전력증폭기의 출력단은 2차 고조파 부하가 순수한 리액턴스 성분만을 나타내고 양호도 Q값을 작게 나타나도록 출력단에서 높은 효율과 광대역 동작을 최적화 시켜 출력단 정합회로를 설계하였다. 전력증폭기의 전력소자를 GaN HEMT에 비하여 상대적으로 경제성이 있는 LDMOS를 이용하여 WCDMA 주파수 대역에서 J-급 전력증

폭기의 상용화 가능성 측면을 제안하고자 한다.

$$B_m^2 = G_{opt}^2 (1 - 1/p^2) \quad (4)$$

## II. 소스폴/로드폴을 고려한 J-급 전력증폭기 동작 분석

### 2.1. 소스폴/로드폴 원리

고효율을 위한 최적의 임피던스를 찾는 소스폴과 로드폴의 원리는 최적의 부하인  $R_{opt} + j0$  에서 저항성 소자와 리액티브성 소자를 삽입하여 부하를 변화 시킴으로써 로드폴 등고선을 예측할 수 있다. 최적의 출력점에서 어느 정도 출력전력이 줄어드는지  $P_{opt}/p$  를 통해 우선적으로 결정을 해야 한다.  $P_{opt}/p$  의 최대 선형 출력전력에서 두 개의 중단성 저항  $pR_{opt}$  와  $R_{opt}/p$  가 존재함을 알 수 있다. 낮은 저항성 부하  $R_{opt}/p$  의 경우에 소자는  $I_{DS}$  의 완전한 전류 범위로 스윙을 할 수 있으나 전압 스윙은  $2V_{DS}/p$  가 되며, 높은 저항성 부하  $pR_{opt}$  인 경우에는 전류 스윙을 감소시키고 전압 스윙을 최대 선형 피크값  $2V_{SD}$  에서 유지시키기 위해서 구동 레벨을 백-오프 시켜야 한다. 실제 회로에서는 부하저항에 직렬 리액턴스나 병렬 서셉턴스가 추가가 되며, 이러한 결과 부하임피던스와 부하어드미턴스 값은 다음과 같은 값을 가지게 된다.

$$\sqrt{(R_{opt}/p)^2 + X_m} = R_{opt} \quad (1)$$

$$\sqrt{(1/pR_{opt})^2 + B_m} = 1/R_{opt} \quad (2)$$

일정한 출력전력을 가지는 두 호는 스미스차트 상에서 일정한  $R_{opt}/p + jX_m$  과  $1/R_{opt} + jB_m$  을 따라 그려진다. 또한 같은 출력전력을 가지는 두 호는 스미스차트 상에서 서로 만나 폐곡선을 이루는데 이것은 임피던스  $R_{opt}/p + jX_m$  과 어드미턴스  $1/R_{opt} + jB_m$  이 동일함을 의미 하며 다음 식으로 정리할 수 있으며, 식(3), 식(4)를 이용하여 만들 수 있는 등고선을 그림 1에 나타내었다.

$$X_m^2 = R_{opt}^2 (1 - 1/p^2) \quad (3)$$

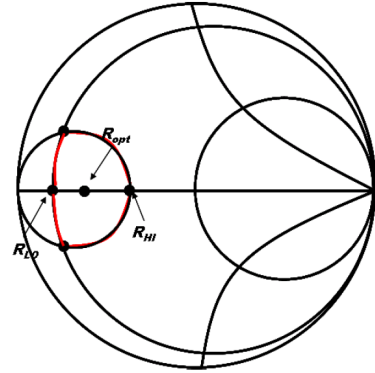


그림 1. 완성된 constant power 등고선  
Fig. 1 Constant power contour

### 2.2. J-급 전력증폭기 동작 특성 분석

J-급 전력증폭기는 스위치 모드 전력증폭기와는 다르게 전압과 전류의 중첩을 허용 하지만, 기본 주파수 전력의 증가를 위해 2차 고조파가 리액턴스 성분만 가지도록 하여 효율을 개선하는 개념이다. J-급 전력증폭기의 드레인 전류 파형이 DC성분, 기본 주파수 성분, 2차 고조파 성분만 갖는다면 드레인 전류는 식 (5)와 같다.

$$\begin{aligned} Drain_{current} &= I_{DC} + I_{fund} + I_{second} \\ &= I_{DC} \times \left( 1 + \frac{\pi}{2} \sin(\theta) - \frac{2}{3} \cos(2\theta) \right) \end{aligned} \quad (5)$$

전력증폭기의 드레인 전압파형은 드레인 전류 파형에 의해 180° 위상차를 가지게 된다. DC 전력을 기본 주파수 전력으로 최대한 변환하기 위해서는 고조파에서의 전력 소비를 최소화 하여야 하므로, 2차 고조파 부하는 순수한 리액턴스 성분만 가지도록 해야 한다. 2차 고조파 부하는 인덕티브 또는 컨덕티브가 될 수 있다. 2차 고조파의 부하가 인덕티브 성분이면 2차 고조파 전압이 전류보다 90° 앞서고, 컨덕티브 성분이면 90° 늦게 될 것이다.

기본 주파수의 드레인 전압 파형과 2차 고조파 파형의 최고치가 동기화 되도록 하기 위해 드레인 전압이 드레인 전류보다 45° 앞서거나 늦어지도록 하여야 한다.

드레인 전압은 식(6)과 같이 표현할 수 있다.

$$V_{\text{Drain voltage}} = V_{DC} \times (1 + x \sin(\theta) + y \cos(2\theta)) \quad (6)$$

$x$ ,  $y$ 는 기본 주파수 전압과 2차 고조파 전압의 크기를 나타낸다. 기본 주파수 파형과 2차 고조파 전압이 동기가 되면 2개의 최고치와 2개의 최저치가 나타난다.

$$Peak_{1,2} = 1 \pm x + y \quad @\theta_1 = \frac{\pi}{2}, \theta_2 = \frac{3\pi}{2} \quad (7)$$

$$Min_{1,2} = 1 - y - \frac{x^2}{8y} \quad @\theta_1 = \pi + \arcsin\left(\frac{x}{4y}\right) \quad (8)$$

$$\quad @\theta_2 = 2\pi - \arcsin\left(\frac{x}{4y}\right)$$

$Min_{1,2}$ 가 0으로 가정하면 식(8)은 식(9)와 같이 유도된다.

$$y = \frac{1}{2} + \frac{1}{2} \sqrt{1 - \frac{x^2}{2}} \quad (9)$$

이때,  $y$ 가 최소값을 가질 때  $x$ 가 최대값이 되므로  $x$ ,  $y$ 는 식(10)과 같다.

$$x_{\max} = \sqrt{2}, y_{\min} = \frac{1}{2} \quad (10)$$

J-급의 이론적인 드레인 효율은 78.5%이고 B급 전력 증폭기의 효율과 같게 된다. J-급 전력 증폭기가 최대 효율을 얻기 위해서는 식(10)과 같은 값이 되도록  $x$ ,  $y$ 를 선택해야 한다. 2차 고조파 부하가 커패시턴스 성분이면 2차 고조파 드레인 전압이 드레인 전류보다 위상이  $90^\circ$  앞서야 하므로 2차 고조파 드레인 전압은 식(11)과 같다.

$$V_{\text{second}} = -y \cos\left(2\left(\theta + \frac{\pi}{4}\right)\right) \quad (11)$$

기본 주파수와 2차 고조파 전압 파형의 최고치 동기를 맞추기 위해서는 기본 주파수 드레인 전압 파형은 드레인 전류 파형의 위상보다  $45^\circ$  뒤쳐져야 하므로 기본 주파수 드레인 전압은 식(12)와 같게 된다.

$$V_{\text{fund}} = x \sin\left(\theta + \pi + \frac{\pi}{4}\right) \quad (12)$$

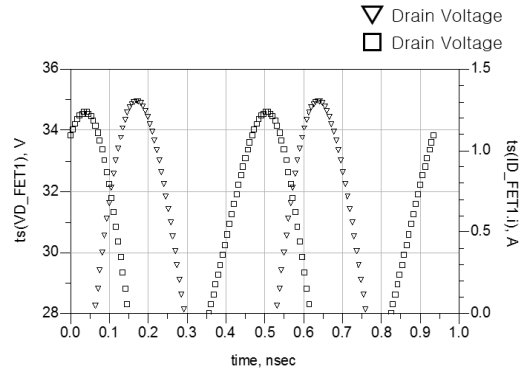


그림 2. 드레인 전압 파형과 드레인 전류 파형  
Fig. 2 Drain voltage waveform and drain current waveform

그림 2와 같이 2차 고조파 부하가 인덕티브 성분 혹은 커패시턴스 성분을 가지는 것에 따라 드레인 전압이  $45^\circ$  앞서거나 뒤쳐질 것이다. J-급 전력증폭기가 최대 효율을 가지기 위해서는 기본 주파수 전압 파형의 최대치와 2차 고조파 전압 파형의 최대치가 동기가 되도록 드레인 전압과 드레인 전류간의 위상차가  $\pi/4$ 가 되어야 하며, 기본 주파수의 전압은  $\sqrt{2}$ , 2차 고조파 전압은  $1/2$ 가 되어야 한다. J-급 전력 증폭기는 중심 주파수에서 벗어날 때, 드레인 효율, 전력 부가 효율, 출력 전력과 출력 전력 이득이 급격히 떨어진다. 그 이유는 전력 소자가 가지고 있는 기생 성분 ( $C_{DS}$ )이 주파수에 따라서 변하기 때문이다.

광대역 특성을 가지기 위해서는 출력 기생 커패시턴스가 주파수에 따라 보상이 되어야만 하지만, 실질적으로 주파수에 따른 보상이 매우 어렵다. 광대역 전력 증폭기를 설계하기 위해서는 전력 소자의 출력 커패시턴스 때문에 전력 증폭기에서의 최적의 부하는 주파수를 따라 이동하게 된다. 광대역 주파수 영역에 걸쳐서 출력 커패시턴스에 대한 완벽한 보상을 할 수 없으므로, 부하를 최적 값에 가까운 값에 정합하여야 한다. 또한 주파수에 따라 적게 변하게 되는 Low-Q 정합 회로를 선택하는 것이 실용적이다.

### III. 고효율, 광대역을 위한 임피던스 정합과 J-급 전력증폭기 설계

본 논문에서 사용한 LDMOS는 10W급의 출력 특성을 갖는 소자를 사용하였으며, LDMOS의 최적의 임피던스에 따른 정합회로를 설계하기 위하여 소스풀과 로드풀을 수행하였다. 그림 3은 ADS Tool을 사용하여 로드풀 시뮬레이션 한 결과이다. 드레인 전압 28V에서 AB급로 동작할 수 있도록 게이트 전압을 인가하여 모든 시뮬레이션을 적용하였다. 소스풀과 로드풀 시뮬레이션을 통해 2.06~2.2GHz에서 65% 이상의 드레인 효율과 최대 출력을 가지는 최적의 입/출력 임피던스를 추출하였다.

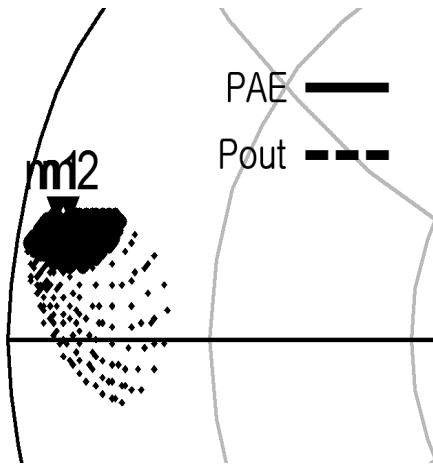


그림 3. 로드풀 시뮬레이션 결과  
Fig. 3 Load-pull simulation result

J-급 전력 증폭기의 설계에서 회로의 입력단은 입력정합회로와 전력 증폭기의 안정도를 높이기 위해 직렬 저항을 추가 하였으며, 출력단에는 높은 효율과 출력 전력을 갖기 위한 기본 주파수 출력 정합회로와 2차 고조파의 위상과 크기를 제어하기 위한 2차 고조파 제어부를 적용하였다. 2차 고조파 제어부를 통해 2차 고조파 부하가 순수한 리액턴스 성분만을 가지도록 하여 광대역 특성을 얻었다.

그림 4는 2.14GHz의 기본 주파수에서 부하 임피던스는  $43.6 + j38.02$  이며, 2차 고조파 주파수에서의 부하 임피던스는  $1.514 - j24.10$  으로 저항 성분은 낮으며 리액턴스 성분이 큰 값을 갖는다.

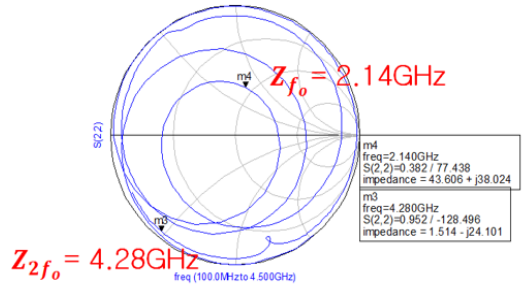


그림 4. 기본 주파수와 2차 고조파 출력 임피던스  
Fig. 4 Output impedance of fundamental and 2nd harmonic

그림 5는 제작된 J-급 전력증폭기를 나타내며, 유전율 3.5의 PCB를 사용하였다. 그림 6, 그림 7, 그림 8은 J-급 전력증폭기의 측정결과를 나타내고 있다. 측정결과 2.06~2.2GHz 주파수 대역에서 출력전력 40dBm(10W) 이상의 출력력과 60% 이상의 전력부하효율 특성을 확인하였다.

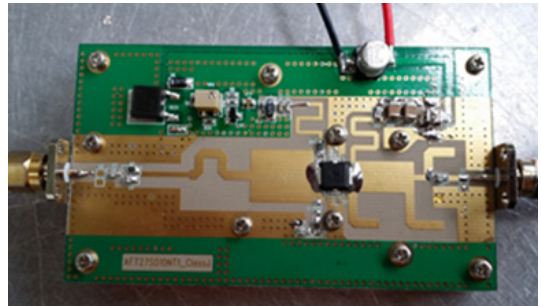


그림 5. 제작된 J-급 전력증폭기  
Fig. 5 Class-J power amplifier

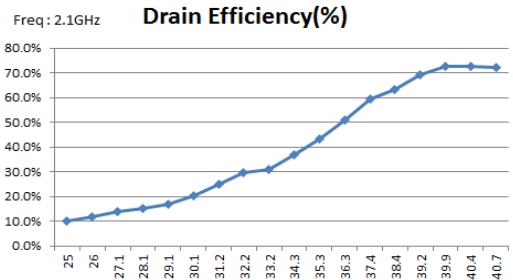


그림 6. J-급 전력증폭기의 드레인 효율  
Fig. 6 Drain efficiency of class-J power amplifier

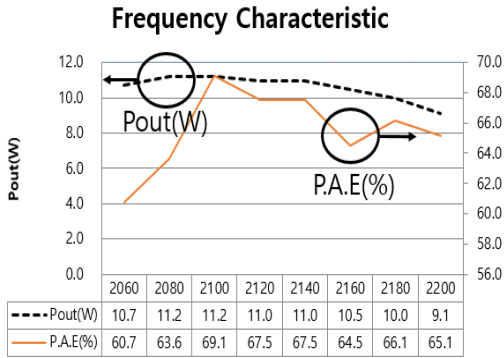


그림 7. 주파수별 출력 전력과 드레인 효율  
Fig. 7 Frequency dependent output power and drain efficiency

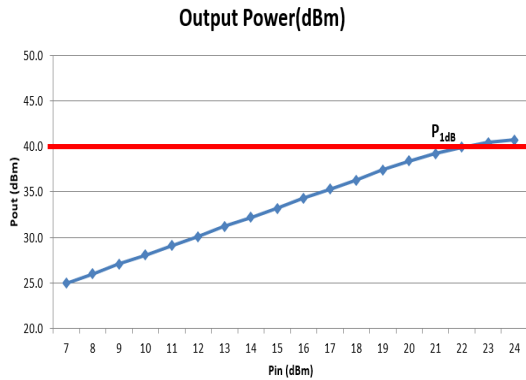


그림 8. Pin/Pout 관계 그래프  
Fig. 8  $P_{in}$  vs  $P_{out}$  test result

표 1. 전력증폭기 성능 분석  
Table 1. Power amplifier performance analysis

	$f_c$ [MHz]	BW [MHz]	Pout [W]	PAE [%]	HEMT Typ.
[2]	800	-	5.2	59	GaN
[6]	900	40	51	71	GaN
[7]	1950	-	0.1	79	E- pHEMT
[8]	3500	-	47	56.6	GaN
[9]	2500	400	10	60	GaN
[10]	2140	-	11.5	77.3	GaN
[11]	2000	1200	10	60	GaN
This work	2130	140	10	70	LDMOS

본 논문에서 제작한 LDMOS를 이용한 Class-J 전력 증폭기의 성능과 참고문헌을 통한 성능비교를 표 1에 정리 하였다. LDMOS를 이용하여 광대역 특성을 확보할 수 있으며, GaN HEMT를 적용한 증폭기와 동등한 PAE특성을 확보할 수 있음을 확인 할 수 있다.

#### IV. 결론

본 논문에서는 10W급 LDMOS 소자를 이용하여 고효율 광대역 특성을 갖는 J-급 전력 증폭기를 설계하고 시뮬레이션 하였다. 본 논문에서 제안된 J-급 전력 증폭기는 E, F급과 같은 스위치 모드 전력 증폭기와 비교하였을 때, 간단한 회로 구성으로 고효율과 광대역 특성을 확보하였다. 제작된 J-급 전력증폭기의 측정결과 2.06~2.2GHz 대역에서 10W급 이상의 출력과 60%이상의 전력부가효율 특성을 나타 내었으며, AB급의 게이트 바이어스를 사용함으로써 선형성 확보를 통한 이동통신 시스템의 전력 증폭기로 활용할 수 있을 것으로 기대된다. 향후, 고정된 전송선로에 의한 정합 회로와 2차 고조파 단락회로의 고정값에 의해 주파수에 따른 2차 고조파의 위상과 크기 제어에 대해 지속적인 검토가 필요하며, J-급 전력 증폭기를 이용하여 보다 높은 효율의 도허티 전력 증폭기의 연구를 통해 이동통신 시스템의 효율 개선에 대한 연구가 필요하다.

#### References

[1] L. Xichun, R. Salleh, A. Aani, and O. Zakaria, "Multi-network data path for 5G mobile multimedia," *Int. Conf. on Communication Software and Networks 2009*, Macau, Feb. 2009, pp. 583-587.

[2] A. Wentzel and W. Heinrich, "A GaN voltage-mode class-D MMIC with improved overall efficiency for future RRH applications," *2013 European Microwave Conf.*, Nuremberg, Germany, Oct. 2013, pp. 549-552.

[3] Y. Seung, "A study on half sine soft clipping

- method for PAPR reduction in OFDM system," *The Korea Institute of Electronic Communication Sciences Conf.*, vol. 7, no. 2, Yeosu, Korea, Nov. 2013, pp. 287-290.
- [4] S. Choi and Y. Rhee, "A study of linearization for digital pre-distortion power amplifier by crest factor reduction," *The Korea Institute of Electronic Communication Sciences Conf.*, vol. 6, no. 2, Gurye, Korea, Nov. 2012, pp. 410-413.
- [5] S. C. Cripps, *RF Power Amplifiers for Wireless Communications, 2nd edition.*, Norwood : Artech House Publishers, 2006.
- [6] U. Gustavsson, "Design of an inverse class D amplifier using GaN HEMT technology," Master's Thesis, *Dept. of technology, Örebro University*, July 2006.
- [7] H. Bae, C. Cho, and J. Lee, "Efficiency enhanced class-E power amplifier using the second harmonic injection at the feedback loop," *2010 European Microwave Conf.*, Paris, France, Sept. 2010, pp. 1042-1045.
- [8] J. Kim, S. Lee, B. Park, S. Jang, J. Jung, and C. Park, "Analysis of high-efficiency power amplifier using second harmonic manipulation : inverse class-F/J amplifiers," *IEEE Trans. Microwave Theory and Techniques*, vol. 59, no. 8, Aug. 2011, pp. 2024-2036.
- [9] N. Tuffy, A. Zhu, and T. J. Brazil, "Class-J RF power amplifier with wideband harmonic suppression," *2011 IEEE-S Int. Microwave Symp. Digest*, Baltimore, MD, June 2011.
- [10] J. Moon, J. Kim, and B. Kim, "Investigation of a class-J power amplifier with a nonlinear  $C_{out}$  for optimized operation," *IEEE Trans. Microwave Theory and Techniques*, vol. 58, no. 11, Nov. 2010, pp. 2800-2811.
- [11] P. Wright, J. Lees, J. Benedikt, P. J. Tasker, and S. C. Cripps, "A methodology for realizing high efficiency class-J in a linear and broadband PA," *IEEE Trans. Microwave Theory and Techniques*, vol. 57, no. 12, Dec. 2009, pp. 3196-3204.
- [12] M. Kim and Y. Rhee, "Analysis of optimum impedance for X-band GaN HEMT using load-pull," *J. of the Korean Institute of Electronic Communication Sciences*, vol. 6, no. 5, 2011, pp. 621-627.

저자 소개

**최상일(Sang-il Choi)**



2013년 경남대학교 첨단학과 졸업 (공학석사)  
2013년 경남대학교 대학원 첨단공학과 박사과정

2007년~현재 (주)인티그럴

※ 관심분야 : 마이크로파 능동회로 응용, RF Power Amplifier

**이상록(Sang-Rok Lee)**



1996년 경남대학교 전자공학과(공학사)  
2011년 2월 금오공과대학교 전자 및 전기공학과(공학석사)

2001년~현재 (주)한국통신부품

2013년~현재 경남대학교 첨단공학과(박사과정)

※ 관심분야 : 마이크로파 능동소자 응용

**이영철(Young-Chul Rhee)**



1981년~현재 경남대학교 정보통신공학과 교수

※ 관심분야 : 마이크로파 능동회로 응용, RF Power Amplifier, 무선통신

