

논문 2015-52-1-15

플라즈마 디스플레이 패널에서 부화면 시간동안 기입시간을 단축시키기 위한 수정된 구동파형

(Modified Driving Method for Reducing Address Time During Subfield Time in AC PDP)

조 병 권*

(Byung-Gwon Cho[Ⓢ])

요 약

플라즈마 디스플레이 패널의 각 부화면 시간동안 기입 방전의 지연시간을 각각 조사하였고 오방전이 발생하지 않는 범위 내에서 추가 주사전압의 높이를 다르게 인가하여 모든 부화면 시간동안 기입방전 지연시간을 단축시키기 위한 수정된 구동방법을 제시한다. AC PDP에서 첫번째 초기화 기간 동안 주사전극에 높은 상승 경사파 전압을 인가하여 약한 플라즈마 방전이 발생하고 셀 내부에서 프라이밍 입자와 벽전하 생성을 유도한다. 생성된 벽전하는 셀 내부 벽전압이 되므로 기입기간 중 기입 전압과 더해져서 기입 방전을 일으킨다. 그러나 셀 내부의 벽전하는 시간이 지나면서 점차 소멸되므로 1 TV 프레임 시간 동안 각 부화면 시간동안 기입방전은 늦게 발생한다. 첫 번째 부화면 시간에는 초기화 기간 동안 상승 경사파를 갖는 높은 전압에 의해 벽전하가 많이 남아 있으므로 첫 번째 기입 방전은 다른 부화면 시간보다 빠르게 형성된다. 한편, 두 번째부터 마지막 부화면 시간까지의 기입 방전 생성시간은 셀 내의 벽전하 소멸에 의하여 점차적으로 늦어진다. 본 연구에서는 각 부화면 시간 동안 기입방전의 시간지연을 조사하였고, 부화면 시간의 기입기간 마다 추가 주사전압을 다르게 인가하여 전체 기입방전지연 시간을 단축시켰다.

Abstract

The address discharge time lags are investigated in each subfield time in AC plasma display panel and a modified driving waveform is proposed to reduce the address discharge time lag by applying different additional scan voltage under no misfiring discharge production. The weak plasma discharge in AC PDP is generated by applying high positive-going ramp waveform to the scan electrode during the first reset period and that induce the production of the priming particle and wall charge. Because the wall charge becomes the wall voltage in a cell, the wall plus external address voltage produce the address discharge. However, as the wall charge in a cell is gradually disappeared as time passed, the address discharge time in the subfield time for 1 TV frame is lagged. In the first subfield time, the address discharge is faster produced than the other subfield time because the wall charge are much remained by the high positive-going ramp voltage during the reset period in the first subfield time. Meanwhile, from the second to last subfield, the address discharge production time is gradually delayed due to the dissipation of the wall charge in a cell. In this study, the address discharge time lags are measured in each subfield time and the total address discharge time lags are shortened by applying the different additional scan voltage during the address period in each the subfield time.

Keywords : Address discharge, Driving method, Address period, Subfield time, AC PDP

* 정회원, 부경대학교 이미지시스템공학과
(Department of Image Science and Engineering, Pukyong National University)

Ⓢ Corresponding Author (E-mail: bgcho@pknu.ac.kr)

접수일자: 2014년07월10일, 수정일자: 2014년11월24일, 게재확정: 2014년12월16일

I. 서 론

교류형 플라즈마 디스플레이 패널(AC PDP)의 구동방법에서 하나의 TV 화면 시간 (16.67ms) 동안 8개 이상의 부화면 시간으로 분리하고 각각 기입과 표시시간을 분리시키는 ADS 구동법이 일반적으로 사용되어 왔다^[1]. AC PDP의 하나의 TV 화면은 여러 개의 부화면의 조합으로 구성된다. 그리고 부화면 시간은 각각 초기화, 기입, 유지 시간으로 나뉜다. 초기화 기간은 앞선 부화면 시간동안 셀 내부에 발생된 벽전하들을 기입방전이 용이하도록 벽전하를 쌓아주는 기간이며, 기입 기간은 선택 펄스에 의해 화면에 표시할 셀에 방전을 발생시키는 기간이다. 유지 기간은 기입 기간 중 선택된 셀을 유지펄스에 의해 플라즈마 방전을 발생시켜 화면을 표시하는 기간이다^[2]. 그러나 AC PDP의 ADS 구동법에서 셀을 선택하는 기입방법은 세로 방향의 셀들에 주사 및 기입펄스를 순차적으로 주사해야하므로 기입기간은 셀 개수만큼 길고 실제 휘도가 발생하는 유지기간은 짧아지는 단점이 있다^[3]. 다시 말하면 각 부화면 시간의 기입기간이 짧아져야 유지기간이 길어지고 휘도를 높일 수 있다. 기입 기간을 단축하기 위해서는 각 셀에 인가되는 주사 및 기입 펄스의 시간을 단축시켜야 하지만, 펄스가 인가되고 난 후 플라즈마 방전 지연시간에 의해 기입 방전의 불안정이나 실패를 유발할 수 있으므로 줄이는 데는 한계가 있다^[4]. 기입방전 지연시간은 외부 전압이 셀 내에 인가된 후 플라즈마 방전이 안정적으로 발생하는 시간인데, 이 시간을 단축시켜야 전체 기입기간이 줄어들 수 있다. 기입 방전의 지연시간은 초기화 기간에 발생된 벽전하의 양과 외부 인가전압의 높이에 의해 결정된다^[5]. 그러므로 기입 방전을 빨리 발생시키고 기입 시간을 단축시키기 위해서는 셀 내부의 벽전하를 많이 쌓아 주거나 외부 인가전압을 높여야 한다. 그러나 초기화 기간 동안 초기화 파형에 의해 셀 내부에 벽전하를 쌓는 것은 한계가 있으므로 외부 인가 전압의 높이를 크게 해야 할 필요가 있다^[6]. 또한 첫 번째 부화면 시간에서 초기화 기간의 상승 경사파 의해서만 셀 내에 벽전하를 쌓아주기 때문에, 벽전하는 시간이 지남에 따라 점차적으로 소멸되고 각 부화면 시간동안의 기입 방전의 지연시간은 길어진다.

본 논문에서는 먼저 AC PDP의 각 부화면 시간동안 추가 주사전압을 인가하였을 때 기입방전 시간지연을 측정하고 다양한 추가 주사전압의 높이에 따른 기입방전

표 1. 하나의 TV 화면 시간동안 각 부화면에 적용된 초기화 파형의 유형; M(주초기화), S(부초기화)

Table 1. The types of reset waveform adopted in subfield for one TV frame time; M(main reset), S(subsidiary reset)

Subfield	1	2	3	4	5	6	7	8
Reset waveform	M	S	S	S	S	S	S	S

특성을 조사하였다. 그리고 각 부화면 시간동안의 기입 방전의 지연시간을 비슷하게 맞추기 위하여 두 번째 부화면 시간부터 추가 주사전압의 높이를 다르게 인가하는 실험을 실시하여 최적의 구동조건을 찾도록 한다.

II. 종래의 기입방전

1. 종래의 구동방법

그림 1은 8개의 부화면 시간으로 구성된 하나의 TV 화면시간 동안 3 전극에 인가된 종래의 구동파형을 나타낸다. 각 부화면 시간에서 Y 전극에 상승 및 하강 경사파가 있는 초기화 기간, Y 와 A전극에 펄스가 인가되는 기입 기간, 그리고 X와 Y 전극 간에 교대로 펄스가 인가되는 유지 기간으로 나누어진다. 여기서 X 구동파형은 AC PDP에서 상판 공통전극인 X 전극에 인가되는 구동파형이고 Y 구동파형은 상판에서 X와 수평인 Y 전극의 파형이다. Y 전극들은 기입기간 중 각 라인에 시간에 따라 순차적으로 주사할 수 있도록 분리되어 있고 A 전극은 기입기간에 동작하는 X와 Y 전극에 수직인 전극이다. 하나의 부화면 시간동안 초기화, 기입,

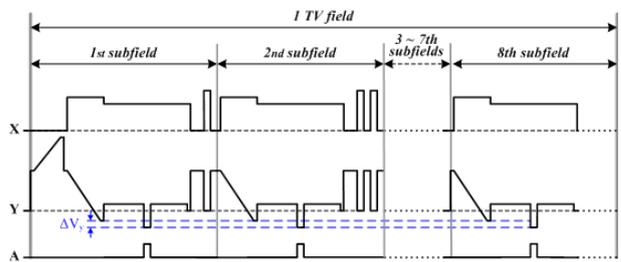


그림 1. 주초기화 파형과 부초기화 파형을 갖는 각 부화면 시간에서 기입기간 중 Y 전극에 일정한 추가주사전압을 인가하는 종래의 구동 파형

Fig. 1. Conventional driving waveform with constant additional scan voltage applied to Y electrode in each subfield time including main and subsidiary reset waveform.

유지시간이 있는데, 초기화 기간에는 이전 단계의 벽전하를 지우고 다시 쌓아주고 기능을 수행하고 기입기간에는 Y 전극의 주사펄스와 A 전극의 기입펄스가 동시에 인가되어 방전을 발생시켜 화면을 표시할 셀을 선택하는 역할을 한다. 그리고 유지 기간에는 X와 Y 전극에 사각 유지파형이 교대로 인가되어서 선택되어진 셀에서 강방전이 생성되고 VUV에 의해 RGB 각 셀에 가시광선이 나타난다.

그림 1의 종래의 구동방법에는 두 가지 특징이 있다. 첫째, 하나의 TV 화면시간동안 8개의 부화면 시간으로 나누어져 있는데, 첫 번째 초기화 파형은 Y 전극에 상승 경사파가 인가되고 나머지 부화면 시간에는 상승 경사파 없이 하강 경사파만 존재한다^[7]. 그러므로 첫 번째 부화면 시간에서의 높은 상승 경사파에 의해서만 벽전하가 생성된다. 만약 모든 부화면 시간동안 상승 경사파를 이용한다면 배경광이 높아질 뿐만 아니라 전체 시간도 부족해지므로 대다수 AC PDP의 구동방법은 그림 1과 같다. Y 전극에 상승 및 하강 경사파가 있는 파형을 주 초기화 파형, 하강 경사파만 있는 파형을 부 초기화 파형이라 부른다. 표 1에서 각 부화면 시간동안 적용된 종래의 초기화 파형을 나열하였다. M은 주 초기화, S는 부 초기화 파형을 의미한다.

둘째, 종래의 구동파형에서는 기입 방전을 향상시키기 위해서 기입 기간 중 Y 전극에 추가 주사전압(ΔV_y)을 인가하였다^[8]. 추가 주사전압은 초기화 기간 중 Y 전극의 하강 경사파와 기입기간에서 주사파형의 전압차를 의미한다. 기입 방전의 특성은 셀 내부에 싸여진 벽전하에 의한 벽전압과 외부 인가전압에 의해 결정되므로 추가 주사전압은 외부 인가전압이 높이는 역할을 한다.

2. 기입방전 시간의 측정

그림 2에서 Y 전극의 추가 주사전압 $\Delta V_y = 30$ V일 때, 각 부화면 시간의 기입기간 중 기입방전의 시간지연을 측정할 것이다. 첫 번째 부화면 시간에서의 기입방전이 가장 빠르고 시간이 갈수록 점점 늦어짐을 발견할 수 있다. 기입방전 시간지연 때문에 각 라인의 주사 및 기입 펄스폭을 줄이는데 한계가 있으며 전체 기입시간도 길어지는 원인이 된다. 그림 1의 구동파형을 다시 살펴보면, 첫 번째 부화면 시간동안 상승 경사파에 의해 벽전하가 셀 내부에 쌓아주고 다른 부화면 시간의

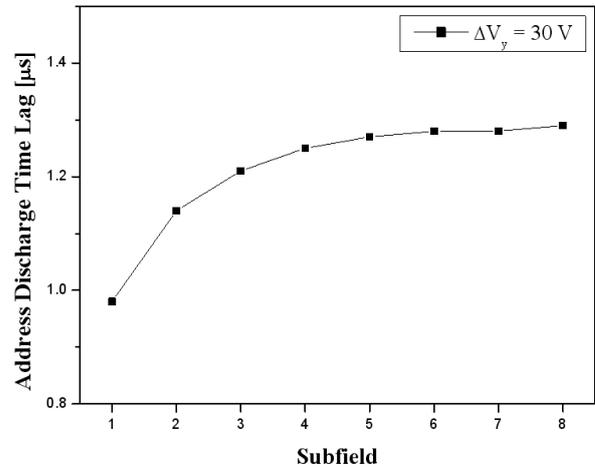


그림 2. 주초기화 파형이 첫 부화면 시간에만 적용되는 종래의 구동파형에서 각 부화면 시간동안 측정된 기입 방전 시간지연

Fig. 2. Measured address discharge time lags for each subfield time when main reset waveform is applied to only the first subfield in the conventional driving waveform.

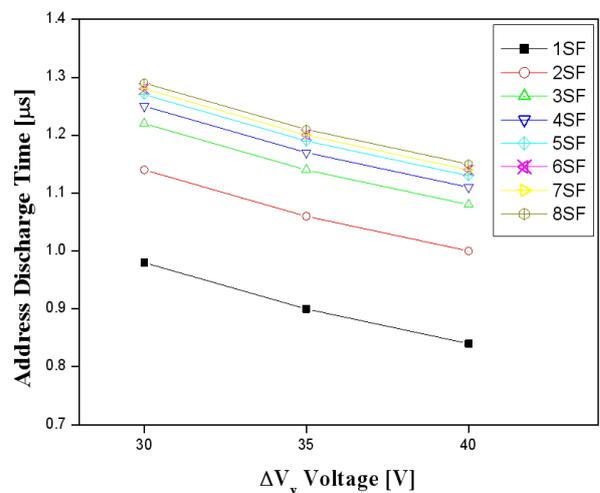


그림 3. 각 부화면의 기입 기간 중 추가 주사전압의 높이에 따라 측정된 기입방전 시간지연

Fig. 3. Measured address discharge time lags with amplitude of additional scan voltage during address period in each subfield.

초기화 기간에서는 벽전하를 다시 생성하지 않으므로 첫 번째 초기화 과정에서 쌓은 벽전하를 그대로 이용한다. 그러나 쌓였던 벽전하는 시간이 갈수록 점차 소멸되기 때문에 기입방전 시간지연도 점차 길어지게 된다. 만약 벽전하가 소실된 만큼 추가 주사전압이 더 높아진다면 기입방전 지연시간도 단축될 수 있을 것이다.

그림 3에서 각 부화면의 기입 기간 중 추가 주사전압의 높이에 따라 측정된 기입방전 시간지연을 나타낸다. 추가 주사전압이 30 V인 경우에는 기입 방전시간이 1.3 μ s 까지 지연되었다. 그러나 추가 주사전압이 크기가 높을수록 기입방전 시간은 단축됨을 발견할 수 있다. 그러므로 추가 기입전압을 각 부화면 시간마다 점차적으로 높게 기입방전 시간지연을 모든 부화면 시간에서 비슷하게 얻을 수 있다. 그런데, 그림 2와 3을 보면 세 번째부터 여덟 번째 부화면에서의 기입방전 시간지연은 비슷하므로 추가 주사전압을 크게 3개로 나누어도 무방하다. 즉, 그림 3의 결과를 바탕으로 추가 기입전압을 첫 번째 부화면에서는 30 V, 두 번째 부화면에서는 35 V, 세 번째부터 여덟 번째 부화면까지는 40 V를 인가하면 된다.

III. 수정된 구동방법의 제안 및 실험결과

그림 3에서 측정된 기입방전 시간지연을 바탕으로 그림 4에서 각 부화면 시간의 기입기간 중 추가 주사전압을 다르게 인가하는 수정된 구동파형을 나타내었다. 그림 1과 비교하면 첫 번째 부화면 시간동안의 추가 주사전압은 30 V로 같으나, 두 번째 부화면은 35 V, 세 번째부터 여덟 번째 부화면은 40 V를 인가하였다. 그 결과 그림 2의 종래의 구동방법과 결과와 비교해서, 그림 5와 같이 두 번째 부화면 시간부터 기입방전 지연시간이 단축된 것을 확인하였다. 종래의 구동방법을 적용했을 때, 여덟 번째 부화면의 기입기간 중 하나의 기입 펄스에서 기입방전 지연시간이 1.3 μ s 정도였으나 수정된 구동방법을 적용하면 1.15 μ s로 단축시킬 수 있었다. 펄스 하나의 폭을 0.15 μ s 단축시켰다면 전체 기입방전

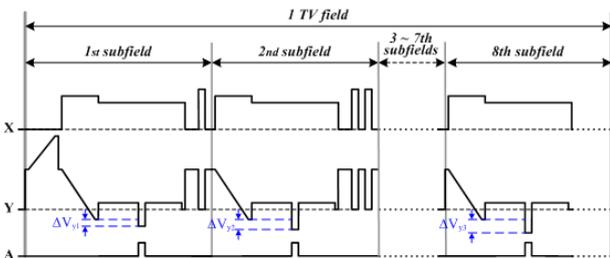


그림 4. 각 부화면 시간의 기입기간 중 추가 주사전압을 다르게 인가하는 수정된 구동 파

Fig. 4. Modified driving waveform applying different additional scan voltage during address period in each subfield time.

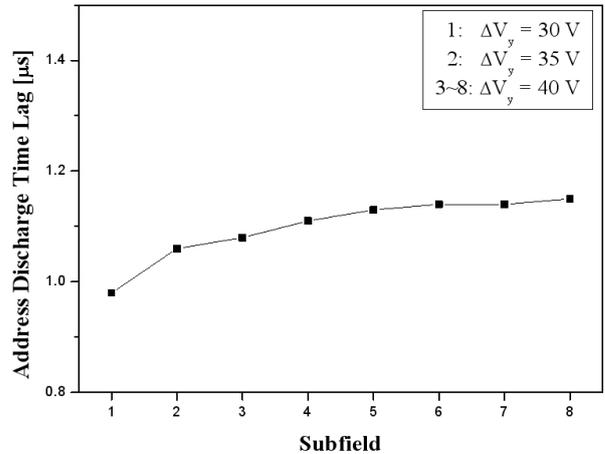


그림 5. 수정된 구동파형에서 추가 주사전압을 각 부화면 시간마다 다르게 인가할 때 측정된 기입 방전 시간지연

Fig. 5. Measured address discharge time lags when different amplitudes of additional scan voltage are applied in each subfield time.

시간은 얼마만큼 줄어들 수 있는지 계산해 보겠다. 만약 디스플레이에서 HD급 화질이 가로로 1024개 셀이며 세로로 768개의 셀이라고 가정하면, PDP에서 주사 동작은 세로방향으로 실시하고 한 부화면에서 768 라인에 대해 주사 및 기입동작이 이루어진다. 그러므로 전체 기입시간 t_a 는 다음과 같이 계산할 수 있다.

$$t_a = (cn) \times (sn) \times (pw) \tag{1}$$

여기서 cn 은 세로 방향의 셀 개수이고 sn 은 부화면의 개수, pw 는 기입기간 중 하나의 기입 펄스폭을 나타낸다. 종래의 구동방법에서는 $768 \times 8 \times 1.3 \mu s = 7987 \mu s$, 즉 7.98 ms 이므로 전체 기입기간은 하나의 TV 화면시간(16.67 ms)내에서 약 47 %를 차지하고 있다. 그러나 수정된 구동방법에서는 $768 \times 8 \times 1.15 \mu s = 7065 \mu s$, 약 7 ms 이므로 41 %로 줄어들게 된다. 줄어든 시간만큼 유지 시간을 늘릴 수 있으므로 PDP의 휘도향상에 기여할 수 있다.

IV. 결 론

AC PDP에서는 구동시간의 절반가량이 표시할 셀에 방전을 발생시키는 기입시간이므로 이 시간을 전체적으로 단축시킨다면 휘도를 결정하는 유지시간을 늘릴 수 있다. 하나의 TV 화면시간 중 각 부화면 시간동안 기

입방전의 지연시간을 각각 조사한 결과, 셀 내에서 기입방전을 발생시키는 벽전하는 첫 번째 부화면 시간의 상승 경사파에 의해서만 발생되어지므로 첫 번째 이후의 부화면 시간에서는 시간에 따라 방전 지연시간이 길어졌다. 각 부화면 시간의 기입 방전지연시간을 단축시키기 위하여 추가 주사전압의 높이를 다르게 인가하는 수정된 구동방법에 의하여 8개의 부화면 시간 기준으로 전체 기입시간을 6%, 약 900 μ s 단축시킬 수 있었다. 단축된 시간은 유지 파형의 개수를 늘여서 휘도향상하기 위한 유지시간 및 방전 안정을 위한 초기화 기간에 사용할 수 있다.

REFERENCES

- [1] S. Kanagu, Y. Kanazawa, T. Shinoda, K. Yoshikawa, and T. Nanto, "A 31-in. diagonal full-color surface-discharge AC plasma display panel," Proc. of SID 92, pp. 713-716, May 1992.
- [2] J. -Y. Yoo, B. -K. Min, D. -J. Myoung, K. Lim, E. -H. You, and M. -H. Park, "High speed-addressing method for single-scan of AC PDP," Proc. of SID 01, pp. 798-801, 2001.
- [3] A. Saito, T. Maeda, M. Tone, T. Shiga, S. Mikoshiba, and G. Oversluizen, "A 121 contiguous-subfield addressing of high Xe content PDPs," Proc. of SID 04, pp. 210-213, 2004.
- [4] B. -G. Cho, H. -S. Tae, and S. I. Chien, "Improvement of address discharge characteristics using asymmetric variable-width scan waveform in ac plasma display panel," IEEE Trans. Electron Devices, Vol. 50, no. 2, pp. 407-412, Mar. 2004.
- [5] J. K. Kim, J. H. Yang, W. J. Chung, and K. W. Whang, "The addressing characteristics of an alternating current plasma display panel adopting a ramping reset pulse," IEEE Trans. Electron Devices, Vol. 48, no. 8, Aug. 2001.
- [6] C. -H. Park, S. -H. Lee, D. -H. Kim, W. -G. Lee, and J. -E. Heo, "Improvement of address time and its dispersion in AC plasma display panel," IEEE Trans. Electron Devices, Vol. 48, no. 12, pp. 2260-2265, Dec. 2001.
- [7] B. -G. Cho, S. I. Lee, and H. -S. Tae, "Selective reset waveform for improving dark room contrast ratio in AC PDP," Proc. of IDW 03, pp. 933-936, Dec. 2003.
- [8] K. Sakita, K. Takayama, K. Awamoto, and Y. Hashimoto, "Analysis of a weak discharge of ramp-wave driving to control wall voltage and luminance in AC PDPs," Proc. of SID 00, pp. 110-113, May 2000.

저 자 소 개



조 병 권(정회원)

2001년 경북대학교 전자전기공학부 학사 졸업.

2003년 경북대학교 전자공학과 석사 졸업.

2006년 경북대학교 전자공학과 박사 졸업.

2006년~2007년 경북대학교 박사후과정 연구원

2007년~2008년 미국 University of Illinois at Urbana-Champaign 박사후과정 연구원

2008년~현재 부경대학교 이미지시스템공학과 부교수

<주관심분야 : 디스플레이시스템, 구동회로, 영상 시스템>