

技術論文

J. of The Korean Society for Aeronautical and Space Sciences 43(1), 72-78(2015)

DOI: <http://dx.doi.org/10.5139/JKSAS.2015.43.1.72>

ISSN 1225-1348(print), 2287-6871(online)

디지털중계기의 부하경감 및 이득조정기능 분석을 통한 열진공시험결과 성능분석

진병일*, 고현석**

Study on Thermal Vacuum Test Result of DCAMP by the Analysis of Derating & Gain Control

Byoung-Il Jin* and Hyun-Seok Ko**

Samsung Thales*, Agency for Defense Department**

ABSTRACT

Recently, the usage of the satellite is increased more and more in the areas that are communication, weather, marine, optical, radar etc. The functions of the Satellite are evolving from passive transponder to active transponder by the developing of a technology. Advanced countries in satellites install the DCAMP for increase of bandwidth efficiency, improvement of QoS by interference rejection. DCAMP includes many digital components in order to implement functions. Thus, these kinds of active transponders consume much more power compared to passive transponder and then increase the heat. In this paper, we discuss the TVAC test result of DCAMP in EQM(Engineering Qualification Model) level. The paper shows the test results of digital gain control in order to verify DCAMP status under the TVAC test. In addition, the temperature and heat condition of main components from viewpoint of derating will be treated through the official environment test for qualification.

초 록

오늘날 위성은 통신, 기상, 해양탐사, 광학, 레이더등 민수분야에서 군사분야까지 폭넓게 적용되어 그 유용성이 점점 더 증가되고 있다. 또한, 부품기술의 발달로 위성 전장품의 기능도 더욱 능동적인 형태로 진화되고 있다. 위성선진국에서는 통신위성의 중계기 효율을 증가시키고, 간섭신호를 제거하여 가입자 서비스 품질을 유지하기 위해서 디지털중계기를 탑재하고 있다. 디지털중계기는 다양한 기능구현을 위해 신호처리용 부품들을 다수 사용한다. 따라서, 기존의 수동형 중계기에 비해 많은 전력을 소모하여 더 높은 발열 상태를 유지한다. 본 논문에서는 우주인증모델(EQM)급으로 자체 제작된 디지털중계기 열진공 시험결과와 성능을 분석한다. 열진공시험과정중 디지털중계기의 기능검증을 위해 디지털 이득조정 시험결과를 제시한다. 또한, 열진공 시험결과를 근거로 주요부품의 부하경감(Derating)을 분석하여 디지털중계기 설계의 적절성을 논의한다.

† Received : August 12, 2014 Revised : December 19, 2014 Accepted : December 19, 2014

* Corresponding author, E-mail : byoungil.jin@samsung.com

Key Words : Thermal Vacuum(열진공), EQM(Engineering Qualification Model), DCAMP (Digital Channel AMPlifier, 디지털중계기), Derating(부하경감)

I. 서 론

오늘날 지형의 제약조건이 없는 위성통신시스템은 다양한 분야에서 사용되고 있다. 위성은 통신, 기상, 해양탐사, 지질조사, 광학, 레이더등 민수분야와 군사분야에서 폭넓게 적용되어 그 유용성이 점점 더 증가되고 있다.

부품 제조기술의 발전에 따라 위성의 기능도 점점 진화되어 가고 있다. 과거의 수동형(Passive)중계기는 위성체가 단순히 지상의 신호를 받아 주파수 변환을 하는 기능을 수행하였다. 반면에, 최근의 능동형(Active) 중계기는 신호처리기술을 기반으로 발전하고 있다.

능동형 중계기의 가장 대표적인 형태는 디지털중계기 이다. 디지털중계기는 채널화/역채널화, 채널간 스위칭, 간섭제거, 강우감쇄자동보상 등의 다양한 기능을 통해 위성중계기의 효율을 증가시키고, 가입자 신호의 품질을 양호한 상태로 유지한다[1].

디지털중계기의 신호처리를 위해 ADC(Analog to Digital Converter), DAC(Digital to Analog Converter), FPGA(Field Programmable Gate Array)와 같은 신호처리용 부품을 적용한다. 신호처리용 부품은 고속의 샘플링(Sampling) 과정을 적용하기 때문에 전력소모가 많아서 부품의 온도가 높아진다[2].

우주환경은 지상과 달리 공기가 없는 진공상태이므로 전도를 통해 열전달이 이루어져야 한다. 부품의 온도가 높아 전장품의 발열이 높은 상태가 되면, 열제어가 매우 어렵다. 전장품의 열제어가 잘 안되면, 부품의 전력소모는 더욱 높아지게 되고 결과적으로 전장품의 셧다운(Shut Down)을 일으키게 되고, 아날로그 증폭기의 경우 고유의 이득값을 유지하지 못하게 된다.

본 논문에서는 국내자체개발로 이루어진 디지털중계기 우주인증모델의 열진공 시험결과를 분석한다. 열진공시험과정에서 디지털중계기의 기능 확인을 위해 저온/상온/고온에서의 이득제어 시험결과를 제시한다. 또한, 열진공 시험결과를 근거로 부품의 부하경감을 분석하여 디지털중계기 설계의 적절성을 논의한다.

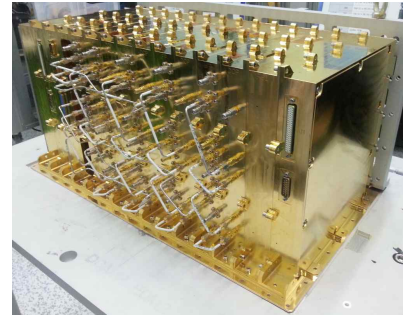


Fig. 1. Shape of DCAMP



Fig. 2. Main Functions of DCAMP

II. 본 론

2.1 디지털중계기(DCAMP)

디지털중계기(DCAMP : Digital Channel AMPlifier)는 우주인증모델 검증을 위해 국내자체기술로 설계 및 제작되었다. 디지털중계기는 전원공급기, TMTC(Tele-Metry Tele-Command) 처리기, 신호처리기, 주파수변환기 등으로 구성되며 모듈형태로 조립된다. 동시에 8채널 처리가 가능하며, 모든 구성품은 이중화구조로 설계되었다. Fig. 1은 디지털중계기의 형상을 나타낸다.

디지털중계기는 신호처리를 통해 부채널(Sub-Channel) 이득조정, 채널간 스위칭, 간섭제거, 방송기능, 강우감쇄보상 등의 기능을 보유한다. Fig. 2는 주요기능에 대한 기능도를 나타낸다. Fig. 2와 같이, 디지털중계기는 각각의 부채널별로 이득조정(1,2,3) 및 타채널/동일채널간 스위칭이 가능하다(4,5,6). 또한, 간섭신호를 효과적으로 제거하며(7), 방송기능을 보유하여 동일한 신호를 모든 채널로 방송할 수 있다(8).

2.2 열진공시험

2.2.1 열진공시험 세팅

열진공시험을 위한 기본정보는 Table 1과 같

Table 1. Properties of TVAC Test

열진공 챔버	ACS (Angelantoni Industrie SpA)
사이클	10 회
기준온도범위	-20°C ~ +65°C
온도변화율	< 2 °C/min
진공도	10 ⁻⁵ Torr 이하

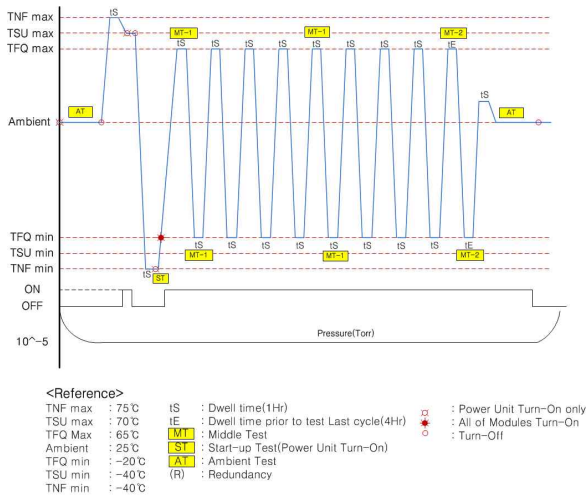


Fig. 3. Temperature cycles



Fig. 4. DCAMP in TVAC Chamber

다. 열진공시험은 총 10회 사이클을 수행하고, 첫 번째 사이클의 미동작(Non-Function) 고온과 저온을 각각 +75°C, -40°C로 세팅한다[3][4].

Figure 3은 열진공시험을 위한 온도사이클을 나타낸다. 열진공 시험중, 디지털중계기의 상태확인 을 위해 주요 사이클동안 기능시험을 수행한다. 각 기능시험은 디지털중계기의 주요기능인 이득조정, 채널간 스위칭, 간섭제거, 방송기능, 강우감쇄보상을 수행한다. 본 논문에서는 대표적으로 이득조정시험 결과를 제시한다.

Figure 4는 열진공 챔버내에 장착된 디지털중계기를 나타낸다. 이 때, 디지털중계기와 열진공 챔버의 온도판(Heat Plate) 사이는 열전도그리스

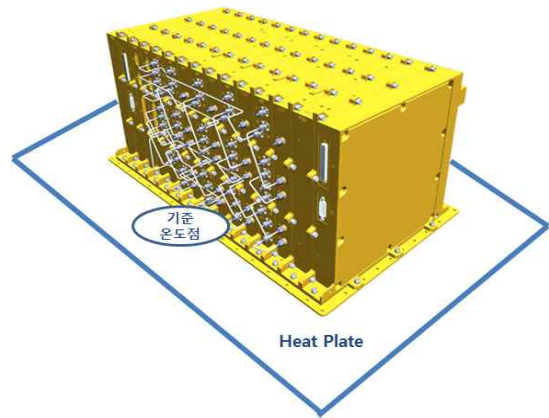


Fig. 5. Reference for Temperature control



Fig. 6. Configuration for Test

(STYCAST TC4)를 적용하였다.

Figure 5는 열진공 챔버의 온도제어를 위한 기준온도 지점을 나타낸다. 기준온도점은 디지털중계기의 중앙에 위치한 신호처리모듈 앞 바닥면으로 선정하였다. 온도측정을 위해 디지털중계기 주요부품에 온도센서를 부착하였고, 외부 기구물에도 온도센서를 부착하였다.

Figure 6은 열진공 시험준비가 완료된 상태의 시험구성을 나타낸다. 디지털중계기는 기능시험 및 제어를 위해 EGSE(Electrical Ground Support Equipment)와 연결된다.

2.2.2 열진공시험 결과

디지털중계기의 10 사이클 열진공 시험결과에 대해 알아본다.

Figure 7은 10회 사이클동안 시간에 따라 변화된 기준온도 측정값을 나타낸다. Fig. 3과 비교하면, 열진공 챔버의 열제어가 정상적으로 수행되어 목표온도사이클과 거의 유사한 그래프를 나타낼 수 있다. 즉, 디지털중계기가 갑작스런 열변화없이 정상적으로 열교환이 이루어졌음을 알 수 있다.

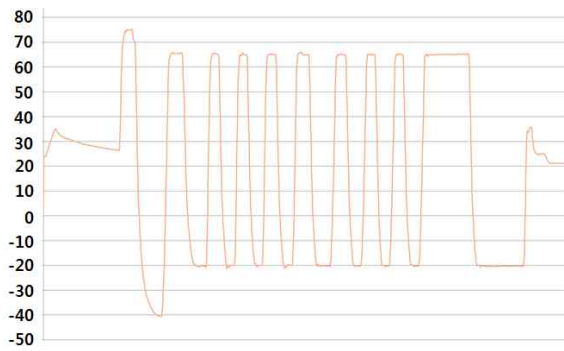


Fig. 7. Measured Reference Temperature

Table 2. Power Consumption in Cycles

온도	소모전력
+25°C(Ambient)	201.8 W
+65°C	223.5 W
-20°C	196.78 W

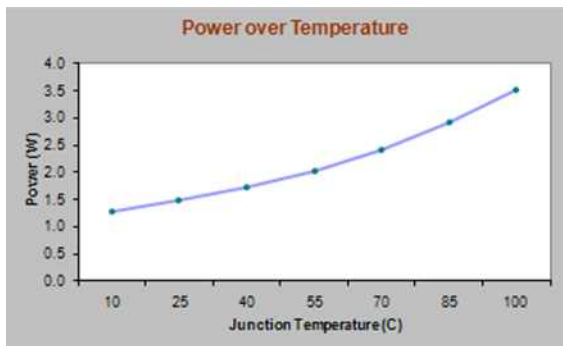


Fig. 8. FPGA Power Consumption as Junction Temperature

Table 2는 고진공(10^{-5} Torr 이하) 환경에서 주요 사이클의 디지털중계기 소모전력값을 나타낸다. 측정조건은 디지털중계기가 최대부하로 동작되는 시점에 측정하였다. +25°C와 +65°C에서 측정된 소모전력값을 비교하면 21.7W의 전력차가 발생한다.

Figure 8은 FPGA의 접합온도에 따른 소모전력을 XPE(Xilinx Power Estimator)로 분석한 그래프이다. 디지털중계기의 발열 및 소모전력에 큰 영향을 미치는 FPGA의 경우, 반도체의 특성으로 인해 온도가 높을수록 소모전력이 커진다. Fig. 8의 시뮬레이션 결과에서, 접합온도 +25°C와 +65°C에서 이상적인 FPGA 소모전력 차이는 약 1.5W이다. 디지털중계기에 적용된 FPGA는 총 8개이다. 따라서, +65°C 조건에서 FPGA가 열전달이 정상적으로 이루어지면 약 12W의 전력이 추가로 소모된다. 기타 부품류의 소모전력상승

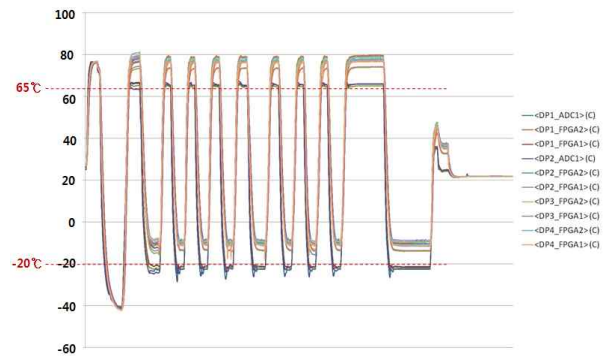


Fig. 9. Temperature of main components

및 전원모듈의 변환효율 저하를 고려하면 21.7W의 소모전력차는 정상적인 수치이다.

Figure 9는 디지털중계기 주요부품의 몸체(Case) 온도측정값을 나타낸다. 디지털중계기에서 온도에 가장 큰 영향을 받는 부품은 ADC와 FPGA 이다. 이들 부품은 온도가 높아지면 신호처리 샘플링 클럭에 지터(Jitter)를 발생시킬 수 있고 이는 신호처리성능에 매우 큰 영향을 미칠 수 있다. 바닥면의 온도가 65°C 인 경우, ADC와 FPGA는 약 80°C 부근을 유지하고, 바닥면의 온도가 -20°C 인 경우에는 약 -10°C를 유지하고 있다.

2.3 성능분석

2.3.1 기능 및 성능

Figure 10은 일반적인 열진공 시험 절차를 나타낸다. 본 논문의 열진공 시험은 국방과학연구소의 개발시험 과정으로 진행되었고, PA(Product Assurance)의 철저한 관리감독하에 모든 시험과정 및 절차는 ECSS-E-10-03A(Testing) 규정을 준수하였다. 열진공 시험을 시작하기 전, 디지털중계기의 기능 및 성능시험을 진행하고, 열진공 시험이 완료된 후 동일한 시험을 진행하여 시험결과를 비교한다.

디지털중계기에서 온도에 가장 민감한 부품은 신호처리부품과 신호증폭기(Amp)이다. 온도의 변화에 따라 신호의 타이밍이 영향을 받거나 신호증폭기의 이득값에 변동이 생기면 이득을 정확하게 조정할 수 없다. 따라서, 디지털중계기의 대표기능 중에서 이득조정기능은 온도에 가장 민감하게 반응되는 기능이므로 디지털중계기 온도시

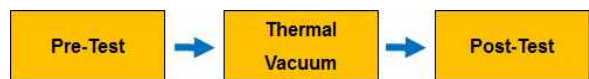
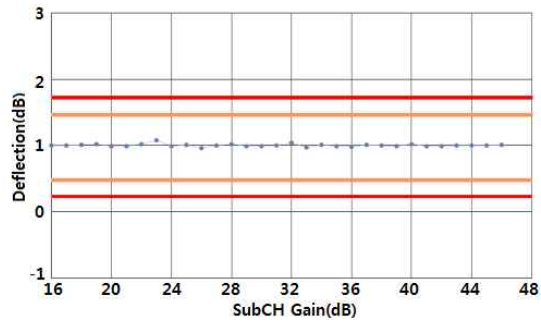
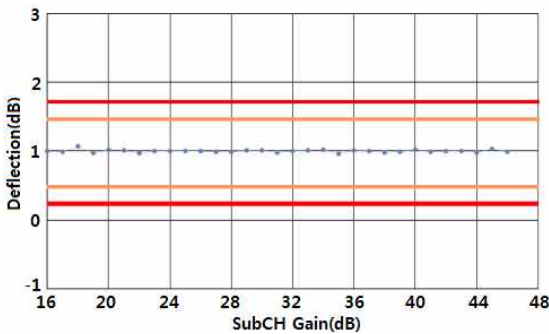


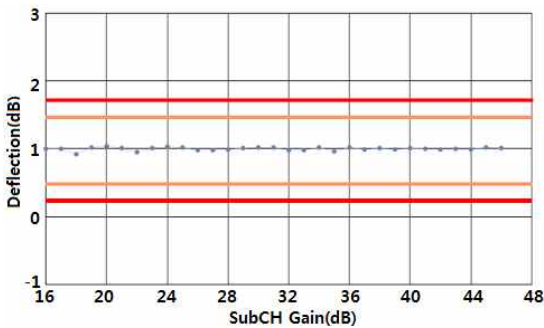
Fig. 10. Procedure for Thermal Vacuum Test



(a) 25°C Test Result



(b) -20°C Test Result



(c) 65°C Test Result

Fig. 11. Gain Control Test Result with EGSE

험의 중요한 확인시험항목이다. Fig. 11은 EGSE를 이용하여 디지털증계기의 이득조정 시험결과를 나타낸다(X축:이득조정값, Y축:측정오차값). 디지털증계기는 16~48dB까지 1dB±0.5dB 단위로 이득을 조정한다. 디지털증계기는 디지털방식으로 이득을 조정하기 때문에 0.1dB 단위의 이득조정이 가능하다. Fig. 11에서 점(Point)은 각 이득조정값의 오차를 나타낸다. 즉, 이득조정된 측정값이 1dB±0.5dB 이내에 있으면 정상이다. Fig. 11에서 볼 수 있듯이, 상온/저온/고온에서 문제없이 이득조정이 제어됨을 확인할 수 있고, 신호처리 타이밍 및 이득값이 안정적으로 유지됨을 알 수 있다.

Table 3. Function Test Results

시험시점	기능시험결과
Pre-Ambient	정상
Middle Test	정상
Post-Ambient	정상

Table 3은 열진공 사이클동안 수행된 기능시험결과를 나타낸다. 디지털증계기는 모든 사이클에서 정상상태를 유지하였다.

디지털증계기는 사전시험과 사후시험의 성능이 거의 유사하게 측정되었다. 결과적으로 열진공사이클 환경에 따른 성능열화가 발생되지 않았으며, 진공 및 온도변화에 따른 부품 납땜(Soldering) 일숨씨도 정상임을 확인하였다.

2.3.2 모델링결과 및 부하경감(Derating) 분석

먼저 본 논문의 열진공시험 결과에 대한 적절성을 논의하기 위해 열해석 모델링 결과와 시험결과를 비교해본다. Fig. 12는 디지털증계기의 열해석 모델을 나타낸다. 각 모듈의 PCB Layout, 예상소모전력 및 하우징구조를 반영하였다. 모델링의 Baseplate 온도는 65°C 이다.

Figure 13은 디지털증계기에서 온도변화에 따라 성능이 민감한 중간주파수변환모듈의 열해석결과를 나타낸다. 해석결과 가장 온도가 높은점은 78.52°C로 분석되었으며, 해당위치의 부품은 MMIC(Amplifier) 이다. 본 해석결과의 온도는 PCB의 온도이고, 이 때 MMIC의 Tj는 94.7°C 이다[5].

(Rjb(Junction to Bottom)=30.7°C/W, P=0.528W)

열진공시험에서 동일한 지점에서 측정된 부품의 몸체(Case)온도는 74.0°C이고 Tj는 90.2°C 이

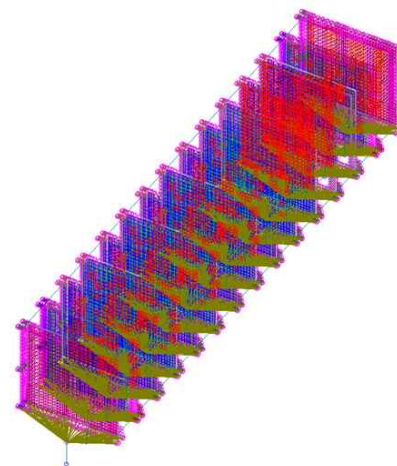


Fig. 12. Nodal Thermal Network Modeling for DCAMP

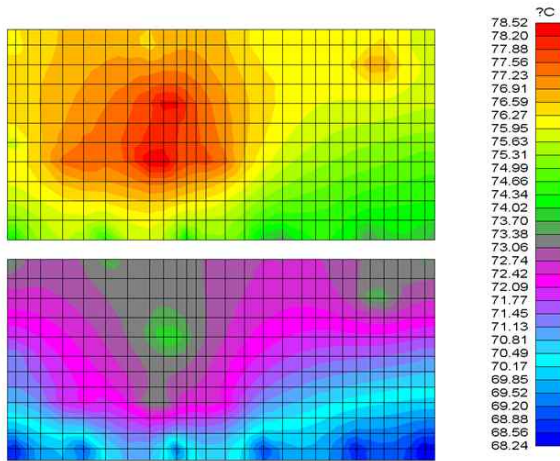


Fig. 13. Thermal Modeling Result for Inter-Frequency Processor

다. 따라서, FPGA의 Tj온도는 모델링 결과와 약 4.5°C 차이가 발생되었다. 이는 모델링을 진행할 때 예상소모전력을 다소 과도하게 적용하였기 때문으로 분석된다. 약간의 온도차이가 발생하였지만 모델링과 측정결과가 매우 유사함을 알 수 있다.

열진공 시험결과를 근거로 디지털중계기에 적용된 주요부품의 설계 적절성을 온도 부하경감 관점으로 분석한다. 아래식은 접합온도와 몸체온도와의 관계를 나타낸다[5].

$$T_j = T_c + P \times \theta_{jc}$$

Tj = Junction Temperature(°C)

Tc = Case Temperature(°C)

P = Power Dissipation(Operating Power)(W)

θjc = Junction-to-case Thermal Resistance(°C/Watt)

일반적으로, 부하경감 분석을 위한 기준온도는 수락(Acceptance) 고온온도를 기준으로 한다. 따라서, 열진공 인증(Qualification) 고온온도가 +65°C 이므로 +60°C를 기준으로 부하경감을 분석한다. 열평형상태를 고려하여 열진공 시험결과 대비 -5°C를 적용하면 기준온도 60°C의 온도결과를 얻을 수 있다.

디지털중계기에 적용된 부품중에서 소모전력이 크고, 부하경감 마진이 적은 부품은 FPGA 이다. 분석결과 PLL이 부하경감 마진이 가장 적지만, PLL의 소모전력은 신호처리량과는 무관하므로 일정한 성능을 유지한다. 적용된 FPGA는 Xilinx사의 Virtex5-FX130QV 모델이며, 접합온도는 125°C 이고(부하경감 기준온도 85°C), θjc는 0.1°C/Watt 이다[6]. 기준온도 60°C에서 측정된

Table 4. The Derating Results of Main Components

부품명	부품번호	부하경감 측정온도	부하경감 기준온도
TR	JANSR2N2907AUB	77.0°C	110°C
ADC	ADS5444-SP	78.7°C	110°C
MMIC (Amp)	HMC6635G8	85.2°C	110°C
MMIC (PLL)	T001030	80.9°C	85°C
FPGA	Virtex5-FX130QV	77.1°C	85°C

몸체온도는 76.2°C 이며, 분석된 소모전력은 9.6W 이다. 이 데이터를 위의 수식에 대입하면, FPGA의 접합온도는 77.1°C를 얻는다. 결과적으로, FPGA는 부하경감을 만족하며, 부하경감 기준온도보다 7.9°C의 마진을 갖는다.

디지털중계기의 모든 부품의 부하경감을 분석 완료하였으며, 부하경감 기준온도를 모두 만족하였다.

III. 결 론

최근 부품기술의 발전으로 위성전장품의 기능이 다양화되고 있다. 특히, 정지궤도상의 통신위성은 기존의 Passive 방식보다 중계기 효율 및 서비스품질의 향상을 위해 Active 방식의 중계기 탑재를 증가하고 있다. 국내에서 최초로 개발된 디지털중계기는 OBS(On Board Switching) 타입의 중계기로서 신호처리방식을 근간으로 다양한 기능을 수행한다. 본 논문에서는 디지털중계기의 열진공 시험과정 및 결과를 논의하였다. 디지털중계기의 기능중에서 온도변화에 민감한 이득제어기능에 대한 시험 및 부하경감 관점에서 열진공 시험결과를 적절성을 고찰하였다. 논문에 제시된 이득제어시험을 통해 열진공사이클에서 신호의 타이밍 및 이득값이 정상적으로 유지됨을 확인하였으며, 접합온도 관점의 부하경감 분석을 통하여 소모전력 및 발열에도 문제가 없음을 확인하였다.

본 논문의 결과 및 우주인증(EQM) 검증을 바탕으로 디지털중계기의 비행모델(FM) 설계 및 제작뿐만 아니라, 신호처리를 근간으로 구성되는 위성전장품의 열진공시험에 도움이 될 것으로 생각된다.

References

- 1) Lee Sungpal, "Trend of the communication satellite payloads technologies : Mobile Satellite, Korea Communications Agency(KCA), 2004.
- 2) Jin Byoungil, "The Method for Reduction of Power Consumption on Signal Processor in Transponder", The Korea Institute of Military Science and Technology, 2013 Conference, Sensor and Signal Processing pp. 797~798
- 3) ECSS-Q-ST-10-03A Testing, pp. 61~74
- 4) Design, Interface, Environment and Test Requirement specification(DIET), Airbus DS(Old : Astrium in UK), pp.146~152
- 5) ECSS-Q-ST-30-11C derating, ESA, pp. 19~60
- 6) Xilinx, Virtex-5QV FPGA User Guide