

## 디지털변전소 통합 IED 용 Process Bus 네트워크 통신 지연 시뮬레이션 연구

(A Study on Simulation Analysis for the Transmission Delay on the Process bus network  
in IEC 61850 Digital Substation)

김석곤\* · 안용호 · 장병태 · 최종기 · 이남호 · 한정열 · 이유진  
(Seok-Kon Kim · Yong-Ho An · Byung-Tae Jang · Jong-Kee Choi ·  
Nam-Ho Lee · Jung-Yeol Han · You-Jin Lee)

### Abstract

Digitalization of the substation in Korea has been in progress so far with focusing on Station Bus. However, its application to Process Bus has been delayed due to some technical issues. IEDs based on Process Bus use the data values of SV and GOOSE. As the size of communication data on Process Bus is comparatively bigger than that of Station Bus, it is very important for the evaluating the performance of Process Bus to analyze the transferring speed and quality of data from the first equipment, which is located on process level, to station level. According to the results of related studies, it is said that the most important factor for the design and operation of Process Bus network is the communication delay with consideration of the volume of packets. In the paper, the results of performance test for the network with and without application of VLAN on Process Bus system that uses integrated IEDs are presented. Additionally, the paper proposes the optimal method to analyze the communication delays of network systems through evaluating the maximum delay time, link process ratio and the amount of lost packets by using a simulation tool.

Key Words : Digital Substation, Process Bus, Station Bus, SV, Goose, VLAN, Multi-Cast

## 1. 서 론

### 1.1 연구의 배경

IEC 61850 기반의 디지털변전소는 전체 시스템의

디지털화와 서버 및 클라이언트 방식을 통해 제어 및 유지보수가 용이함을 목적으로 하고 있다. 현재 국내에 적용하고 있는 디지털변전소의 디지털화는 Station bus를 중심으로 이루어지고 있으며, 향후 Process bus로의 확장적용을 통해 실질적인 풀(Full) 디지털화를 추진해 갈 것으로 예상된다. Process bus 기반의 IED(Intelligent Electronic Device)는 GIS, 변압기, 차단기 등의 변전설비로부터 전압과 전류값을 디지털 값으로 추출한 Sampled Value(SV) 값, 그리고 스위치

\* Main author : KEPCO Research Institute  
Tel : 042-865-5877, Fax : 042-865-5904  
E-mail : blade@kepco.co.kr  
Received : 2014. 9. 30  
Accepted : 2015. 7. 27

설비의 제어와 상태를 감시하는 GOOSE(Generic Object Oriented Substation Event) 값을 이용한다[1]. 본 논문에서는 국내에서는 아직 적용되지 않은 Process bus 시스템의 보호제어 데이터의 전송성능을 시험하고자 한다.

Process bus의 통신데이터는 상위 Station bus에서의 통신량과 비교하여 상대적으로 많은 트래픽을 가지며, 명확한 통신주소체계에 의한 신호의 전달이 아닌 Virtual LAN(VLAN)을 적용한 멀티캐스팅 방식으로 데이터 전송을 수행한다[2].

VLAN은 실제 물리적인 네트워크를 구분하는 라우터와는 달리, 스위치를 이용하여 스위치내에서 논리적으로 네트워크를 구분하여 사용함으로써 패킷손실 또는 통신지연을 최소화하는 효율적인 가상의 네트워크 운용방법이다. Process bus의 통신성능 분석을 위해서는 이더넷 기반 Full 디지털 변전통신시스템의 Process level에 위치한 1차 전력설비로부터 상위 Station level까지의 광통신 경로를 통한 SV 데이터 및 GOOSE 데이터의 전송속도와 전송품질을 분석하는 것이 중요하다.

## 1.2 연구의 목적 및 방법

VLAN 적용 유무에 따른 모선 IED의 네트워크 시뮬레이션 결과는 IED를 스위치의 1Gbps 포트에 연결 할 때는 Merging Unit(MU)의 VLAN 설정여부에 관계없이 패킷손실이 없고, SV의 200μS 간격과 차이가 없으며 전송지연에 영향을 미치지 않았다[3].

Process bus 시스템의 성능검증을 위한 기존 연구는 단위 제어영역별 개별 IED를 통한 네트워크 구성을 하고 이에 대한 통신성능 시험이 주를 이룬다.

본 논문에서는 데이터의 통신지연에 대한 효과적 분석과 통합 IED 네트워크 시스템의 건전성 시험을 위해 시뮬레이션을 수행하였다.

Process bus 네트워크 시스템의 통신지연 분석을 위한 시뮬레이션 툴은 Kepco에서 개발한 네트워크 시뮬레이터를 활용하였다. 구체적인 시험방법으로는 MU를 통한 전압, 전류 값을 취득한 후, 스위치를 통해

통합 IED까지의 데이터를 전송하는데 있어서 스위치에서 IED 간의 Links 데이터 수준과 Queue 사이즈, 그리고 VLAN 방식 패킷손실, 최대패킷 전송구간, 최대패킷 지연시간 등을 분석하였다.

## 2. 본 론

### 2.1 통합 IED 용 Process bus 설계

이더넷 기반의 Full 디지털 시스템의 Process level에 위치한 1차 전력설비로부터 상위 Station level까지 SV 및 GOOSE 데이터의 전송속도와 전송 품질을 분석하는데 있어서 통합 IED의 Process bus 네트워크 설계에 대한 시뮬레이션 분석이 필요하다. 또한 통합 IED를 활용하여 Process bus 네트워크 시스템의 통신지연에 대한 시험을 통해 데이터 처리량과 Packets Drop 값을 동시에 시험 가능하도록 설계하였다.

디지털변전소의 모선에서 분기되는 배전선로는 각 선로별 과전류보호 IED를 설치하여 보호를 받는 것이 일반적이다. 따라서 배전선로의 수만큼 많은 IED를 필요로 하며, 통합 IED의 경우 모든 배전선로에 Process bus를 적용하여 배전선로의 전류, 전압을 네트워크를 통하여 한 개의 IED로 통합 관리하여 IED의 수를 획기적으로 줄이고, 배전선로 IED의 고장에 대한 백업시스템 운용을 쉽게 할 수 있는 환경을 제공할 수 있다. 그림 1은 VLAN 미적용 방식 Process bus 네트워크 구성을 나타낸 것이다.

본 논문을 통해 소개되는 통합 IED는 배전선로별 과전류 보호동작을 수행하는 모듈별로 해당 선로의 SV 1개를 받도록 다수의 Process bus 통신포트를 가지고 있으며, 보호요소 동작에 대한 상위시스템으로 전송과 IED간 GOOSE 통신이 가능한 스테이션 버스용 통신포트 1개를 가지고 있다.

그림 2는 VLAN 방식 Process bus 네트워크 구성을 나타낸 것이다.

배전선로에 적용되는 통합 IED의 경우 Process bus의 각 모듈별로 해당 MU와 1대 1의 관계를 가질 수 있기 때문에 사용하는 네트워크 스위치의 속도가 충분하지 않을 경우 VLAN 적용을 통해 네트워크를 보

다 효과적으로 운용할 수 있을 것으로 예상된다. 따라서 사전에 네트워크 분석을 통해 통합 IED가 관리하는 SV와 GOOSE를 포함한 데이터양이 Process bus에 지연 및 패킷 분실이 발생하지 않도록 네트워크를 설계해야 한다.

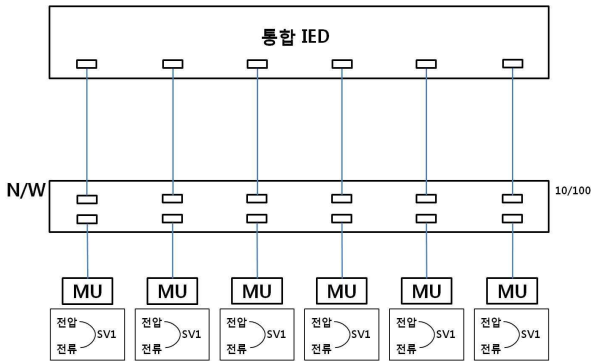


Fig. 1. Network of process bus for unapplied VLAN

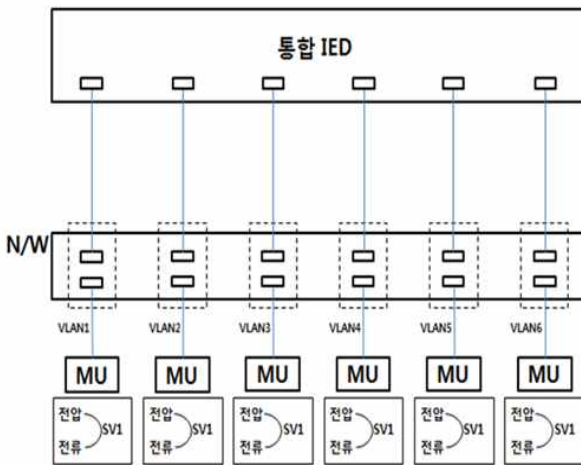


Fig. 2. Network of process bus for applied VLAN

## 2.2 Process bus 시뮬레이터 구성

통합 IED의 실증시험에 사용되는 MU는 6대이고 통합 IED는 배전선로의 각 MU를 처리하기 위해 동수의 모듈을 가지고 있기 때문에 시뮬레이션에는 6개의 IED가 있는 것으로 설계하고 IED와 MU 모두 10/100M 포트에 연결하고 VLAN 적용과 미적용에 대한 네트워크 시뮬레이션 설계를 하였다.

통합 IED 시뮬레이션 구성을 위해 IEC 61850-9-2에 따라 MU 1대가 전송하는 SV는 전압 4 CH과 전류 4 CH를 1개의 SV로 묶어 전송가능하다. SV 당 패킷 사이즈는 113Bytes, Interval은 0.0002s로 하여 보호요소의 SV 전송표준 속도인 80Sample/cycle 기준으로 MU가 SV를 발생하도록 설정하였다.

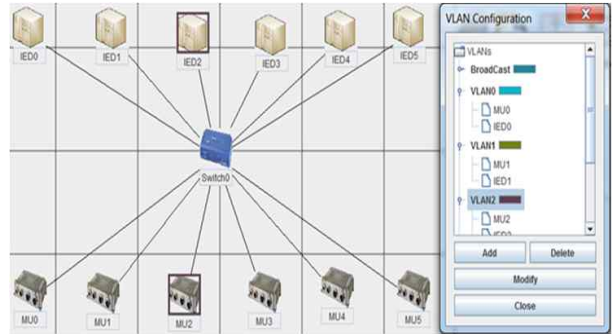


Fig. 3. Network simulation for unapplied VLAN type

스위치와 MU간 통신 Link 속도는 30Mbps로 하였으며 통신포트는 100Mbps를 적용하였다. 100Mbps 스위치는 일반적인 속도인 30Mbps의 속도를 적용하였다. 통합 IED의 Process bus를 설정한 VLAN 방식의 시뮬레이션 구성도는 그림 3과 같다.

## 2.3 Process bus 네트워크 시뮬레이션 결과

표 1 및 그림 4는 VLAN 미적용 방식의 Process bus 네트워크의 통신지연과 성능수준 분석 값을 테이블과 그래프를 통하여 나타낸 것이다.

시험결과 통합 IED의 Process bus에 VLAN 설정이 없을 경우 네트워크 패킷 손실이 없고 SV의 200 $\mu$ s 간격을 약간 상위하는 결과가 나왔다.

그리고 전송되는 최대 패킷양도 27Mbps로 10/100 네트워크 스위치의 실제 전송 속도인 30Mbps에 거의 육박하는 것으로 확인되었다. 반면에 VLAN 설정을 할 경우 최대지연속도는 61 $\mu$ s이고 최대 전송되는 패킷양도 4.53Mbps로 안정되게 Process bus 네트워크가 운영될 수 있는 것으로 나왔다.

표 2 및 그림 5은 VLAN 방식의 Process bus 네트

워크의 통신지연과 성능수준 분석 값을 테이블과 그래프를 통하여 나타낸 것이다.

Table 1. Result of performance analysis for unapplied VLAN

Queue size / Links (Packets/Mbps)	Max delay ( $\mu$ s)	Max L/T (Mbits/s)	Drop (Packets/s)
50 / 300	181	27	0
50 / 30	212	27	0
1,000 / 300	181	27	0
1,000 / 30	212	27	0

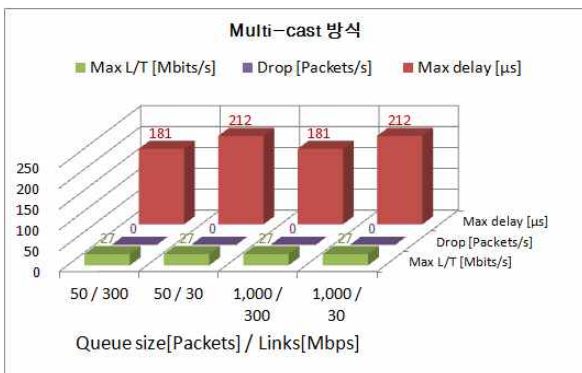


Fig. 4. Communication performance of process bus for unapplied VLAN

Table 2. Result of performance analysis for applied VLAN

Queue size / Links (Packets/Mbps)	Max delay ( $\mu$ s)	Max L/T (Mbits/s)	Drop (Packets/s)
50 / 300	34	4.5	0
50 / 30	61	4.5	0
1,000 / 300	34	4.5	0
1,000 / 30	61	4.5	0

결과 값에서 보는 바와 같이 최대 데이터 처리량은 VLAN 미적용 방식과 유사하게 통합 IED를 데이터 전송을 위한 Queue size와 Link 속도와는 무관한 것으로 나타났다. Packets의 Drop 값은 제로이며, 최대 지연 값은 Queue size와는 무관하고 Link 속도가

300Mbps 일 때가 30Mbps보다 약 2배 우수한 성능을 보이는 것으로 나타났다.

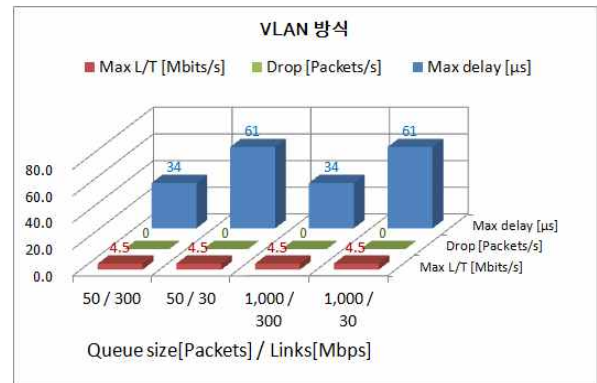


Fig. 5. Communication performance of process bus for applied VLAN

### 3. 결 론

시뮬레이션 결과 통합 IED의 Process bus에 VLAN 설정이 없을 경우 네트워크 패킷 손실이 없고 SV의 200 $\mu$ s 간격을 약간 상회하는 결과가 나왔으며 전송되는 최대 패킷양도 10/100 네트워크 스위치의 실제 전송 속도인 30Mbps에 거의 육박하는 것으로 나왔다. 반면 VLAN 설정을 할 경우 최대지연속도는 61 $\mu$ s이고 최대 전송되는 패킷양도 안정되게 Process bus 네트워크가 운영될 수 있는 것으로 확인되었다.

따라서 네트워크 분석결과와 통합 IED의 Process bus 네트워크 설계는 MU당 VLAN을 활용하는 것이 최적이므로 확인되었다.

### References

- [1] Yong-ho An, Byung-tae Jang, Nam-ho Lee, Jung-yeol Han, You-jin Lee, "Study on the Analysis of Communication Network and IED Modeling in IEC 61850 Digital Substation", KIEE, 2013.7.
- [2] Dong-uk Ham, Hyo-sik Yang, Nam-ho Lee, Jung-yeol Han "IEC61850 Data packet analysis tool and application", KIEE, 2013.7.
- [3] Seok-kon Kim, Yong-ho An, Nam-ho Lee, Jung-yeol Han, "Simulation Analysis for the Transmission Performance of a SV Data on the Process Level in IEC 61850 Digital Substation", KIEE, 2014.7.

◆ 저자소개 ◆



**김석근(金石坤)**  
1966년 3월 18일생. 1993년 창원대학교 공대 전자공학과 졸업. 2003년 충남대학교 전기공학과 졸업(석사). 1993년 한국전력공사 입사. 1997년~현재 한국전력공사 전력연구원 선임연구원(보호제어 자동화 기술분야). IEC/CISPR/B/WG2 전문위원.



**안용호(安勇豪)**  
1961년 7월 10일생. 1984년 인천대 전기공학과 졸업. 2000년 전북대 전기공학과 졸업(석사). 2013년 동 대학원 졸업(박사). 1987년 한국전력공사 입사. 1995년~현재 한국전력공사 전력연구원 책임연구원(디지털변전소시스템 엔지니어링, Process level OCT/VT 연구).



**장병태(張炳泰)**  
1964년 12월 23일생. 1990년 부산대 공대 전기공학과 졸업. 1999년 충남대 대학원 전기공학과 졸업(석사). 1992년~현재 한국전력공사 전력연구원 책임연구원. IEC TC57 WG10 위원. UCA IUG 위원.



**최종기(崔鐘基)**  
1969년 2월 1일생. 1993년 동국대 전기공학과 졸업. 1995년 홍익대 전기제어공학과 졸업(석사). 2007년 홍익대 전기공학과 졸업(박사). 현재 한국전력공사 전력연구원 책임연구원. 관심분야 : 전력설비 고장 및 접지해석, EMC/Surge 대책)



**이남호(李南鎬)**  
1973년 7월 26일생. 1998년 명지대 공대 전기공학과 졸업. 2001년 동 대학원 전기공학과 졸업(석사). 2011년 동 대학원 전기공학과 졸업(박사). 2004~2006년 LS산전(주) 전력연구소 주임. 현재 한국전력공사 전력연구원 선임연구원. IEC TC57WG10 위원. UCA IUG 위원.



**한정열(韓正烈)**  
1980년 2월 15일생. 2006년 전북대학교 전자정보통신공학부(전기전공) 졸업. 2012년 충남대학교 전기공학과 졸업(석사). 2006년~현재 한국전력공사 전력연구원 송변전연구소 일반연구원(디지털변전소 엔지니어링 및 EMC 환경특성 연구).



**이유진(李瑜珍)**  
1983년 4월 25일생. 2007년 성균관대학교 정보통신공학부 졸업. 2009년 동 대학원 전자전기컴퓨터 졸업(석사). 2011년 동 대학원 졸업(박사). 2010년 한국전력공사 전력연구원 입사. 2010년~현재 한국전력공사 전력연구원 선임보연구원(디지털 변전소 및 4세대 SCADA 연구분야).