

고장전류의 누적 에너지를 이용한 저압직류 배전계통의 고저항 지락고장 검출 알고리즘 개발

(Development of an Algorithm for Detecting High Impedance Fault in Low Voltage DC
Distribution System using Accumulated Energy of Fault Current)

오윤식* · 노철호 · 김두용 · 권기현 · 한 준 · 김철환**

(Yun-Sik Oh · Chul-Ho Noh · Doo-Ung Kim · Gi-Hyeon Gwon · Joon Han · Chul-Hwan Kim)

Abstract

Recently, new Low Voltage DC (LVDC) power distribution systems have been constantly researched as uses of DC in end-user equipment are increased. As in conventional AC distribution system, High Impedance Fault (HIF) which may cause a failure of protective relay can occur in LVDC distribution system as well. It, however, is hard to be detected since change in magnitude of current due to the fault is too small to detect the fault by the protective relay using overcurrent element. In order to solve the problem, this paper presents an algorithm for detecting HIF using accumulated energy in LVDC distribution system. Wavelet Singular Value Decomposition (WSVD) is used to extract abnormal high frequency components from fault current and accumulated energy of high frequency components is considered as the element to detect the fault. LVDC distribution system including AC/DC and DC/DC converter is modeled to verify the proposed algorithm using ElectroMagnetic Transient Program (EMTP) software. Simulation results considering various conditions show that the proposed algorithm can be utilized to effectively detect HIF.

Key Words : Accumulated Energy, EMTP, High Impedance Fault, LVDC Distribution System, WSVD

1. 서 론

최근 에너지의 효율성 개선 및 손실 저감을 위한 노력이 전 세계적으로 진행되고 있으며, DC 전력을 소비하는 디지털 부하의 급격한 증가와 DC 출력 기반 신재생에너지원의 수요가 점차 커져감에 따라 고객에 DC 전력을 직접적으로 공급해 줄 수 있는 전력계통에 대한 필요성이 커지고 있다[1]. 또한 전력변환기술의 발달에 따라 DC 전력의 승압 및 강압이 매우 용이해

* Main author : Ph.D course, College of Engineering, Sungkyunkwan University
** Corresponding author : Professor, College of Information and Communication Engineering, Sungkyunkwan University
Tel : 031-290-7124, Fax : 031-299-4137
E-mail : hmwkim@hanmail.net
Received : 2015. 1. 5
Accepted : 2015. 2. 27

졌으며, 이에 따라 DC 기반의 전력계통을 이용한 전력공급 시스템은 전력에너지의 효율성을 높이고 에너지 손실을 절감할 수 있는 하나의 해법으로 큰 각광을 받고 있다[2]. 하지만 차단기 동작 시 아크 소호 문제, 보호 계전기 및 보호 협조 시스템 구축 문제 등 보호 측면에서의 과제들이 여전히 남아있는 상태이다.

기존의 AC 배전계통에서와 마찬가지로 DC 배전계통 역시 고저항 지락고장으로 인한 문제를 겪을 수 있다. 고저항 지락고장은 높은 임피던스 성분으로 인해 매우 작은 고장전류를 야기하며, 이로 인해 과전류 요소를 이용하는 기존의 보호 계전기로는 고장 검출이 어렵다는 특징을 가진다[3-4]. 이러한 고저항 지락고장을 검출하기 위해 많은 연구자들이 검출 알고리즘을 개발하였으나[5-6], 이들은 대부분 AC 전력계통을 대상으로 하였으며 DC 전력계통을 대상으로 한 검출 알고리즘 개발은 미미한 실정이다.

본 논문에서는 저압직류 배전계통에서 발생하는 고저항 지락고장을 효과적으로 검출하기 위한 알고리즘을 제안하였다. 고장 검출을 위해 고장전류의 누적 에너지를 이용하였으며, 고장전류의 고조파 성분 추출을 위해 웨이블릿 특이값 분해(Wavelet Singular Value Decomposition, WSVD) 신호처리 기법을 사용하였다. 개발된 알고리즘의 검증은 위해 ElectroMagnetic Transient Program (EMTP)를 이용하여 저압직류 배전계통을 모델링하였으며, EMTP/MODELS를 이용하여 모델링 된 DC trolley 계통 기반의 고저항 아크 모델을 적용하였다.

2. 고저항 지락고장

2.1 고저항 지락고장의 특성

기존 AC 배전계통에서의 고저항 지락고장은 매우 큰 고장 임피던스로 인해 고장전류의 크기가 정상전류의 크기에 비해 큰 차이가 없기 때문에 기존의 과전류 요소를 이용한 보호 방식으로는 검출이 어렵다. 새로운 DC 배전계통에서도 이러한 특성은 동일하며, 새로운 계통의 보호를 위한 보호 계전기 알고리즘 개발 시 낮은 고장 임피던스를 가지는 일반적인 고장뿐만

아니라 고저항 지락고장에 대한 보호 대책 또한 구비되어야 한다.

고저항 지락고장의 주요 특징 중 하나는 아크를 동반한다는 것이다. 아크 현상은 에너지 전위가 매우 높은 도체와 그렇지 않은 다른 물체가 서로 가까워질 때 발생하는 현상으로 랜덤한 성질로 인해 오랜 시간동안 지속될 수 있다[7]. 본 논문에서는 이러한 아크의 비선형적인 특성을 이용하여 고장 검출 알고리즘을 개발하였다.

2.2 EMTP/MODELS를 이용한 고저항 지락고장 아크 모델링

AC 전력계통에서의 고저항 지락고장으로 인한 아크 발생 모델은 많은 연구자들에 의해 개발되었지만[8-10], DC 기반의 전력계통을 대상으로 한 고저항 지락고장 아크 모델의 연구는 미미한 실정이다. 본 논문에서는 모의 계통과 동일하게 저압의 전압레벨을 갖는 DC trolley 계통을 대상으로 개발된 아크 모델[11]을 사용하였다. [11]에서 제시한 모델은 결정론적 관점에서 아크전류를 분석한 모델로써, 실험실에서 수행된 관측 결과에 근거하여 식 (1)과 같이 아크전류 실험식을 도출하였다. 식 (1)은 아크의 반복되는 소호 및 재점호 특성을 반영하기 위해 $(2n\pi + \pi/3 < \omega t < 2n\pi + 2\pi/3)$ 범위에서만 적용된다[11].

$$i_{j+1} = i_j - \frac{Ri_k + \frac{k}{i_j^{1.2}} + 35 - V_{DC} \times \sin \omega t}{R - \frac{1.2k}{i_j^{2.2}}} \quad (1)$$

- 여기서 i : 아크전류(A)
- R : 등가저항(Ω)
- k : 아크상수
- VDC : 공칭전압(V)

본 논문에서는 사용자 정의 모델 구축을 위해 EMTP내에서 제공되는 기술 언어인 MODELS를 이용하여 DC 배전계통에서의 고저항 지락고장 아크를

모델링하였다. 그림 1은 모델링 된 아크 모델의 데이터 입력창을 보여주며, 그림 2는 아크 모델링 결과를 나타낸다. 아크 전류의 크기는 앞선 식 (1)의 변수들 (k, R, VDC)에 따라 달라지며, 그림 2에서 나타난 아크전류를 통해 알 수 있듯이 아크전류는 소호와 재점호를 반복하며 지속된다.

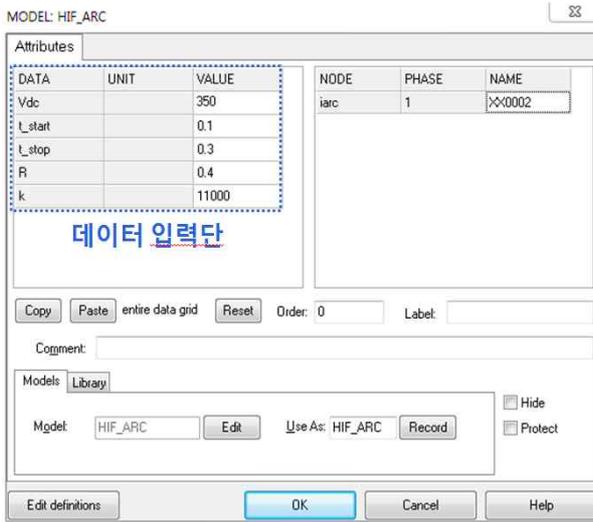


그림 1. 고저항 지락고장 아크 모델의 데이터 입력창
Fig. 1. Data input window of HIF arc model

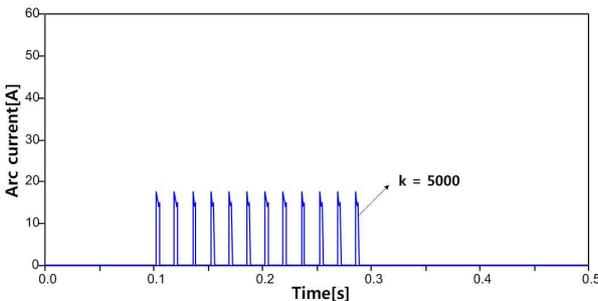


그림 2. EMTP/MODELS를 이용한 아크 모델링 결과
Fig. 2. Result of arc modeling using EMTP/MODELS

3. WSVD를 이용한 고장전류 신호처리

3.1 웨이블릿 변환 (WT)

신호처리 기법 중 하나인 웨이블릿 변환은 원 신호

로부터 시간과 주파수 정보를 동시에 추출 가능한 장점이 존재하여 전력계통 분야에 널리 사용되고 있으며, 계통으로부터 취득되는 정보들이 디지털화됨에 따라 이산 웨이블릿 변환(Discrete Wavelet Transform, DWT)의 형태로 주로 사용된다[12-13]. 한 신호의 이산 웨이블릿 변환은 아래의 식 (2)와 같이 정의되며, 원 신호는 고역통과 필터 및 저역통과 필터 성분에 의해 분석되어 근사계수(a1)와 상세계수(d1)로 분리된다.

$$DWT(m,n) = \frac{1}{\sqrt{a_0^m}} \sum_{k=1}^N x[k] \cdot \psi \left[\frac{k - na_0^m b_0}{a_0^m} \right] \quad (2)$$

여기서 $\psi[k]$ 는 모함수이며 a_0^m 과 $na_0^m b_0$ 는 각각 스케일 파라미터 및 $\psi[k]$ 의 시간이동을 의미한다.

본 논문에서는 모함수로 Daubechies 4를 선택하였으며, 계산의 복잡성을 줄이기 위해 Level 1의 DWT를 이용하였다.

3.2 웨이블릿 특이값 분해 (WSVD)

WSVD는 WT와 Singular Value Decomposition (SVD)의 혼합형태로 WT를 통해 변환된 신호를 SVD를 이용하여 대수적인 특징을 추출함으로써 이상신호를 더욱더 정확하게 분석하기 위해 사용된다[14].

n의 moving window 크기를 갖는 DWT를 통해 추출된 a1과 d1은 SVD 처리의 대상이 되며, Singular value of Approximation(SA)와 Sum of the absolute value of Detail(SD)는 아래의 식들을 통해 계산된다. 계산된 SA와 SD는 각각 원 신호의 고주파수 성분과 저주파수 성분을 포함한다.

$$SA = SVD(a1 [i, 1 : n]) \quad (3)$$

$$SD1 [i] = \sum_{k=1+(l_f-2)}^{n-(l_f-2)} |d1 [i, k]| \quad (4)$$

$$SD [i] = \sum_{k=i-n+1}^i SD1 [i] \quad (5)$$

여기서 i 는 moving window의 샘플링 시작 시간이며 lf 는 모함수에 따른 필터 크기를 의미한다. 본 논문에서 moving window와 필터의 크기는 각각 24와 8로 결정되었다.

4. 고저항 지락고장 검출 기법

본 논문에서는 앞선 3절에서 논의된 WSVD 신호처리 기법을 이용하여 고장전류의 고주파수 성분을 추출하고 추출된 성분의 누적 에너지를 이용한 고저항 지락고장 검출 기법을 제안한다.

4.1 고장전류의 누적 에너지

앞서 논의된 것과 같이, 고저항 지락고장은 고주파수 성분을 포함한 아크를 동반한다. 따라서 이를 이용한 고장 검출이 가능하다.

그림 3 및 그림 4는 각각 고저항 지락고장 시 발생하는 고장전류와 그의 WSVD 결과를 나타낸다. 그림 4에서 확인할 수 있듯이, 고장 발생 이후 고주파수 성분을 나타내는 SD의 값이 발생하며 이는 정상상태와의 구분을 위한 요소로 사용될 수 있다. 하지만 갑작스러운 부하 투입 및 변동과 같은 정상상태 이벤트가 발생할 경우 또한 순간적으로 SD의 값이 나타날 수 있기 때문에 이를 방지하기 위해 고장전류 고주파수 성분의 누적 에너지를 이용하였다.

고저항 지락고장 시 발생하는 아크는 고장이 제거될 때까지 소호와 재점호를 반복한다. 따라서 그림 5 및 6과 같이 아크 재점호 시에 발생하는 SD를 제곱연산을 통해 에너지 형태로 변환(E_{SD})하여 누적(AE_{SD})시킨다면 고장이 제거되기 전까지 에너지가 꾸준히 증가할 것이다. 반면 순간적인 부하 투입 및 변동의 경우 고주파수 성분이 순간적으로 발생하였다가 사라지며 만일 부하가 반복적으로 변동하더라도 발생하는 고주파수 성분의 에너지는 크지 않다. 따라서 일정한 간격으로 누적된 에너지를 리셋함으로써 계전기의 오동작 가능성을 줄일 수 있다.

4.2 누적 에너지를 이용한 고저항 지락고장 검출 알고리즘

그림 7은 누적 에너지를 이용한 고저항 지락고장 검출 알고리즘을 나타낸다. 알고리즘은 기존 AC 배전계통에 주로 사용되는 과전류 계전기의 보호 알고리즘에 고저항 지락고장 검출부를 결합한 형태로, 그림 7에서 확인할 수 있듯이 계전기가 취득한 전류의 정보를 통해 1차적으로 낮은 고장 임피던스를 갖는 일반고장을 검출한다(한계값: α). 만일 일반 고장에 대해 과전류 계전기가 동작하지 않을 경우 그림 8에 나타난 신호처리 과정을 통해 누적 에너지를 계산한 이후 누적 에너지 값이 한계값 γ 를 초과할 경우 이를 고장으로

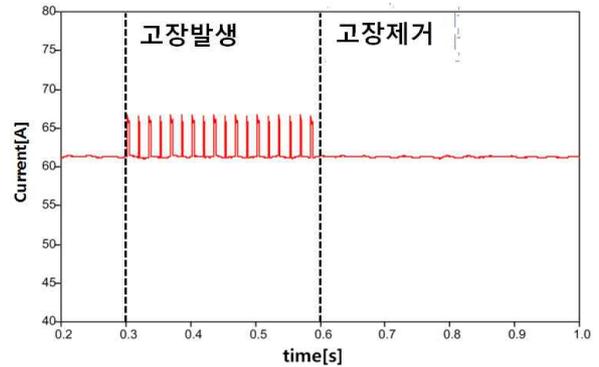


그림 3. 고저항 지락고장 시 고장전류
Fig. 3. Fault current when HIF occurs

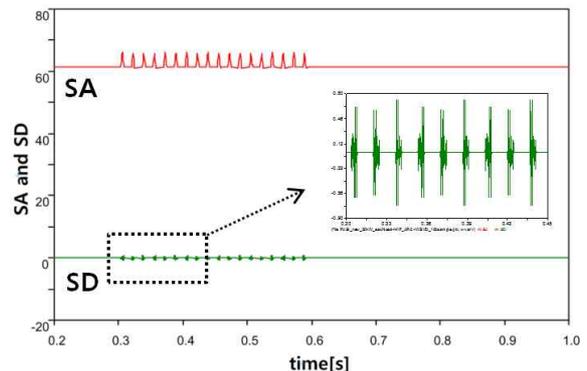


그림 4. 고저항 지락고장 시 고장전류의 WSVD 결과
Fig. 4. WSVD result of fault current when HIF occurs

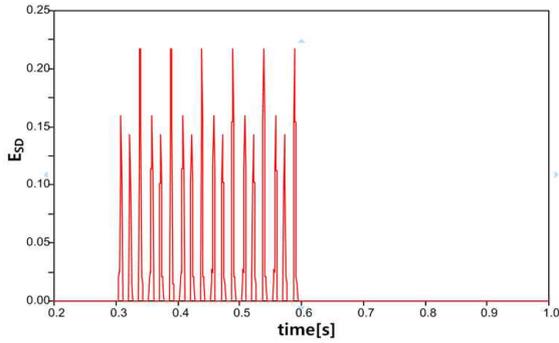


그림 5. SD의 에너지(E_{SD})
Fig. 5. Energy of SD(E_{SD})

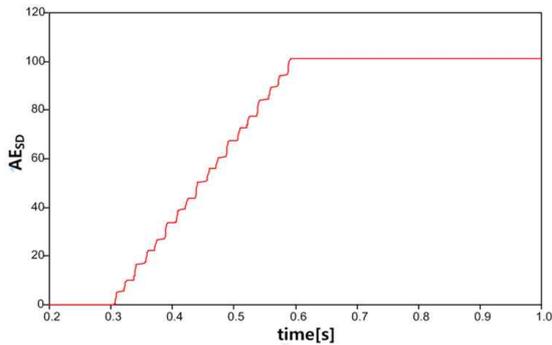


그림 6. 누적 에너지(AE_{SD})
Fig. 6. Accumulated energy(AE_{SD})

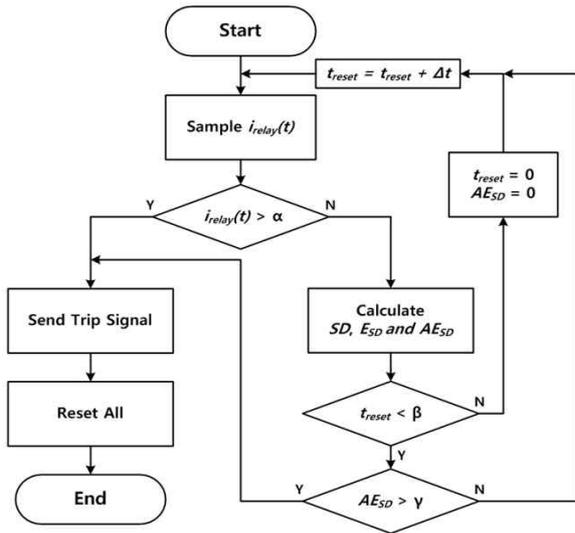


그림 7. 누적 에너지를 이용한 고저항 지락고장 검출 알고리즘
Fig. 7. Algorithm for detecting HIF using accumulated energy

로 판별하고 차단기의 트립을 명령한다. 또한 앞선 절에서 논의된 것과 같이 정상상태 이벤트에서 축적된 에너지를 일정 시간(β) 뒤 리셋함으로써 정상상태 이벤트 시의 반복된 에너지 누적으로 인한 계전기의 오동작을 방지할 수 있다.

본 논문에서는 참고문헌 [11]에 제시된 아크상수 ($k = 11000$)를 기준으로 20% 오차범위에 대한 아크전류 변동 범위를 고려하여 알고리즘 내에서 사용되는 정정값을 선정하였으며 선정된 정정값은 다음과 같다.

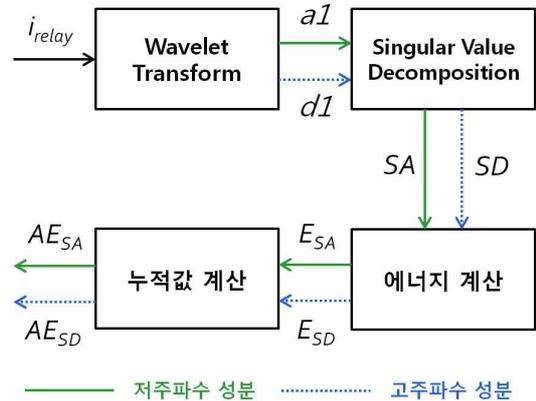


그림 8. 신호처리 과정
Fig. 8. Procedure of signal processing

- α : 500(A)
- β : 0.1(s)
- γ : 15

5. 시뮬레이션

5.1 시뮬레이션 계통

본 논문에서 개발된 고저항 지락고장 검출 알고리즘을 검증하기 위해 EMTP를 이용하여 그림 9와 같은 시뮬레이션 계통을 모델링하였다. 모델링된 계통은 양극성 LVDC 배전계통으로 AC/DC 컨버터를 통해 DC 1500V를 생성하며, DC/DC 컨버터를 통해 이를 380V로 강압하여 각 부하들에 전력을 공급한다. 주 선로의 길이는 5km이며, 총 부하량은 160kW로 가정하였다. 개발된 알고리즘을 적용한 보호 계전기는

AC/DC 컨버터 출력단에 설치되며 고장 검출 시 출력단에 설치된 회로 차단기의 트립을 명령한다. 계전기의 샘플링 주파수는 10kHz이며, 이는 교류 60Hz를 기준으로 할 때 166samples/cycle에 해당한다. 이는 수백 samples/cycle 이상을 보장하는 고성능 디지털 계전기를 통해 구현이 가능할 뿐만 아니라 샘플링 주파수 약 10배 더 낮추더라도 대부분의 고조파 성분이 포함된 10차 이하의 고조파 성분 분석이 가능하다.

5.2 시뮬레이션 조건

본 논문에서는 다양한 조건을 고려한 시뮬레이션을 수행하였으며, 계통에서 발생하는 이벤트에 따라 시뮬레이션 case를 표 1과 같이 구분하였다. case 3과 4의

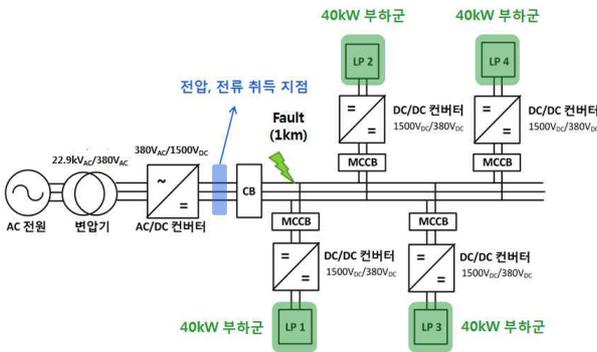


그림 9. 시뮬레이션 계통
Fig. 9. Simulation system

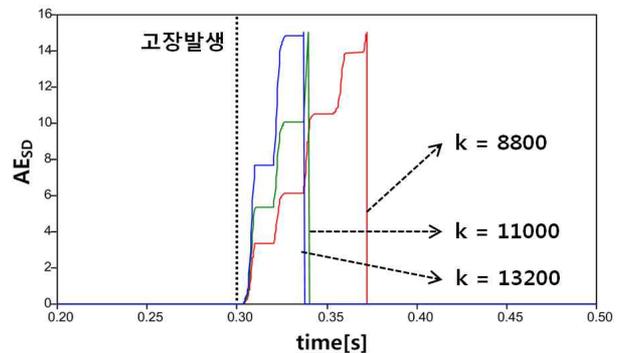
표 1. 다양한 조건에 따른 시뮬레이션 case
Table 1. Simulation case according to various conditions

Case No.	이벤트	발생순서 및 시간	기타
1	고저항 지락고장	0.3s	고장저항 : 가변저항
2	저저항 지락고장	0.3s	고장저항 : 0.1Ω
3	연속적 부하투입 및 제거(Slow)	0.3s → 0.5s → 0.7s → 0.9s	느린 투입 및 제거 (4회 반복)
4	연속적 부하투입 및 제거(Fast)	0.3s → 0.302s → 0.304s → 0.306s	빠른 투입 및 제거 (4회 반복)

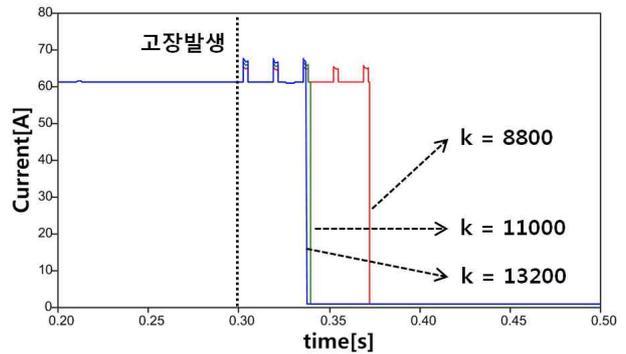
부하투입 및 제거량은 20kW로 전체 부하량의 12.5%이며, case 4는 누적 에너지가 리셋되기 이전에 부하투입 및 제거 이벤트가 모두 발생하는 경우이다.

5.3 시뮬레이션 결과

그림 10은 case 1에 대한 누적 에너지 및 계전기 입력 전류를 나타낸 결과이다. 고장발생 이후 고주파수 성분의 에너지가 아크의 재점화 시점에 맞춰 누적되기 시작한다. 이후 누적 에너지가 15로 설정된 정정값(γ)을 초과하는 순간 누적 에너지는 0으로 리셋되며, 계전기는 차단기에 트립을 명령한다. 따라서 그림 10(b)에서 나타난 것과 같이 전류는 0으로 떨어지게 되며 이를 통해 고저항 지락고장 시에도 수 cycle 이내에 수행되는 정확한 차단기 동작으로 인해 안전한 계통운영이 가능함을 알 수 있다.



(a) 누적 에너지(AE_{Sd})



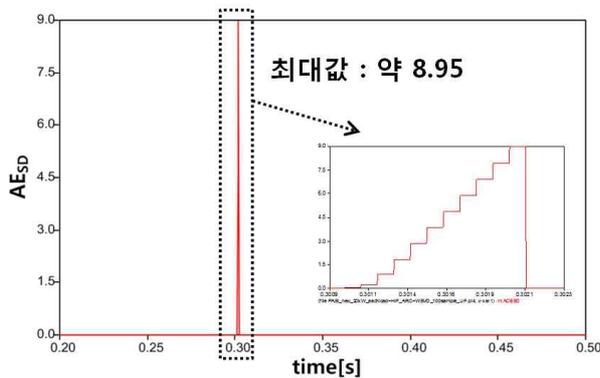
(b) 계전기 입력전류

그림 10. 시뮬레이션 결과 - case 1
Fig. 10. Simulation result - case 1

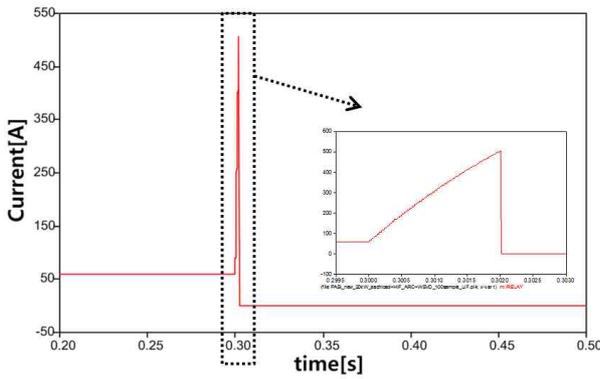
고저항 지락고장 시 차단기 동작 시간은 표 2에 나타난 결과와 같이 아크상수에 영향을 받는다. 아크상수가 증가할수록 아크전류의 크기 또한 증가하며, 이는 에너지의 누적 속도를 높이기 때문에 계전기가 동작하는 시간 또한 빨라진다. 따라서 아크 현상이 심하게 발생하는 고장에 대해 빠른 차단기 동작을 통해 계통을 안전하게 보호할 수 있다.

표 2. 'k'에 따른 차단기 동작 시간
Table 2. Operating time of circuit breaker according to 'k'

k	8800	11000	13200
차단기 동작 시간(s)	0.0720	0.0396	0.0370
차단기 동작 시간(cycle)	4.32	2.38	2.22



(a) 누적 에너지(AEsp)

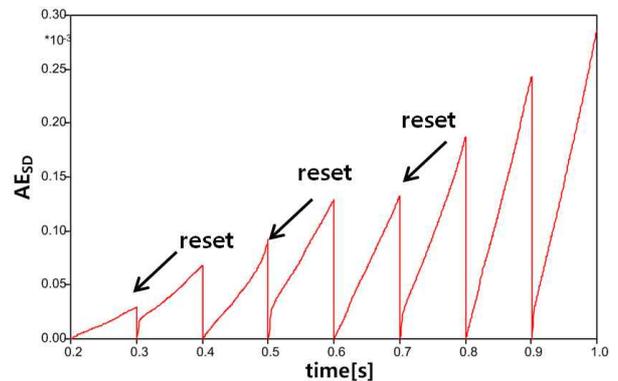


(b) 계전기 입력전류

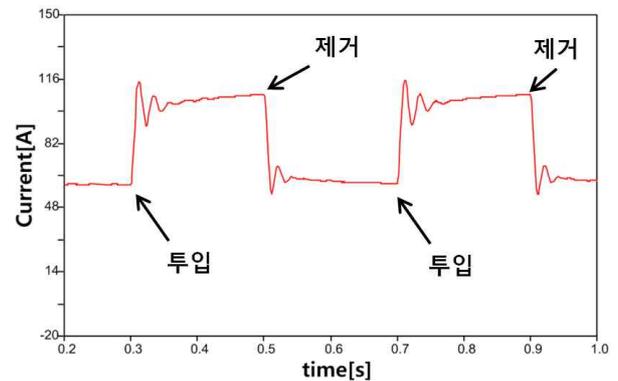
그림 11. 시뮬레이션 결과 - case 2
Fig. 11. Simulation result - case 2

그림 11은 case 2에 대한 시뮬레이션 결과를 나타낸다. 결과로부터 알 수 있듯이, 누적 에너지가 정정값을 넘지 않음에도 불구하고 계전기에 통합된 순시 과전류 요소가 동작하여 차단기를 트립시킨다. 이를 통해 본 논문에서 제안하는 고저항 지락고장 검출 알고리즘과 기존의 순시 과전류 요소를 이용한 알고리즘의 통합운영이 안정적으로 수행됨을 알 수 있다.

그림 12와 13은 각각 case 3과 4의 시뮬레이션 결과를 나타낸다. case 3과 4는 개발된 알고리즘의 정상상태 이벤트에 대한 오동작 여부를 확인하기 위해 설정되었으며 느린 부하 투입 및 제거(case 3)와 빠른 부하 투입 및 제거(case 4)로 구분된다. 그림 12에 나타난 결과로부터 알 수 있듯이, 부하의 투입 및 제거 시 작은 양의 에너지가 누적되지만 일정 시간(β) 이후 누적



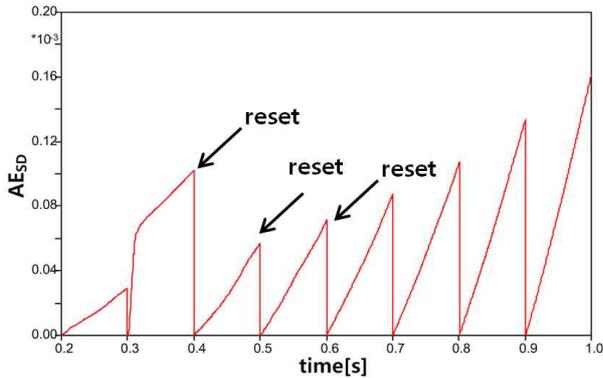
(a) 누적 에너지(AEsp)



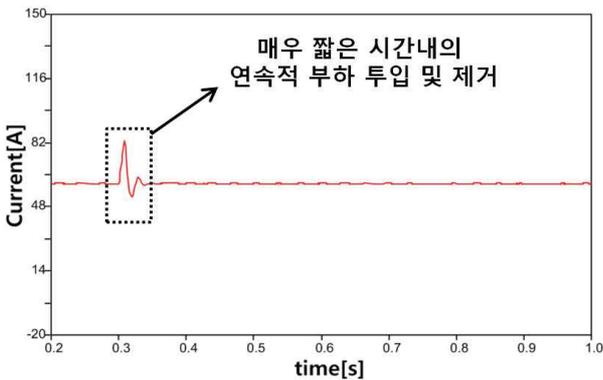
(b) 계전기 입력전류

그림 12. 시뮬레이션 결과 - case 3
Fig. 12. Simulation result - case 3

에너지를 리셋함으로써 부하 투입과 같은 정상상태 이벤트로 인한 계전기의 오동작을 막을 수 있다. 또한 정상상태 이벤트 시 누적되는 에너지의 양이 매우 작기 때문에 case 4와 같이 리셋 시간 이전에 발생하는 다수의 이벤트에도 오동작하지 않는 강인함을 확인할 수 있다.



(a) 누적 에너지(AEsp)



(b) 계전기 입력전류

그림 13. 시뮬레이션 결과 - case 4
Fig. 13. Simulation result - case 4

6. 결 론

본 논문에서는 기존의 과전류 요소로 검출이 어려운 고저항 지락고장에 대한 검출 알고리즘을 제안하였다. EMTP를 이용하여 모델링된 LVDC 배전계통에서 DC trolley 계통을 대상으로 개발된 아크 모델을 적용함으로써 제안된 고장 검출 알고리즘의 성능을 평가하였다. 시뮬레이션 결과를 통해 제안된 고장 검출 알

고리즘이 다양한 아크상수를 갖는 고저항 지락고장들을 성공적으로 검출함을 확인하였을 뿐만 아니라 기존의 순시 과전류 요소를 갖는 계전기와의 효율적인 통합운영 또한 검증하였다. 또한 누적 에너지의 리셋 개념을 도입함으로써 갑작스러운 부하 투입 및 제거와 같은 정상상태 이벤트에도 오동작하지 않음을 확인하였다.

향후 많은 연구 및 검증 결과들을 토대로 LVDC 배전계통이 건설되어 상용 운전될 것으로 예측되며, 본 논문에서 제안한 보호 계전기 알고리즘을 LVDC 배전계통에 적용함으로써 기존 AC 배전계통에 존재하던 고저항 지락고장으로 인한 문제점을 효율적으로 해결할 수 있을 것으로 예상된다.

감사의 글

본 연구는 2013년도 산업통상자원부의 재원으로 한국에너지기술연구원(KETEP)의 지원을 받아 수행한 연구과제(No. 20131010501750)입니다.

References

- [1] D. Salomonsson and A. Sannino, "Low-voltage dc distribution system for commercial power systems with sensitive electronic loads," IEEE Transaction on Power Delivery, vol. 22, no.3, pp. 1620-1627, Jul. 2007.
- [2] D. Nilsson and A. Sannino, "Efficiency analysis of low- and medium-voltage dc distribution systems," IEEE PES General Meeting, 2004.
- [3] Detection of High Impedance Faults, Power Technologies Inc., EPRI Report EL-2413, Jun. 1982.
- [4] A. Mamishev et al., "Analysis of high impedance faults using fractal techniques", IEEE Transactions on Power System, vol. 11, no. 1, pp. 435-440, Feb. 1996.
- [5] C. H. Kim et al., "A Novel Fault-Detection Technique of High-Impedance Arcing Faults in Transmission Lines using the Wavelet Transform", IEEE Transactions on Power Delivery, vol. 17, no. 4, pp. 921-929, Oct., 2002.
- [6] Suresh Gautam et al., "Detection of High Impedance Fault in Power Distribution Systems using Mathematical Morphology", IEEE Transactions on Power Systems, vol. 28, no. 2, pp. 1226-1234, May, 2013.
- [7] Hyun Kim, Chul-Hwan Kim, "High Impedance Fault Detection using Wavelet Transform", vol. 48A, no. 12, pp. 1492-1497, Dec., 1999.
- [8] Detection of Arcing Faults on Distribution Feeders, Texas A&M Univ., EPRI Report EL-2757, Dec., 1982.

- [9] N. Elkalashy et al., "DWT-based detection and transient power direction-based location of high-impedance faults due to leaning trees in unearthed MV network", IEEE Transactions on Power Delivery, vol. 23, no. 1, pp. 94-101, Jan. 2008.
- [10] M. F. Akorede and J. Katende, "Wavelet transform based algorithm for high-impedance faults detection in distribution feeders", Eur. J. Sci. Res., vol. 41, no. 2, pp. 238-248, 2010.
- [11] New Insight into the Detection of High-Impedance Arcing Faults on DC Trolley Systems, IEEE Transactions on Industry Applications, vol 35, no. 5, September, 1999.
- [12] Zhengyou H., Xian W., Qingquan Q., "Automatic Fault Detection for Power System using Wavelet Singular Entropy", 2004 International Conference on Intelligent Mechatronics and Automation, pp. 433-437, Aug. 2004.
- [13] Kim, C. H., and Aggarwal, R., "Wavelet transforms in Power Systems," IEE Power Engineering Journal vol. 15, pp. 193-202, 2001.
- [14] V. C. Klema, A. J. Laub, "The singular value decomposition: Its computation and some applications," IEEE Trans. Autom. Control, vol. AC-25, no. 2, pp. 164 - 176, Apr. 1980.



노철호(盧哲鎬)

1987년 12월 19일생. 2013년 성균관대 정보통신공학부 졸업. 2013~ 동 대학원 정보통신대학 석박통합과정.



김두용(金杜雄)

1986년 9월 8일생. 2012년 성균관대 정보통신공학부 졸업. 2012년~현재 동 대학원 정보통신대학 석·박사통합과정.



권기현(權起賢)

1985년 9월 3일생. 2012년 성균관대 정보통신공학부 졸업. 2014년 동 대학원 정보통신대학 졸업(석사). 2014년~현재 동 대학원 정보통신대학 박사과정.



한 준(韓 準)

1986년 2월 7일생. 2011년 순천향대 정보통신공학부 졸업. 2013년 성균관대 정보통신대학 졸업(석사). 2013년~현재 동 대학원 정보통신대학 박사과정.



김철환(金喆煥)

1961년 1월 10일생. 1982년 성균관대 전기공학과 졸업. 1990년 동 대학원 전기공학과 졸업(박사). 현재 성균관대 정보통신대학 교수. 전력IT인력양성센터 센터장.

◇ 저자소개 ◇



오윤식(吳潤植)

1987년 7월 10일생. 2011년 성균관대 정보통신공학부 졸업. 2013년 동 대학원 정보통신대학 졸업(석사). 2013년~현재 동 대학원 정보통신대학 박사과정.