

Ka 대역 위성통신 하향 링크를 위한 GaN 전력증폭기 집적회로

지흥구^{1*}

¹한국전자통신연구원

GaN HPA Monolithic Microwave Integrated Circuit for Ka band Satellite Down link Payload

Hong-Gu Ji^{1*}

¹ETRI (Electronics and Telecommunications Research Institute)

요약 본 논문은 Ka대역 위성통신 탑재체의 하향링크대역인 주파수 19.5 GHz ~ 22 GHz대역에서 사용가능한 8W 급 전력증폭기를 3단으로 설계 및 제작하여 특성 평가한 과정을 기술하였다. 제작된 전력증폭기 GaN MMIC는 3단으로 구성된 HEMT(High Electron Mobility Transistor)들로 이루어 졌으며 증폭기의 첫 번째단 게이트 폭은 $8 \times 50 \times 2 \mu\text{m}$, 두 번째단 게이트 폭은 $8 \times 50 \times 4 \mu\text{m}$, 마지막단인 출력단의 게이트 폭은 $8 \times 50 \times 8 \mu\text{m}$ 의 구조로 이루어 졌다. 0.15 μm GaN 공정으로 제작된 전력증폭기 MMIC의 사이즈는 $3,400 \times 3,200 \mu\text{m}^2$ 이고 주파수 19.5 GHz ~ 22 GHz대역에서 입력 전압 20 V 일 때, 소신호 및 대신호 측정 결과 소신호 이득 29.6 dB 이상, 입력정합 최소 -8.2 dB, 출력정합 -9.7 dB, 최소 39.1 dBm의 출력전력, 최소 25.3 %의 전력 부가 효율을 나타내었다. 따라서 설계 및 제작된 전력증폭기 MMIC는 Ka대역 위성통신 탑재체의 하향링크에 사용이 가능할 것으로 판단된다.

Abstract In this paper presents the design and demonstrate 8 W 3-stage HPA(High Power Amplifier) MMIC(Monolithic Microwave Integrated Circuits) for Ka-band down link satellite communications payload system at 19.5 GHz ~ 22 GHz frequency band. The HPA MMIC consist of 3-stage GaN HEMT(Hight Electron Mobility Transistors). The gate periphery of 1st stage, 2nd stage and output stage is determined $8 \times 50 \times 2 \mu\text{m}$, $8 \times 50 \times 4 \mu\text{m}$ and $8 \times 50 \times 8 \mu\text{m}$, respectively. The fabricated HPA MMIC shows size $3,400 \times 3,200 \mu\text{m}^2$, small signal gain over 29.6 dB, input matching -8.2 dB, output matching -9.7 dB, output power 39.1 dBm and PAE 25.3 % by using 0.15 μm GaN technology at 20 V supply voltage in 19.5~22 GHz frequency band. Therefore, this HPA MMIC is believed to be adaptable Ka-band satellite communication payloads down link system.

Keywords : GaN, MMIC, Ka-band, HPA, Payload

1. 서론

현대 위성통신 주파수는 점차 많은 데이터양과 주파수 활용 문제로 인하여 Ka 대역인 초고주파 대역까지 사용하게 되었다. 일반적인 Ka대역 위성의 지상국에서 위성으로 통신하는 상향 링크 주파수는 Ka대역을 사용하며 위성에서 지상국으로 통신하는 하향 링크 주파수는 K대역을 사용하고 있다. 현재 우리나라에서 운영하고 있는 Ka 대역 위성인 천리안 위성은 30 GHz 대역의 상

향 링크 수신 신호를 3.4 GHz 의 IF(Intermediate Frequency) 신호로 변환한 뒤 위성 스위칭 기능을 수행한 후 20 GHz 대역의 하향 링크 신호로 변환하여 지상으로 송신 한다.^[1] 다음 Fig. 1은 천리안 위성의 통신탑재체 채널 주파수 및 편파를 도식한 그림이다.

GaN(Gallium Nitride)은 넓은 Eg(Energy band gap)을 갖는 소자로 현재 고주파용으로 많이 쓰이는 GaAs(Gallium Arsenide) 보다 Eg가 약 2.5배 높아 높은 동작 전압을 견딜 수 있으며 단위면적당 전력밀도가 높

*Corresponding Author : Hong-Gu Ji(ETRI)

Tel: +82-42-860-5579 email: hkji@etri.re.kr

Received October 16, 2015

Accepted December 4, 2015

Revised (1st November 6, 2015, 2nd November 18, 2015, 3rd November 23, 2015)

Published December 31, 2015

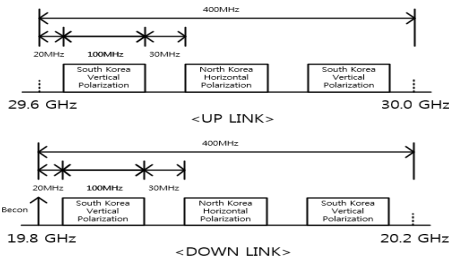


Fig. 1. The frequency band of Chollian Payload[1]

아 효율이 우수하고 열전달 특성 또한 우수하여 작은 면적으로 높은 전력을 증폭 할 수 있어 경량화와 소형화가 큰 이슈인 항공 및 위성 분야의 전력 소자 및 전력증폭기 집적회로에 대한 연구가 활발히 진행되고 있다.^[2] Table 1은 각 반도체 물질의 특성을 표시 하였다.

Table 1. Electric Properties of Semiconductor Materials

	Si	GaAs	InP	SiC	GaN
Bandgap (eV)	1.1	1.42	1.35	3.26	3.49
Electron mobility (cm ² /Vs)	1,500	8,500	10,000	700	900
Peak electron velocity (×10 ⁷ cm/s)	1	2.1	2.3	2	2.7
2DEG sheet electron density (cm ⁻²)	-	<4×10 ¹²	<4×10 ¹²	-	20×10 ¹²
Critical breakdown field (MV/cm)	0.3	0.4	0.5	2	3.3
Thermal conductivity (W/cm-K)	1.5	0.5	0.7	4.5	>1.7
Relative dielectric constant (εr)	11.8	12.8	12.5	10	9.0

따라서 본 논문에서는 Ka 대역 위성 통신 탑재체의 하향 링크에 사용 가능한 8 W급, 이득 30 dB, 주파수 19.5 ~ 22 GHz 대역의 전력증폭기 MMIC(Monolithic Microwave Integrated Circuits)를 게이트 폭 0.15 μm인 상용 파운드리 GaN 공정을 이용하여 설계하고 제작하여 특성 평가한 내용을 기술하고자 한다.

2. 설계

2.1 소자 분석

본 논문은 상용 파운드리 회사인 미국 TriQuint사의 GaN 0.15 μm 공정을 사용하여 설계되었다. 먼저 파운드리 회사에서 제공하는 단위 소자의 안정도를 개선하기

위한 RC 병렬회로를 사용하여 안정도 개선과 이득 평탄도 개선하였다. 이러한 안정화 회로는 주파수별 임피던스 차이를 이용하여 저주파 발진을 방지하는 것으로 높은 주파수 성분의 신호는 커패시터를 통하여 지나가고 낮은 주파수 신호는 저항을 지나가게 하여 소자의 안정도를 향상시킨다. 본 논문에 사용된 안정화 회로는 160Ω 저항 두 개와 0.6 pF MIM(Metal-Insulator-Metal) 커패시터를 병렬로 사용하였다.

$$P_{unit} + 10 \times \log(N_{out}) \geq P_{hpa} + Loss \quad (식1)$$

Where, $Loss = Loss_{out} + Loss_{proce} + Loss_{temp}$
 $Loss_{out}$: Loss of output stage
 $Loss_{proce}$: Loss of process variation
 $Loss_{temp}$: Loss of Temperature variation
 P_{unit} : Power of unit device
 N_{out} : No. of output satge device
 P_{hpa} : Power of HPA

전력증폭기를 설계하는 두 번째 단계는 증폭기의 단위소자의 게이트 사이즈와 증폭기 구조를 결정하는 것이다. 전력증폭기 MMIC의 경우 일반적으로 상용 파운드리 회사에서 제공해주는 단위 소자 하나의 출력전력이 전력증폭기 MMIC의 출력전력 보다 작다. 따라서 단위소자를 병렬로 전력 합성해야만 전력증폭기 MMIC의 요구규격을 만족할 수 있다. 특히, 출력단 단위 소자의 경우 출력 전력 및 단위 소자의 개수는 (식1)로부터 구할 수 있다. 본 논문의 MMIC 요구 출력전력은 8 W임으로 약 39 dBm이다. 따라서 $Loss_{out}$ 을 0.5 dB, $Loss_{proce}$ 을 0.5 dB, $Loss_{temp}$ 을 0.5 dB, N_{out} 이 8개라고 가정하면 단위 소자의 출력은 32 dBm 이상 이어야 한다.

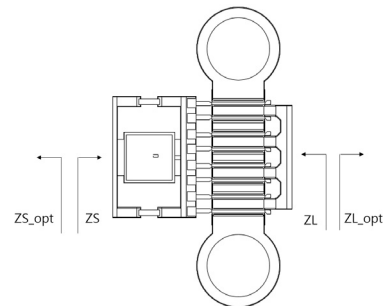


Fig. 2. The Layout of 8×50um FET with Stabilized RC Circuits

Fig. 2는 RC 병렬 회로와 연결된 TriQuint사의 게이트 면적 $8 \times 50 \text{ um}$ FET(Field Effect Transistor) 레이아웃이다. 정확한 설계를 위하여 $8 \times 50 \text{ um}$ 소자의 입력 임피던스(ZS)와 출력 임피던스(ZL)의 최대 출력을 Loadpull 시뮬레이션을 통하여 Fig. 3과 같이 확인하였다. 이때 주파수는 22 GHz에서 시행 하였으며 시뮬레이션 결과 입력 임피던스(ZS) $4.553+j23.581 \text{ } \Omega$, 출력 임피던스(ZL) $32.079+j48.626 \text{ } \Omega$ 일 때 최대 출력 32.2 dBm의 특성을 나타 내어 전력증폭기 MMIC의 요구 규격에 적합함을 확인하였다.

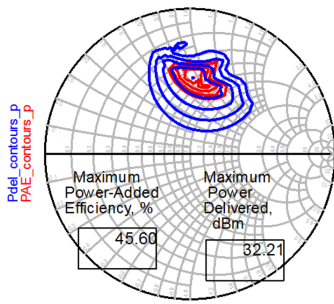


Fig. 3. The Loadpull Simulation Results of $8 \times 50 \text{ um}$ FET with Stabilized circuits

2.2 회로 설계

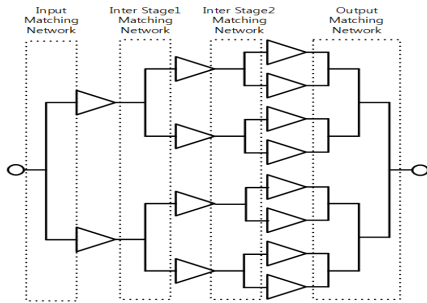


Fig. 4. The Structure Design of HPA MMIC

앞 절에서 $8 \times 50 \text{ um}$ 단위 소자의 최종 출력이 32.2 dBm 임으로 8개를 전력 합성하여야만 39 dBm인 최종 목표를 만족함을 확인하였다. 따라서 전체 증폭기 구조는 충분한 이득을 갖도록 Fig. 4와 같이 $8 \times 50 \text{ um}$ 단위 소자를 입력단에 두 개, 중간단에 4개, 출력단에 8개를 배치한 3단 증폭기로 구성 하였으며 출력단 임피던스 정합 회로는 전력 손실을 최소화 하고 중간단 정합은 입력단에서 입력된 신호를 왜곡 없이 증폭하여 출력단에

전달하도록 하며 입력정합은 최대 증폭도를 갖도록 설계 하였다.^[3] 또한, 신뢰성 있는 설계를 위하여 레이아웃을 모멘텀(Momentum) 기법으로 EM(Electro-Magnetic) 설계 하였다.^[4] Fig. 5와 Fig. 6은 각각 설계된 전력증폭기 MMIC의 회로도도와 최종 설계 결과이다. 설계 결과 대역 내 주파수 범위에서 소신호 이득 31.6 dB, 전력부가 효율 27.8% 이상, 최종 출력 39.4 dBm으로 설계되었으며 Fig. 7은 크기는 $3,400 \times 3,200 \text{ um}^2$ 로 레이아웃 된 전력증폭기 MMIC 최종 형상이다.

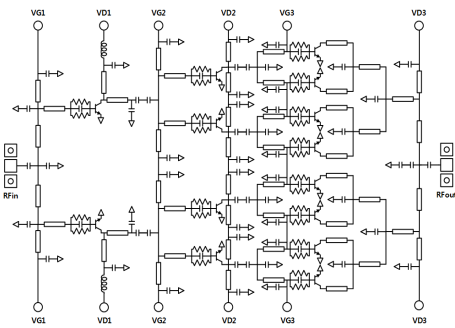
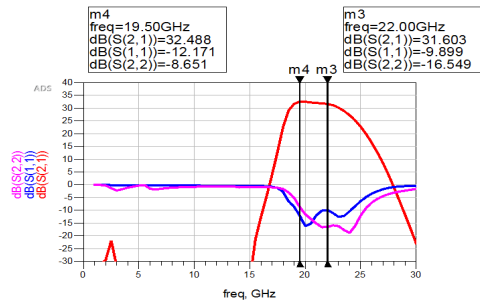
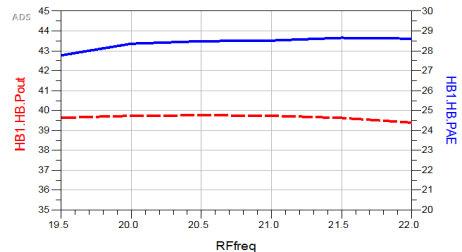


Fig. 5. The Schematic of HPA MMIC



(a) Small Signal Design Results



(b) Large Signal Design Results(dash:Pout, line:PAE)

Fig. 6. The Design Results for HPA MMIC

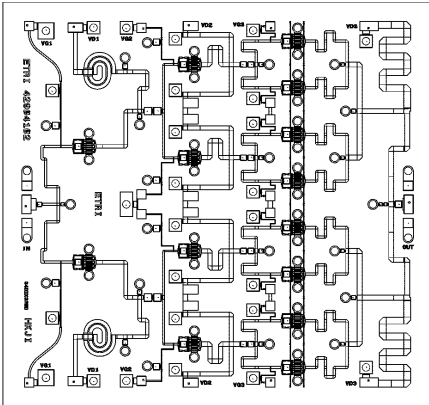


Fig. 7. The Layout of HPA MMIC

3. 측정

Fig. 8은 본 논문의 2장에서 설계한 HPA MMIC를 TriQuint 0.15um GaN 공정을 이용하여 실제 제작한 사진이다. 제작된 전력증폭기 MMIC의 특성을 분석하기 위하여 MMIC를 유테틱(Eutetic) 공정을 이용하여 캐리어(Carrier)에 접합하고 바이어스(bias) 공급과 계측기 측정을 위하여 SMA(Surface Mounted Adaptor)를 체결한 지그(Jig) 제작 후 상온에서 측정 하였다. Fig. 9는 최종 제작된 지그 사진이다.

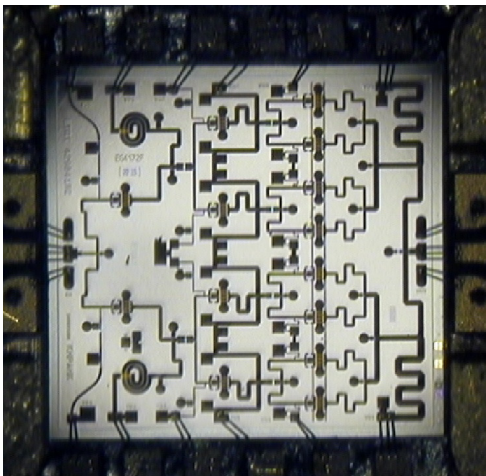


Fig. 8. The Photograph of Fabricated HPA MMIC

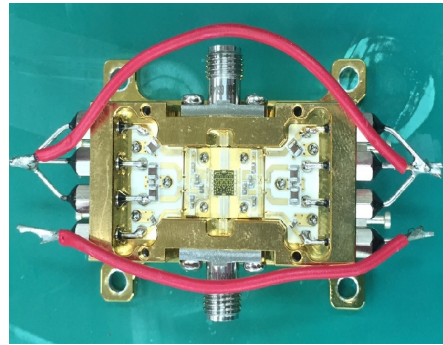
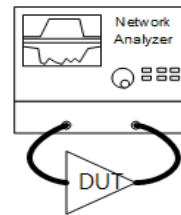
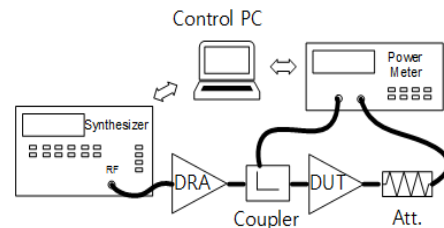


Fig. 9. The Photograph of Fabricated HPA MMIC Jig

제작된 전력증폭기 MMIC의 평가는 소신호 산란계수 특성과 대신호 전력특성 분석을 시행 하였다. 측정에 사용된 대표적인 장비는 Keysight사의 PNAX 회로망 분석기와 N1912 파워 미터이며 Fig. 10은 전력증폭기 MMIC 특성 평가를 위한 측정 셋업이다.



(a) Small Signal Measurement Setup



(a) Large Signal Measurement Setup

Fig. 10. Small and Large Signal Measurement Set-up

Fig. 11은 제작된 전력증폭기 MMIC의 소신호 산란계수 측정 특성이다. 주파수 19.5 GHz ~ 22 GHz 대역에서 이득 29.6 dB 이상, 입출력정합 특성 각각 최소 -8.2 dB, -9.7 dB을 나타 내었으며 이때, $V_d = 20\text{ V}$, $I_d = 0.85\text{ A}$ 의 특성을 보여 주었다. 다음 Fig. 12은 제작된 전력증폭기 MMIC의 최대 출력 전력(P_{out})과 부가전력 효율(PAE:Power Added Efficiency) 인 대신호 특성을 도식한 그림이다. 주파수 19.5 GHz ~ 22 GHz 대역에서

39.1 dBm 이상의 출력전력과 최소 25.3 %의 전력 부가 효율을 나타내었다.

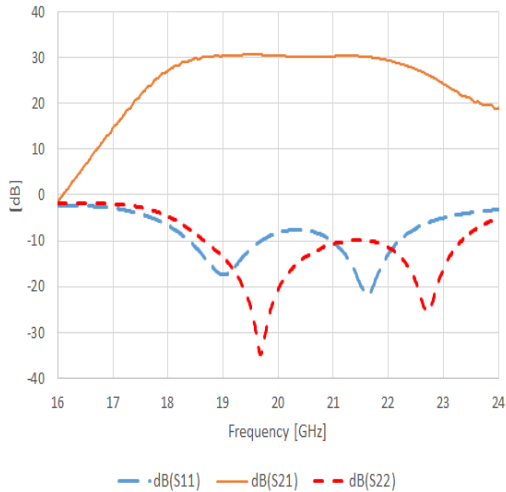


Fig. 11. Small Signal Characteristics of Fabricated HPA MMIC($V_d = 20V$)

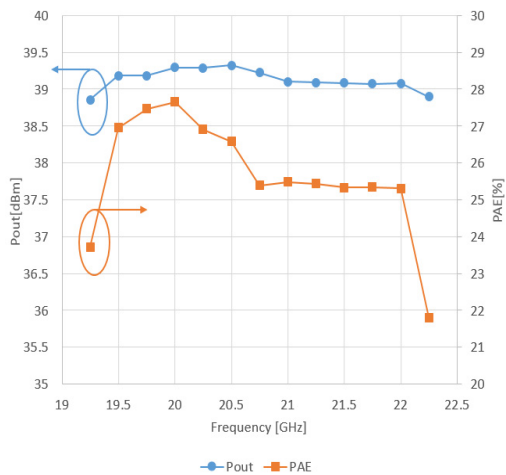


Fig. 12. Large Signal Characteristics of Fabricated HPA MMIC($V_d = 20V$)

본 논문으로 설계 제작된 Ka대역 위성통신 탑재체의 하향링크에 응용 가능한 GaN 전력증폭기 MMIC의 특성은 Table 2와 같다.

Table 2. The Characteristics of HPA MMIC

	Unit	Characteristics
Frequency	GHz	19.5 ~ 22
Gain	dB	> 29.5
Input Matching	dB	< -8.2
Output Matching	dB	< -9.7
Pout	dBm	> 39.1
PAE	%	> 25.3
Size	μm^2	3,400×3,200

4. 결론

본 논문은 Ka대역 위성통신 탑재체의 하향링크대역인 주파수 19.5 GHz ~ 22 GHz대역에서 사용 가능한 8W급 전력증폭기를 3단으로 설계하여 제작 평가한 과정을 기술하였다. 특히, 제작에 사용된 소자는 작은 면적으로 높은 전력특성을 갖고 있어 항공 및 위성 분야에서 연구가 많이 되고 있는 0.15 μm GaN 공정을 이용하였다. 특성평가 결과 전력증폭기 MMIC의 사이즈는 $3,400 \times 3,200 \mu\text{m}^2$ 이고 소신호 및 대신호 특성 평가 결과 이득 29.6 dB 이상, 입출력정합 각각 최소 -8.2 dB, -9.7 dB 그리고 39.1 dBm이상의 출력전력, 25.3 % 이상의 전력 부가 효율을 나타내었다. 따라서 본 논문으로 제작된 8 W급 전력증폭기 MMIC는 신뢰성 시험 후 Ka대역 위성통신 탑재체의 하향링크에 사용이 가능할 것으로 판단된다.

References

- [1] Lee sungpal, Jo jinoh, Ruy munhee, Choi jangsup, "Chollan Communication Paload Technology Development and Utilization, KIEES, Electromagnetic Engineering and Science 22, pp. 3-16, May, 2011.
- [2] M. Micovic, A. Kurdoghlian, H. P. Moyer, P. Hashimoto, A. Schmits, I. Milosavljevic, P. J. Willadsen, W. S. Wong, J. Duval, M. Hu, Wetzel, D. H. Chow, "GaN MMIC Technology for Microwave and Milliter-wave Applications", IEEE, CSIC '15., 2015. DOI: <http://dx.doi.org/10.1109/CSICS.2005.1531801>
- [3] C.Y. Ng, K. Takagi, T. Senju, K. Matsushita, H. Sakurai, K. Onodera, S. Nakanishi, K. Kuroda, T. Soejima, "A 20-Watt Ka-band GaN high power amplifier MMIC", IEEE, 2014 9th EuMIC, 2014. DOI: <http://dx.doi.org/10.1109/EuMIC.2014.6997878>
- [4] M. van Heijningen, F.E. van Vliet, R. Quay, F. van

Raay, M. Seelmann-Eggebert, "Design and Analysis of a 34 dBm Ka-Band GaN High Power Amplifier MMIC", IEEE, 2006 1st EMICC, 2006.
DOI: <http://dx.doi.org/10.1109/EMICC.2006.282754>

지 흥 구(Hong-Gu Ji)

[정회원]



- 1998년 2월 : 광운대학교 전파공학
학과 (공학사)
- 2000년 2월 : 광운대학교 전파공
학과 (공학석사)
- 2011년 2월 : 충남대학교 전자공
학과 (공학박사)
- 2000년 8월 ~ 현재 : 한국전자통
신연구원

<관심분야>

초고주파회로, HPA MMIC 및 SSPA