

표면 평탄도가 소프트리소법에 의한 미세 패턴 형성에 미치는 영향

김경호¹, 최 균¹, 한윤수^{1,a}

¹ 한국세라믹기술원 이천분원 엔지니어링세라믹팀

Effect of Surface Roughness on the Formation of Micro-Patterns by Soft Lithography

Kyung Ho Kim¹, Kyun Choi¹, and Yoonsoo Han^{1,a}

¹ Engineering Ceramic Team, KICET Ichon Branch, Icheon 467-843, Korea

(Received October 21, 2014; Revised November 24, 2014; Accepted November 21, 2014)

Abstract: Efficiency of crystalline Si solar cell can be maximized as minimizing optical loss through antireflection texturing with inverted pyramids. Even if cost-competitive, soft lithography can be employed instead of photolithography for the purpose, some limitations still remain to apply the soft lithography directly to as-received solar grade wafer with a bunch of micro trenches on surface. Therefore, it is needed to develop a low-cost, effective planarization process and evaluate its output to be applicable to patterning process with PDMS stamp. In this study new surface planarization process is proposed and the change of micro scale trenches on the surface as a function of etching time is observed. Also, the effect of trenches on pattern quality by soft lithography is investigated using FEM structural analysis. In conclusion it is clear that the geometry and shape of trenches would be basic considerations for soft lithography application to low quality wafer.

Keywords: Antireflection, Planarization, Soft lithography

1. 서 론

결정질 태양전지의 에너지 변환 효율에 영향을 주는 여러 요인들 중에 표면 텍스처링을 통한 반사도 감소는 고효율 결정질 Si 태양전지 셀 구현을 위한 중요 공정으로 지속적인 연구가 진행되어 왔다 [1]. 표면 텍스처링 방법 중에 역피라미드를 정배열시키는 것은 고효율을 추구하는 결정질 태양전지에서 필수적

인 요소인데, 이를 위해서는 반도체나 디스플레이 공정에 주로 사용되는 포토리소법 (photolithography)이 필요하다. 하지만 포토리소법은 고가의 소재와 장비를 필수적으로 사용해야 하므로 상대적으로 저가형 모듈을 생산하는 결정질 Si 태양광 산업에 적합하지 않아, 경쟁력이 있는 저비용 고효율 태양전지 셀을 생산하기 위해서는 새로운 저가형 패턴 형성 공정이 필요하다.

소프트리소법 (soft lithography)는 실리콘 탄성체 (elastomer)인 PDMS (polydimethylsiloxane)로 미세한 패턴을 가진 스탬프 (stamp)를 제조한 후 잉크 (ink)에 해당하는 각종 폴리머, 현탄액 등을 사용하여 원하는 기관에 동일 패턴을 만드는 신공정이며, 적은

a. Corresponding author; corundum69@kicet.re.kr

비용으로 포토리소법 수준의 정밀한 패턴을 형성할 수 있다. 현재까지 소프트리소법은 차세대 나노패터닝 공정으로 주목을 받아 주로 IT, BT 등의 영역에서 활발한 연구가 진행되어 왔으며 [2-10], 최근 결정질 Si 태양전지의 표면 텍스처링을 이 방법으로 성공한 보고가 있었다 [11].

이러한 새로운 시도의 부분적인 성공에도 불구하고, 산업 분야에 적용하기 위해서는 좀 더 극복해야 할 부분이 존재하는데, 그 중 하나가 태양전지 제조 공정에 사용되는 결정질 Si 기판은 국부적인 표면요철이 너무 커서 소프트리소법을 바로 적용할 수 없다는 것이다. 일반적으로 태양전지용 결정질 Si 기판은 기판 커팅에 의해 발생하는 상당한 양의 표면손상을 가진 채로 공급되며 이를 제거하기 위해 태양전지 제조초기에 SDR (saw damage removal)이라는 공정으로 이러한 표면손상을 제거한다. 하지만 SDR 공정을 거치더라도 표면 조도는 충분히 낮지 않으며, 소프트리소법으로 10 μm 이내의 역피라미드를 생성하기 위한 패턴을 균일하게 형성하기 어렵다. 반도체에서 사용하는 CMP (chemical-mechanical planarization) 공정은 국부적인 표면 요철을 나노 크기 수준으로 평탄하게 만들 수 있으나 태양전지 모듈의 단가를 고려할 때, 결정질 Si 태양전지 제조 공정에 고가의 CMP 공정을 적용하는 것은 불합리하다.

본 연구는 저가형 고효율 결정질 Si 태양전지 셀을 제조하는데 있어, 소프트리소법을 이용한 미세 패턴 형성이 가능한 수준의 기판 품질 확보를 위해 에칭시간에 따른 표면 평탄화 거동을 관찰하였으며, 평탄화 공정 중 일어나는 기판 표면의 미세 요철 형상 및 크기 변화가 미세 패턴 인쇄 공정에 미치는 영향을 전산모사를 이용하여 해석하였다.

2. 실험 방법

표면 평탄화 공정 (planarization)은 기존의 SDR 공정을 기본으로 하였다. 결정질 Si 기판 (Nexolon, P type, 6 inch, $t=200\pm 20 \mu\text{m}$)를 85°C로 가열된 NaOH 용액 (sodium hydroxide, 5 mol%, Samchun chemical)에 넣고 습식 에칭으로 평탄화 공정을 진행하였다. 시간에 따른 평탄화 정도를 보기 위해 습식 에칭 시간을 1, 5, 10, 20, 40, 60분로 변화시켰다.

평탄화가 진행된 시편의 표면조도를 정성적으로 확인하기 SEM (JEOL JSM-6390, Japan)을 이용하였

고, 정량적 분석을 위해 알파스텝 (Kosaka Laboratory Ltd., Surfcoorder ET3000, Japan)을 사용하였다.

격자패턴이 형성된 스탬프를 제조하기 위해서 표면이 세정된 반도체용 실리콘 기판 (4 inch, wafer biz)에 감광성 폴리머 (AZ-2620, Microchem)를 스핀코팅법을 이용해 도포하였고, 100°C의 hot plate에서 5분간 건조하였다. 이후 격자패턴이 있는 포토마스크를 이용하여 UV 노광하였고, 현상공정을 진행하여 격자패턴을 가진 몰드를 완성시켰다. 이와는 별도로 silicone elastomer kit (SYLGARD[®] 184, Dow chemical)의 A, B part를 5 : 1 비율로 혼합하여 진공 챔버에서 잔류 기포를 제거하고 유동성 있는 PDMS 용액을 준비하였다. 앞에서 설명한 제작된 몰드에 PDMS를 부어준 뒤 80°C의 온도가 유지되는 오븐에 약 1시간 정도 넣어 PDMS 경화를 완료한 후, 몰드와 PDMS를 분리하였고, 적당한 크기로 절단하였다. 잉크의 역할을 하는 MHA (16-Mercaptohexadecanoic acid, Sigma-Aldrich)는 인쇄 전에 PDMS 스탬프에 1분간 묻힌 후 N₂ 가스로 불어 건조하였고, 스탬프는 자체 제작한 3축 프린터에 장착하여 패턴 인쇄를 진행하였다 [12,13].

구조해석은 상용 소프트웨어인 COMSOL 4.4를 사용하여 FEM기법을 이용해 진행하였다. 해석을 위해 DELL사의 PRECISION T7610 (Intel(R) Xeon(R) DUAL CPU E5-2650 v2 @ 2.60GHz, RAM 192 GB) 워크스테이션을 사용하였다.

3. 결과 및 고찰

그림 1은 에칭시간에 따른 평탄도 변화를 정성적으로 관찰하기 위해서 시점 (perspective view)으로 찍은 SEM 이미지들이다. 1분 에칭한 시편의 경우 표면에 많은 요철 (trench)이 존재하지만, 에칭시간이 늘어남에 따라 요철의 수준은 현저하게 완화되는 것을 볼 수 있다.

표면 요철 변화를 정량화하기 위해 각 시편을 Rz값을 측정하여 그림 2에 나타내었다. Rz는 표면 요철의 최댓값과 최솟값의 차이를 정량한 지표이다. 그림 1에서 육안으로 확인한 것과 유사하게 에칭시간이 증가할수록 Rz는 감소하며, 에칭시간이 40분 이상일 때는 더 이상 낮아지지 않는다. 즉, 표면 요철의 깊이는 에칭시간에 따라 변하며, 에칭시간이 길어질수록 낮아진

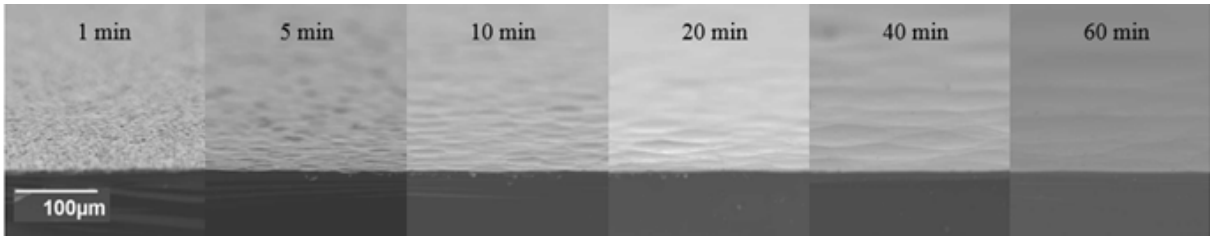


Fig. 1. SEM images of planarized, solar-grade silicon surfaces as a function of etching time. Note that silicon surface seems to be gradually planarized by chemical wet etchant.

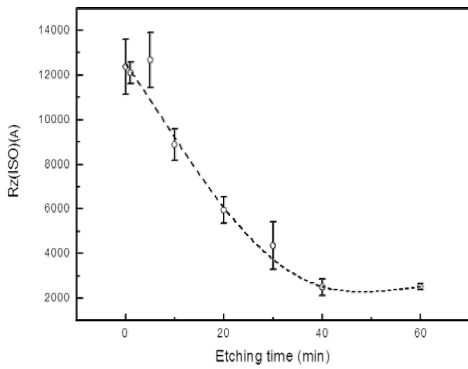


Fig. 2. Surface roughness(Rz) of silicon surface etched with NaOH chemical for 1, 5, 10, 20, 40, 60 min.

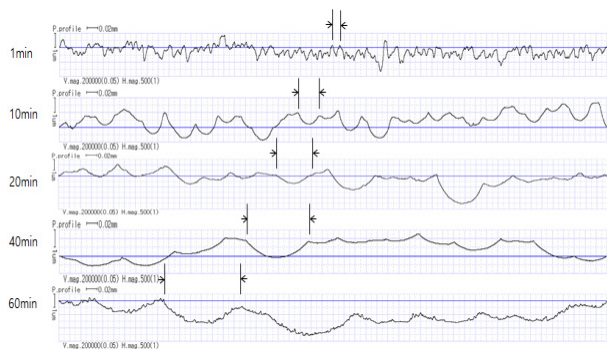


Fig. 3. Surface profile of planarized silicon etched for 1, 10, 20, 40, 60 min.

다. 일반적으로 Si는 이방성 에칭을 하면 낮은 결정 인덱스 면 (low index plane)의 에칭 속도가 가장 느려 에칭 시간을 증가시켰을 때 최종적으로 에칭 표면에 남는 면이 된다 [14].

본 연구에서 사용된 (100) 면을 가지지만 표면에 수많은 요철을 가진 단결정 Si 기판을 NaOH 용액으로 에칭한 경우, (100)면의 에칭 속도는 기판에 존재하는 (110), (211)면 등의 에칭 속도와 비교해 가장 느리므로, 에칭시간이 증가할수록 최종적으로 기판에 남는 방향은 (100)면이 되고, 요철이 크기가 작아져 Rz가 낮아지게 된다 [15].

요철의 폭과 에칭시간과의 관계를 알아보기 위해서 1, 10, 20, 40, 60분 에칭한 시편의 surface profile을 그림 3에 나타내었다. 에칭시간이 증가할수록 그림에서 표시한 요철의 폭이 점점 늘어나는 것을 관찰할 수 있으며, 더불어 요철의 내부의 경사도 완만해지는 것을 관찰할 수 있다. 평탄화 공정과 관련된 에칭시간은 요철의 깊이와 폭 뿐 아니라 형상에도 영향을 준다.

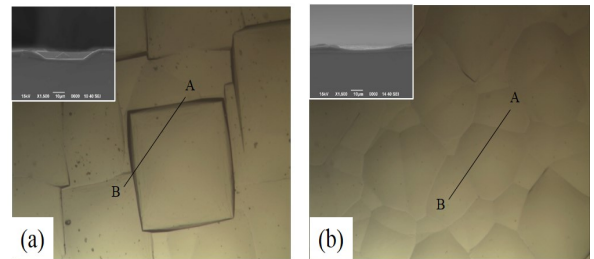


Fig. 4. Optical microscope images of trenches with (a) flat and (b) round bottom. As etching time, the shape of trench is changed from flat bottom to round bottom.

그림 4는 평탄화가 어느 정도 진행된 에칭시간이 짧은 시편의 광학 이미지인데, 이미지 상의 A-B 선의 단면 사진을 좌상의 작은 상자에 나타내었다. 에칭시간이 짧은 시편의 경우 그림 4(a)처럼 바닥이 평평하고, 벽이 급경사를 가진 요철이 많이 관찰되는데 비해, 에칭시간이 긴 시편의 경우 그림 (b)처럼 밑바닥과 벽면이 둥근 형상을 가진 요철이 많이 관찰된다. 이 결과는 에칭시간이 증가함에 따라 요철의 각

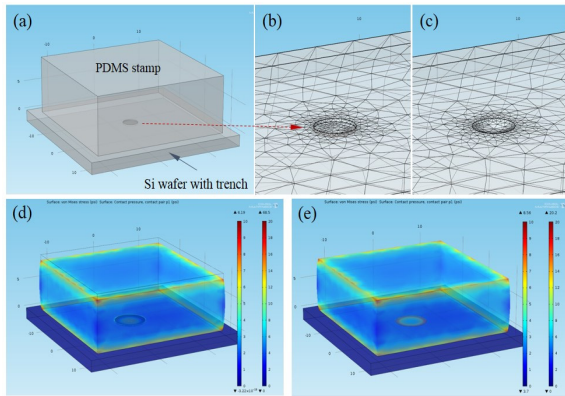


Fig. 5. Model of PDMS stamp patterning on silicon surfaces: (a) geometry of model, (b) surface with disk type trench, (c) surface with bowl type trench, (d) and (e) von Mises stress in stamp and contact pressure on substrate with disk and bowl type trench respectively.

진 벽면을 형성하는 결정학적 면과 (100)면을 제외하면 다른 면들과의 에칭 속도 차이가 줄어들어서 생기는 현상으로 설명할 수 있다. I. Zubel은 모델 실험을 통해 NaOH 에칭액에서 Si의 에칭 이방성이 사라지는 것이 NaOH의 농도 감소가 주된 원인으로 보고했다 [15]. 하지만, 이러한 보고는 NaOH의 농도가 변하지 않는 본 실험 조건과 일치하지 않으므로 결과를 만족스럽게 설명할 수 없다. 다만, 에칭 중에 지속적으로 Si가 용해에 의해 NaOH 내 Si 농도가 높아지는 것이 예상되므로, 이러한 변화가 요철 형상 변화와 관련이 있을 것으로 추정하나 명확한 결론을 위해서는 더 체계적인 연구가 필요하다.

소프트리소법으로 기판에 패턴을 형성할 경우, 패턴은 기판 표면의 요철에 의해 영향을 받을 것을 예상할 수 있으므로, 정량적인 분석을 위해 요철을 깊이, 폭, 그리고 형상에 의해 정의하고 소프트리소법에 의한 패턴공정을 분석할 필요가 있다. 기판 표면의 요철 크기 및 형상 변화가 패턴 형성에 어떤 영향을 주는지를 알아보기 위해 스탬프 패턴 형성 공정 모델을 세워 FEM법으로 구조해석을 진행하였다. 기판에 존재하는 요철의 크기 및 형상을 변화시킨 후 요철의 바닥면에 패턴 형성을 위한 스탬프의 z축 변위량 및 스탬프가 요철 바닥면과 접촉한 후에 스탬프 z축 변위량에 따른 접촉압력 변화를 관찰하였다.

스탬프의 변형을 정확히 예측하기 위해서 PDMS 스탬프는 초탄성체 (hyperelastic material)로 가정하였다.

초탄성체는 변형에너지 밀도 함수에서 얻은 응력-변형 관계로부터 기계적 물성 거동 예측이 가능한 이상적인 탄성체 물질이다. 초탄성체 모델은 여러 가지가 있지만, 본 연구에서는 인장변형률이 100% 이하, 압축변형률이 30% 이하의 실험 조건에서 적용 가능한 변형에너지 밀도함수를 이용한 Mooney-Rivlin two parameter 모델을 사용하였다.

$$W = c_1(I_1 - 3) + c_2(I_2 - 3) \quad (1)$$

여기서 I_1 , I_2 는 변형불변량이고, c_1 , c_2 는 물질 상수이며, Yu 등이 보고한 문헌에서 값을 참고하였다 [16]. PDMS 스탬프를 이용한 인쇄 공정 모델을 그림 5에 나타내었다. 스탬프의 상부가 아래 방향으로 일정 변위 움직일 때, 스탬프 내부에 응력이 걸리며, 변형을 시작한다. 대부분의 스탬프 하부 표면은 실리콘 기판과 접촉하고 있어, 움직이지 않으나 요철 위에 있는 스탬프의 하부 표면은 지지하는 Si 기판 표면이 없으므로 요철 바닥면에 수직인 방향으로 변형을 일으킨다. 변형에 의해 이동하는 스탬프 하부 표면은 결국 요철의 밑면에 접촉하게 되는데, 이때 스탬프 하부면과 요철 밑면에 접촉 압력이 형성되며, 이는 요철 밑면에 스탬프에 존재하는 패턴이 인쇄됨을 의미한다. 스탬프 하부면의 변형량은 스탬프의 기계적 물성 뿐 아니라 스탬프 상부 표면의 변위량, 요철의 깊이, 폭 그리고 형상에 의존하리라 예상된다.

크기가 $25 \times 25 \times 7$ mm인 스탬프의 z축 변위량은 0에서 최대 1 mm까지 0.1 mm 간격으로 변화시키며, stationary study로 해를 구했다. 기판의 요철은 두 가지 형상을 고려했는데 하나는 그림 5(b)에서 볼 수 있는 평평한 바닥과 급격한 경사의 벽을 가진 disk type 요철이고, 나머지 하나는 그림 5(c)에서 볼 수 있는 둥근 바닥면과 벽면을 가진 bowl type이다. 요철의 크기는 깊이를 0.02 mm으로 고정하고 폭만을 2.88 mm에서 최대 12.66 mm까지 변화시켰다. 그림 5(d)와 (e)를 보면 스탬프의 변형 및 요철 하부의 접촉 압력이 생성됨을 볼 수 있다.

그림 6은 bowl type 요철을 가진 기판에 스탬프로 압력을 가했을 때, 변형된 스탬프 하부가 요철 밑면에 접촉하여 발생하는 압력을 그래프로 나타낸 것이다. 요철의 깊이가 일정할 때, 폭이 커질수록 최대접촉압력이 0보다 커지는 점 (검은 화살표)의 z축 변위량이 작아짐을 볼 수 있는데, 이는 요철의 폭이 커지면 적은 양의 z축 변위로 스탬프 밑면과 요철의 밑면

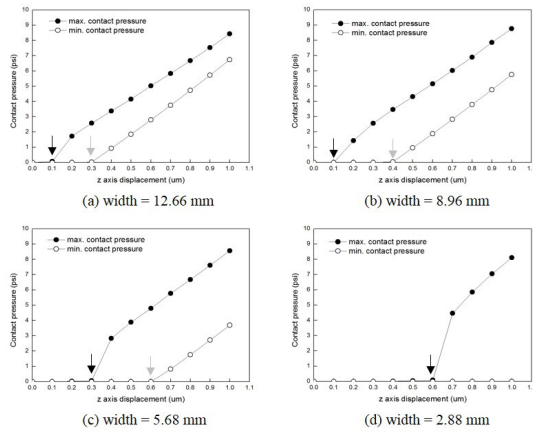


Fig. 6. Contact pressure on bottom surface of bowl type trench as a function of width.

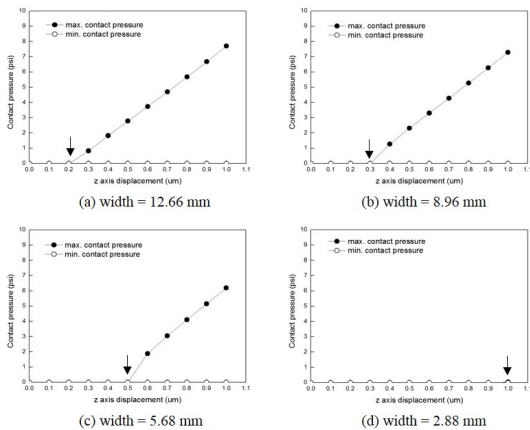


Fig. 7. Contact pressure on bottom surface of disk type trench as a function of width.

이 접촉해서 생기는 패턴 형성이 용이함을 의미한다. 또한 최소접촉압력이 0보다 커지는 점이 그림 6(a), (b), (c)에 존재하는데 이 점은 요철의 밑면이 모두 스탬프 밑면과 접촉함을 의미하며, 요철 내부의 모든 표면에서 패턴형성이 완료됨을 의미한다. bowl type 요철의 경우 z축 변위 초기에 스탬프의 밑면과 요철의 밑면이 접촉하기 시작하며, 약간의 추가적인 z축 변위로 인해 모든 면에서 접촉이 완료되는 것을 보이며, 실제 패턴 형성 공정시 약간의 스탬프 변위량으로 요철 내부까지 패턴형성이 가능해 전체 기관의 패턴 균일도 확보에 매우 유리하다. 그림 6(d)처럼 최소

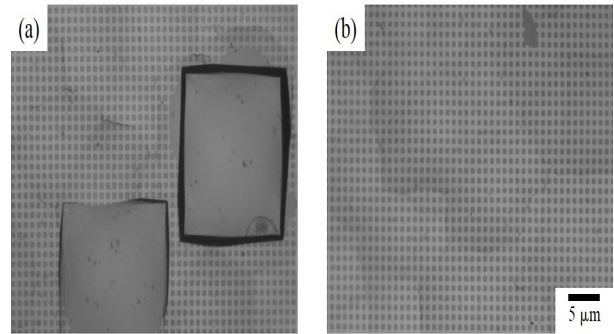


Fig. 8. Optical microscope images of lattice pattern on silicon surface with (a) flat bottom and (b) round bottom trench.

접촉압력이 0보다 커지는 점이 보이지 않은 경우도 있는데, 이는 요철 내부에 패턴형성을 완료하기 위해 좀 더 많은 스탬프의 z축 변위량이 필요함을 뜻한다.

그림 7은 disk type 요철을 가진 기관에 스탬프로 압력을 가했을 때, 변형된 스탬프 하부가 요철 밑면에 접촉하여 생기는 접촉압력을 그래프로 나타낸 것이다. 요철의 폭이 커질수록 최대 접촉압력이 0보다 커지는 점 (검은 화살표)의 z축 변위량이 작아지는 것을 볼 수 있고, 이는 앞의 bowl type 요철의 경우와 동일하다. 하지만 폭이 2.88 mm인 경우는 이러한 지점이 나타나지 않으며, 이는 최대 z축 변위에서도 스탬프 밑면과 요철 밑면이 접촉하지 않음을 의미한다. 또한, disk type 요철의 경우 bowl type 요철의 경우와 다르게 최소 접촉압력이 0보다 커지는 점이 나타나지 않는데, 이는 disk type 요철의 경우 z축 변위가 커져도 스탬프의 밑면과 요철의 밑면이 모두 접촉하는 패턴 형성 완료 시점이 존재하지 않는다는 것을 뜻하며, 패턴 균일도 확보를 위해서는 반드시 제거해야 하는 요철 구조임을 의미한다.

그림 8은 형상이 다른 두 종류의 요철을 가진 기관에 소프트리소법을 이용해 실제 격자패턴을 형성한 광학 이미지이다. 그림 8(a)의 바닥이 평평하고, 벽이 기울기가 급한 disk type 요철의 경우 z축 변위량을 크게 변화시켜도 요철 밑면에 격자 패턴을 형성시킬 수 없었으며, 그림 8(b)의 둥근 바닥과 벽을 가진 bowl type 요철의 경우 상대적으로 작은 z축 변위량으로 요철 밑면까지 격자 패턴이 완벽히 형성할 수 있어, 모델에서 예측한 결과와 실험 결과가 일치함을 알 수 있었다.

4. 결 론

본 연구에서 소프트리소법을 이용한 미세 패턴 공정 적용을 위해, 에칭시간에 따른 Si 기판의 표면 미세 요철의 변화를 관찰하였으며, 이러한 평탄화 공정으로 얻어진 기판의 요철 수준이 균일한 패턴 형성 여부에 어떤 영향을 주는지를 FEM 기법을 이용한 구조해석을 통해 예측하였다. NaOH를 이용한 Si 기판 표면 평탄화의 경우, 에칭시간이 증가할수록 미세요철의 깊이가 낮아지고, 폭이 증가했으며, 바닥이 평평하고, 벽이 기울기가 급한 disk type 요철에서 둥근 바닥과 벽을 가진 bowl type 요철로 변함을 관찰하였다.

FEM 구조해석을 통해 PDMS 스탬프를 이용한 인쇄 공정 모델을 분석한 결과, disk type의 요철의 경우 스탬프의 z축 변위량이 크더라도 요철의 밑바닥에 스탬프와 접촉하지 않아 패턴 인쇄가 되지 않았으나, bowl type의 경우 비교적 적은 스탬프의 z축 변위량으로도 요철의 밑바닥과 스탬프가 완벽히 접촉하여 패턴 인쇄가 가능함을 알 수 있었다.

결론적으로 Si 기판에 소프트리소법으로 균일한 패턴을 얻기 위해서는 기판에 존재하는 미세 요철의 크기 및 형상을 제어해야 함을 알 수 있다.

REFERENCES

- [1] S. Wenham and M. Green, *ARC Photovoltaics Centre of Excellence, University of New South Wales, 2009 Annual Report*, **76** (2009).
- [2] R. K. Smith, P. A. Lewis, and P. S. Weiss, *Progress in Surface Science* **75**, 1 (2004).
- [3] Y. S. Chi, J. K. Lee, K. B. Lee, D. J. Kim, and I. S. Choi, *Bull. Korean Chem. Rev.*, **26**, 361 (2005).
- [4] D. Falconnet, G. Csucs, H. M. Grandin, and M. Textor, *Biomaterials*, **27**, 3044 (2006).
- [5] A. Offenhausser, S. B. Meffert, T. Decker, R. Helpenstein, P. Gasteier, J. Groll, M. Moller, A. Reska, S. Schafer, P. Schulte, and A. V. Eisele, *Soft Matter*, **3**, 290 (2007).
- [6] E. E. Johan, U. K. Sajid, and F. G. Ole, *J. of the European Ceramic Society*, **30**, 1555 (2010).
- [7] C. Acikgoz, M.A. Hempenius, J. Huskens, and G. J. Vancso, *European Polymer Journal*, **47**, 2033 (2011).
- [8] A. Mujahid, N. Iqbal, and A. Afzal, *Biotechnology Advances*, **31**, 1435 (2013).
- [9] J. C. Love, L. A. Estroff, J. K. Kriebel, R. G. Nuzzo, and G. M. Whitesides, *Chem. Rev.*, **105**, 1103 (2005).
- [10] Y. S. Chi, S. M. Kang, and I. S. Choi, *Polymer Science and Technology*, **17-2**, 172 (2006).
- [11] J. Hong and Y. S. Han, *J. KIEEME*, **26**, 841 (2013).
- [12] D. Qin, Y. Xia, and G. M. Whitesides, *Nature Protocols*, **5**, 491 (2010).
- [13] F. Huo, Z. Zheng, G. Zheng, L. Giam, H. Zhang, and C. A. Mirkin, *Science*, **321**, 1658 (2008).
- [14] M. J. Madou, *Fundamentals of Microfabrication, 2nd ed.* (CRC Press LLC, 2002) Chapter. 4.
- [15] I. Zubel, *Sensors and Actuators A*, **70**, 260 (1998).
- [16] Y. Yu and Y. Zhao, *J. Colloid and Interface Science*, **332**, 467 (2009).

[1] S. Wenham and M. Green, *ARC Photovoltaics*