

단상 하프-브리지 부스트 컨버터에서 DC 전해 커패시터의 고장예측 모니터링

Failure Prediction Monitoring of DC Electrolytic Capacitors in Half-bridge Boost Converter

서 장 수* · 손 진 근† · 전 희 중**
(Jang-Soo Seo · Jin-geun Shon · Hee-jong Jeon)

Abstract - DC electrolytic capacitor is widely used in the power converter including PWM inverter, switching power supply and PFC Boost converter system because of its large capacitance, small size and low cost. In this paper, basic characteristics of DC electrolytic capacitor vs. frequency is presented and the real-time estimation scheme of ESR and capacitance based on the bandpass filtering is adopted to the single phase boost converter of uninterruptible power supply to diagnose its split dc-link capacitors. The feasibility of this real-time failure prediction monitoring system is verified by the computer simulation of the 5[kW] single phase PFC half-bridge boost converter.

Key Words : Electrolytic capacitor, ESR(equivalent series resistance), Failure prediction monitoring, Half-bridge boost converter, PFC(power factor correction)

1. 서 론

직류 전해 커패시터는 소형 및 저가이면서 비교적 큰 정전용량을 갖는 장점을 가지고 있어 전력전자분야에 널리 사용되고 있다. 이러한 전해 커패시터는 DC 에너지의 일시적 저장 및 전압 평활용으로 주로 사용되며, AC/DC 전압의 연계(link) 및 충방전 에너지의 완충(buffer)용으로 많이 사용되고 있다. 그러나 전해 커패시터는 전해질(electrolyte)과 유전체의 재료 특성 등으로 인하여 사용에 대한 신뢰성이 매우 취약하다[1-3].

이러한 전해 커패시터는 사용 시간에 따른 내부 열화가 진행되면서 그 동작 특성이 저하되고 심하면 커패시터 자체가 소손되는 사고가 발생하기 때문에 전력변환장치의 수명 및 신뢰성에 큰 영향을 주는 수동 소자이다. 그래서 전해 커패시터 이상에 의한 전력변환장치 고장을 예방하기 위해 직류 전해 커패시터의 고장 진단에 관한 연구가 활발히 진행되고 있다.

전해 커패시터 고장 진단을 위해서는 인가되는 전압, 리플전류 및 내부 온도 등과 같은 운전 상태에 따른 정전용량 및 등가직렬저항(ESR)과 같은 내부 파라미터 변화를 오프라인 방식 또는 실시간 온라인방식으로 정확히 추정하여 그 추정값을 초기값과 비교하는 방식을 사용하게 된다. 일반적

으로 ESR 값은 초기값 보다 2배 증가하는 경우, 정전용량은 초기값의 20[%]이하로 저하되면 커패시터의 고장으로 판단하는 것이 일반적이다[4].

특히 무정전전원장치(UPS)는 전원공급의 연속성과 신뢰성이 최우선인 전력변환장치이므로 커패시터 파라미터를 실시간 온라인 방식으로 추정하여 그 고장 여부를 예측하는 것이 필요하다. 이때의 무정전전원장치는 저 가격형으로 구성하기 위하여 하프-브리지 인버터를 구성하며, 하프-브리지 컨버터를 구성하기로 한다. 하프-브리지 컨버터의 구성은 입력 전류의 단위 역률제어 기능을 가진 PFC 부스트 컨버터의 기능뿐만 아니라 승압 전압의 균형을 위한 두 개의 DC 커패시터의 신뢰성 확보가 매우 중요하다[5-7].

따라서 본 논문에서는 단상 PFC 하프-브리지 부스트 컨버터에서 분압되는 직류 전해 콘덴서 고장진단을 목적으로 커패시터 내부 파라미터의 모니터링을 제안한다. 이의 고장 검출기법은 전해 커패시터의 리플 전압 및 전류의 신호 검출로부터 대역통과필터(BPF) 등의 신호 처리과정을 거친 후 커패시터의 ESR 및 용량의 크기 변동을 산정하여 이의 열화 상태를 경고할 수 있도록 하는 비교적 간단한 진단 기법의 장점이 있다. 제안된 알고리즘의 타당성 입증을 위한 시뮬레이션에서는 주파수 가변에 따른 커패시터의 기본적인 특성을 분석하였고, 5[kW] 단상 PFC 하프-브리지 부스트 컨버터를 구성하여 UPS제품에 대한 적용의 타당성을 확인하였다.

2. 직류 전해 커패시터의 특성해석

2.1 DC 전해 커패시터의 특성

각종 전력변환장치와 같은 비선형 부하에서 전해 커패시터는 에너지의 일시적 저장 및 전압 평활용으로 많이 사용

† 교신저자 : 가천대학교 전기공학과 교수 · 공박

E-mail : shon@gachon.ac.kr

* 송원대학교 전기전자공학과 · 공박

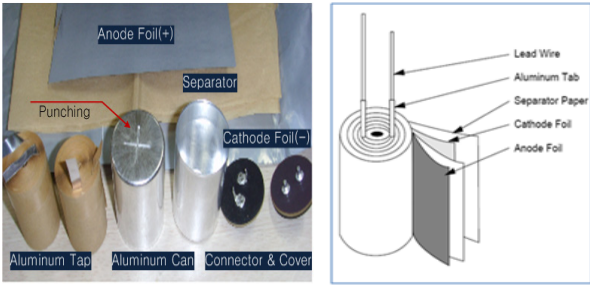
** 송실대학교 전기공학과 교수 · 공박

접수일자 : 2014년 11월 17일

수정일자 : 2014년 11월 24일

최종완료 : 2014년 11월 25일

되는데 이는 전도성 극판의 한쪽을 전도성 재료인 전해액을 사용한다는 점이 다른 커패시터와는 다르다. 특히 알루미늄 전해커패시터의 양극판은 매우 높은 순도의 알루미늄 박 표면에 산화피막(Al_2O_3)인 유전체로 형성되어 있으며, 전해액과 전해지, 그리고 음극 알루미늄 박으로 구성되어 있다. 이때 화학적 방법에 의하여 생성된 산화피막은 매우 얇은 유전체 코팅으로 정류성을 띠고 있으며, 음극에 이러한 산화피막을 채용하면 무극성 커패시터의 구조를 가진다[3].



(a) Material (b) Structure

그림 1 알루미늄 전해커패시터의 구성
Fig. 1 Components of aluminum electrolytic capacitor.

그림 1(a)와 그림 1(b)는 이와 같은 전해 커패시터의 구조를 각 재료 별로 구성하여 나타낸 그림이다. 그림 1(a)에서 알루미늄 캔의 밑 부분에는 전해액 폭발의 위험에 대비하여 십자(+)모양으로 분출된 펀칭처리의 제작과정을 눈여겨 볼 수 있다.

그림 2는 직류 전해 커패시터의 등가회로를 나타낸 것이다. R_{S1} 은 콘덴서 내부 foil과 단자 저항, R_{S2} 는 온도에 따라 변화하는 전해질 소재 저항, R_p 는 유전체 누설전류에 대한 등가 저항, C_i 는 커패시터의 순수 정전용량, ESL은 등가직렬인덕턴스를 나타낸다.

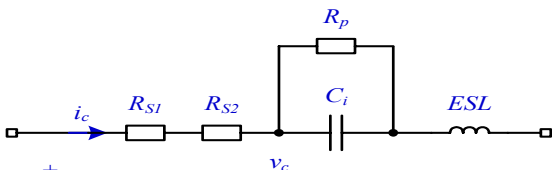


그림 2 전해커패시터의 등가회로
Fig. 2 Equivalent Circuit of DC Electrolytic Capacitor.

직류 전해 커패시터의 복소 임피던스(Z_c)를 수식으로 나타내면 식 (1)과 같고 식 (1)로부터 ESR 값을 구하면 식(2)와 같다. 커패시터의 ESR은 주파수 f 와 유전체 누설저항 R_p 에도 관계가 있으며 60~1[kHz]의 저주파 영역에서는 등가직렬인덕턴스 ESL은 무시할 수 있다.

또한 식 (3)은 커패시터 내부 온도(T_c)에 따른 전해질 소재의 저항값 변화를 근사화한 수식이다[1].

$$Z_c = \frac{1}{\frac{1}{R_p} + j2\pi f C_i} + R_{s1} + R_{s2} + ESL \quad (1)$$

$$ESR = \frac{R_p}{1 + R_p^2 C_i^2 (2\pi f)^2} + R_{s1} + R_{s2} \quad (2)$$

$$R_s(T_c) = R_{s1} + R_{s2} = R_{s1} + R_b \cdot e^{\frac{T_b - T_c}{E}} \quad (3)$$

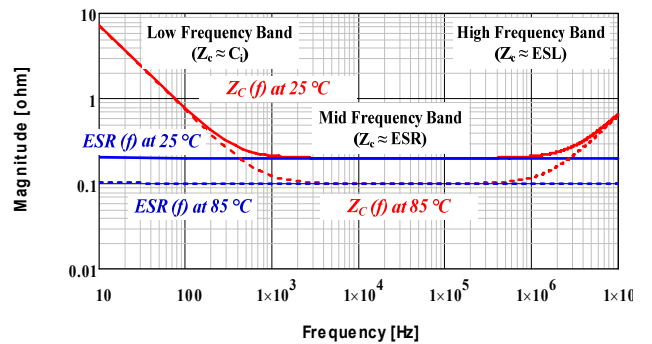
여기서,

- R_b : Resistance et Base Temperature T_b (Ω)
- T_b : Base Measurement Temp. = 23°C = 300(°K)
- T_c : Core Temperature(°K)
- E : Temperature Sensitivity Factor(°K)

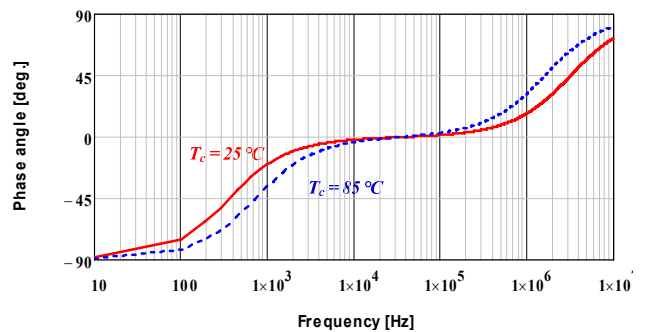
2.2 전해커패시터의 주파수 특성

표 1과 같은 특성을 갖는 직류 전해 커패시터에서 식(1)로 표현된 DC 전해 커패시터의 복소 임피던스에 대한 보드선도를 나타내면 그림 3과 같다. 그림 3에서 보여지는 바와 같이 DC 전해 커패시터 임피던스값은 저주파 대역(1[kHz] 이하)에서는 내부 정전용량(C_i)에 의해서, 중간 주파수 대역(1~50[kHz])에서는 ESR값에 의해서, 고주파 대역(50[kHz]) 이상에서는 ESL값에 의해서 결정된다.

따라서 무정전원장치 UPS에 사용되는 단상 PFC 하프-브리지 부스트 컨버터에서의 DC-link 커패시터에는 전원 주파수의 정수배에 해당하는 저주파 리플 전압과 전류가 존재한다. 그리고 중간 주파수 대역에서는 그에 해당하는 스



(a) Amplitude of complex impedance (Z_c)



(b) Phase of complex impedance (Z_c)

그림 3 DC 전해커패시터의 복소 임피던스
Fig. 3 Complex impedance of DC electrolytic capacitor.

표 1 해석에 사용된 전해커패시터의 사양

Table 1 Specification of used electrolytic capacitor.

내부 정전용량 (C_i)	2,200[uF]
내부 foil 및 단자 저항값 (R_{s1})	100[mΩ]
내부온도에 따른 전해질 소재 저항 (R_{s2})	100[mΩ] at 25°C
전체 누설전류에 대한 등가 저항 (R_p)	10[kΩ]
등가 직렬 인덕턴스 (ESL)	10[nH]

위칭 리플전압과 전류가 존재하므로 정확한 커패시터 고장을 진단하기 위해서는 저주파 대역에서의 정전용량(C_i)값과 중간 주파수 대역에서는 ESR값 변화량을 추정하는 것이 유리하다. 이렇게 추정된 변화량의 값들은 초기값들과 비교하여 커패시터의 건전상태 및 고장진단을 수행하게 된다.

3. 직류 전해 커패시터의 파라미터 추정

3.1 정전용량과 ESR값 변화

그림 4는 실제 유효한 정전용량을 표현하기 위해서 그림 2의 등가회로를 간략화 시킨 등가회로이다. 그림 4와 같은 등가회로를 이용하면 실제의 유효 정전용량(C)는 식 (4)로 나타낼 수 있다.

$$C = C_i \cdot \left(1 + \frac{1}{R_p^2 C_i^2 (2\pi f)^2} \right) \quad (4)$$

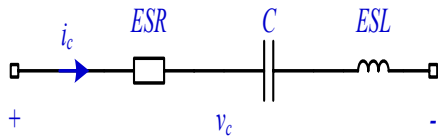


그림 4 간략화된 전해커패시터의 등가회로

Fig. 4 Simplified equivalent circuit of electrolytic capacitor.

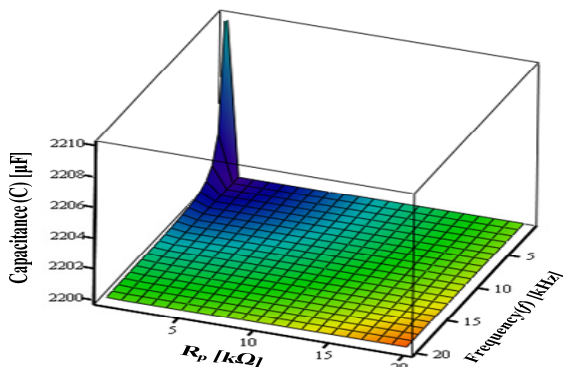


그림 5 주파수에 따른 정전용량 C 의 변화

Fig. 5 Variation of capacitance with the frequency variation.

표 1의 직류 전해 커패시터에 대해서 R_p 값 및 주파수에 따른 정전용량 C 의 변화를 그래프로 나타내면 그림 5와 같다. 또한 식(2)에 표현된 R_p 값 및 주파수에 따른 ESR값 변

화를 나타내면 그래프로 나타내면 그림 6과 같다.

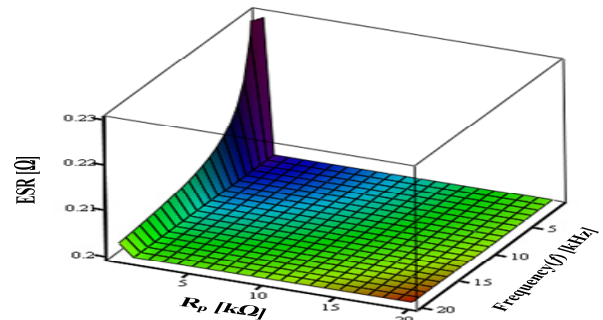


그림 6 주파수에 따른 ESR의 변화

Fig. 6 Variation of ESR with respect to the frequency.

3.2 정전용량 및 ESR값 추정기법

전해 커패시터의 복소 임피던스는 식 (2)와 같이 주파수 변동에 따라 그 크기가 달라지게 되며 ESR값이 지배적(dominant)이라 할 수 있다. 또한 커패시터 양단의 전압 및 전류(V_{sf}, I_{sf})파형은 임의의 형태(Arbitrary shape)의 맥동 성분 파형으로 간주할 수 있고 이는 각각 다른 정현파 성분(고조파)의 합으로 이루어진다. 따라서 주어진 어느 한 순간에서 다른 정현파 성분의 커패시터 전류 RMS 값과 전압 RMS 값의 비율은 특별한 주파수 성분에 대한 커패시터의 임피던스와 같다고 할 수 있다.

따라서 전력용 반도체 스위칭 소자를 사용하는 전형적인 전력변환회로에서는 메인 스위치 S의 스위칭 주파수 영역에서 고조파의 관계가 집중되고 있음을 알 수 있다. 따라서 전해 커패시터의 ESR 값은 스위치 S의 스위칭 주파수 영역에서의 전류 RMS 값에 대한 전압 RMS 값의 비율이라고 할 수 있으며 이의 관계를 식 (5)와 같이 나타내어 구할 수 있다.

$$R_{ESR} = \frac{V_{sf}}{I_{sf}} \quad (5)$$

여기서, V_{sf}, I_{sf} 는 스위칭 주파수에서의 커패시터 맥동전압 및 전류의 RMS 값을 나타낸다.

또한 실제의 유효 정전용량 C 를 구하는 것은 그림 4의 등가회로 및 그림 3의 주파수 분석결과를 이용하면 된다. 이러한 커패시터의 정전용량은 저주파 영역에서 구할 수 있으며 식 (6)과 같은 기본파(fundamental waveform)의 관계로 나타낼 수 있다.

$$C = \frac{1}{2\pi f_1 \left(\frac{V_1}{I_1} \right)} \quad (6)$$

따라서 전해 커패시터의 정전용량 및 ESR값의 추정은 그림 7을 이용하여 구할 수 있다. 즉 커패시터의 양단의 전압 v_c 및 전류 i_c 의 측정으로부터 그림 7과 같이 밴드패스 필터를 이용해서 리플전압과 리플전류의 고주파 성분의 실효값

들(V_s , I_s)을 구하고 식 (5)을 이용해서 $ESR_{e.sti}$ 값을 추정할 수 있다. 또한 직류 전해 커패시터에 인가되는 리플전압과 리플전류의 기본과 성분들의 실효값들(V_1 , I_1)을 구하고 식 (6)을 이용해서 정전용량 C_{esti} 값을 추정할 수 있다. 이렇게 추정된 파라미터의 변화는 초기값($ESR_{initial}$, $C_{initial}$)들과 비교하여 커패시터의 체크 알람기능을 포함시켜 건전상태 및 고장진단을 수행하게 된다.

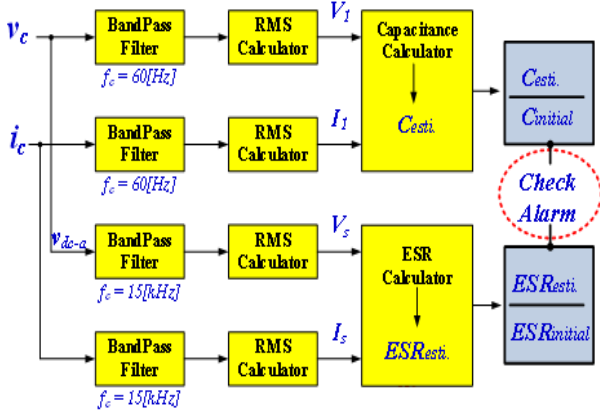


그림 7 ESR 및 C값의 추정기법
Fig. 7 Estimation scheme of capacitance and ESR.

4. 시뮬레이션의 결과 및 고찰

4.1 전력변환기의 선택

본 논문에서는 저 가격형 단상 무정전전원장치를 구성하기 위하여 그림 8과 같이 하프-브리지 PFC 컨버터 및 하프-브리지 인버터를 선택한다.

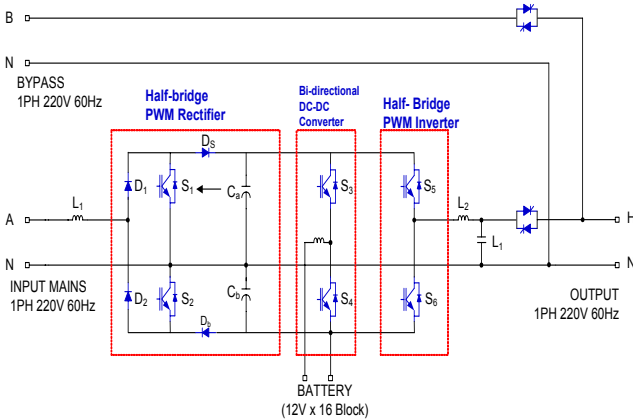


그림 8 저가격형 단상 UPS구성을 위한 전체 회로 구성도
Fig. 8 Overall circuit diagram to configure low-cost single-phase UPS.

이와 같이 우선 하프-브리지 인버터를 채용한 UPS의 구성을 위해서는 가격이 낮고 회로가 복잡하지 않으면서도 스위칭 소자를 신뢰성 있게 구성할 수 있는 승압형 하프-브리지 컨버터를 채용하여야 한다. 즉 UPS 인버터에서 하프-브리지 인버터는 소자의 개수를 줄이게 되며 이때의 전압사용

은 DC링크 전압의 1/2만을 사용하기 때문에 AC/DC 컨버터 부에서 전압의 승압이 이루어져야 한다. 이를 위해서는 그림 8과 같이 소자의 갯 수가 적은 하프-브리지 형태의 저가격형 전압배형의 컨버터를 채용하여 DC전압제어와 함께 고 역률 제어 및 입력전류의 고조파 저감을 제어할 수 있다.

그림 8은 이와 같이 단상 무정전전원장치에 사용 중인 단상 PFC 하프-브리지 부스트 컨버터를 나타내며, 그 주요 사양은 표 2와 같다. 이의 컨버터는 2개 다이오드와 2개의 IGBT소자로 구성된 하프 브리지 정류기로서 전파 브리지 다이오드 정류기보다 2배 높은 DC 전압을 얻을 수 있으며 입력역률제어가 가능한 장점을 가지고 있다.

표 2 단상 PFC 하프-브리지 부스트 컨버터의 사양
Table 2 Specification of PFC half-bridge boost converter.

정격 용량	5[kW]
정격 입력전압 V_s	220[Vac]
정격 출력전압 V_{dc}	700[Vdc]
입력 역률	0.99 (전부하시)
입력 전류 고조파	5% 이하(전부하시)
스위칭 주파수	15[kHz]
DC-Link 콘덴서	450[V] 2,200[uF] x 2개 직렬

그림 9는 단상 PFC 하프-브리지 구조의 부스트 컨버터에 대한 회로구성을 나타낸다. 이의 그림 9에 대한 동작은 입력전압 V_s 가 정(+)의 반주기 동안에 D_1 과 S_1 을 동시에 도통시켜 인덕터에 자기에너지를 축적시킨 후 S_1 을 턴-오프시켜 전원과 축적된 에너지에 의해 승압된 전압을 D_a 를 통하여 C_a 에 저장시키게 된다. 또한 입력전압 V_s 가 정(-)의 반주기 동안에 S_2 와 D_2 를 동시에 도통시켜 인덕터에 자기에너지를 축적시킨 후 S_2 를 턴-오프시켜 전원과 축적된 에너지에 의해 승압된 전압을 D_b 를 통하여 C_b 에 저장시키게 하며, 이러한 체배형 전압으로 단상 UPS의 하프-브리지 인버터와 연계시켜 UPS 시스템을 구성하게 된다.

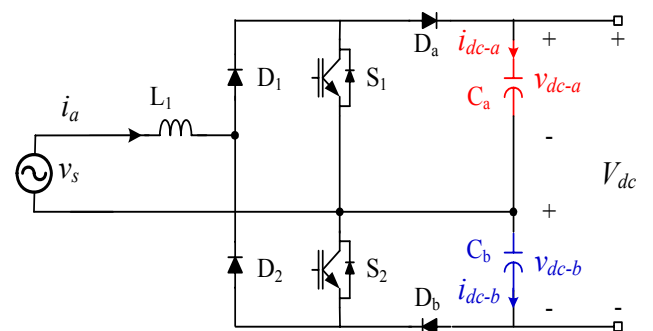


그림 9 단상 PFC 하프-브리지 부스트 컨버터
Fig. 9 Single-phase PFC half-bridge boost converter.

따라서 이러한 PFC 하프-브리지 구조의 부스트 컨버터 동작에서는 커패시터 C_a 와 C_b 의 안정된 동작이 매우 중요하다

므로 이에 대한 사고를 미연에 방지하고자 본 논문에서 제안한 고장 진단기법을 적용하기로 한다.

4.2 시뮬레이션의 결과

4.2.1 PFC 컨버터의 전류제어 동작

그림 10은 저 가격형 단상 UPS에 대한 하프-브리지 PWM 컨버터의 DC전압 제어 및 고조파 저감의 고 역률과 전류제어를 수행하기 위한 제어 블록도를 나타낸 것이다. V_{dc} 전압제어기에 대한 오차 보상기의 제어결과와 입력측 PLL의 조합에 의하여 입력전류 지령(i_a^*)을 생성하고 이의 피드백 전류 i_a 를 비교하여 PI제어를 수행한 후 PWM을 스위칭 하도록 제어 블록을 구성하였다.

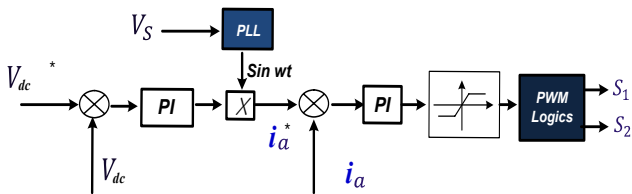


그림 10 하프-브리지 컨버터의 제어기 구성도
Fig. 10 Controller configuration of half-bridge converter.

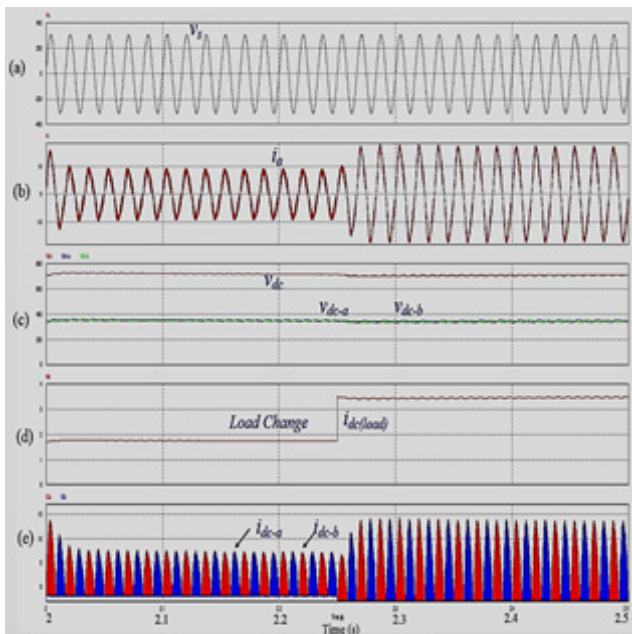


그림 11 하프-브리지 컨버터의 제어기 동작파형
Fig. 11 Output operation waveform of PFC half-bridge boost converter.

그림 11은 하프-브리지 PWM 컨버터에 대한 모의실험의 결과파형을 나타낸 것이다. 이의 파형은 $700[V_{DC}]$ 의 전압 지령에 대하여 (a). 입력전압 V_S (b). 가변 부하에 따른 제어된 입력전류 i_s (c). 출력 DC전압과 a,b 두 단의 전압 (d). 가변 부하에 따른 DC 부하전류 i_{dc} (e). 두 커패시터의 충전전류 파형을 순서적으로 보여 주고 있다. 이의 출력파형은 정현

파 입력전압, 제어된 정현파 입력전류 나타내어 PFC의 기능을 검증하였으며, 또한 이의 제어회로에 의하여 입력전압 V_S 에 대한 DC전압의 승압과 전류제어에 대한 동작이 잘 수행되고 있음을 보여주고 있다.

4.2.2 ESR값 변동의 추정

그림 7을 이용한 파라미터의 추정기법에서는 밴드패스 필터의 성능이 매우 중요하므로 컴퓨터 시뮬레이션을 통해 최적의 주파수 통과대역을 찾았다. 중심 주파수 60[Hz]인 경우는 6[Hz]정도의 통과대역을 갖는 대역통과 필터로 충분하지만 중심 주파수 15[kHz]의 경우 150[Hz]의 통과대역을 갖는 고성능 밴드패스 필터가 필요한 것을 확인하고 이들 밴드패스 필터를 본 시뮬레이션에 적용하여 만족한 결과를 얻었다.

그림 12는 각 전해 커패시터(C_a, C_b)의 내부 열화로 ESR값이 정상값(0.2[Ω])에서 0.4[Ω]으로 2배 증가 및 감소를 반복하는 경우에 대한 추정 응답특성을 관찰하기 위하여 부하변동에 따른 시뮬레이션의 결과를 나타낸 것이다. (a)와 (b)의 그림에서 ESR값의 증가로 리플전압(V_{dc-a}, V_{dc-b})과 커패시터 전류가 약간 커지면서 고조파 성분이 증가하였으나, (c)의 그림에서 ESR값이 0.2[Ω]에서 0.4[Ω]으로 변화된 상태가 정상적으로 잘 검출되는 것을 확인하였다.

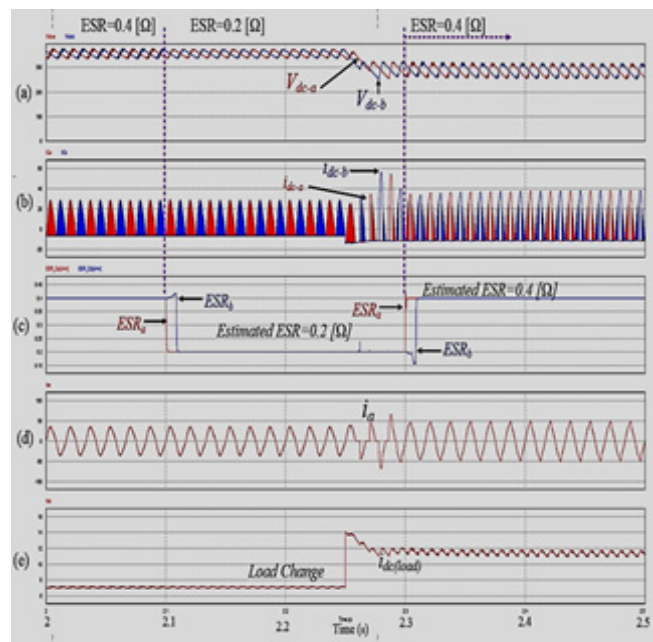


그림 12 하프-브리지 컨버터의 출력과 ESR의 추정
Fig. 12 Operation output and estimated ESR of PFC boost converter with the load change.

4.2.3 정전용량값 변동의 추정

그림 13은 각 전해 커패시터(C_a, C_b)의 내부 열화로 정전용량이 정상값(2,200[μF])에서 -20[%] 감소한 경우를 가정하여 시뮬레이션 결과파형을 나타낸 것이다. 정전용량 감소로 리플전압(V_{dc-a}, V_{dc-b})의 저주파 성분이 증가하였으나 정전용량값은 2,170[μF]에서 1,745[μF]으로 변화된 상태가 정상적으로 잘 검출되었다.

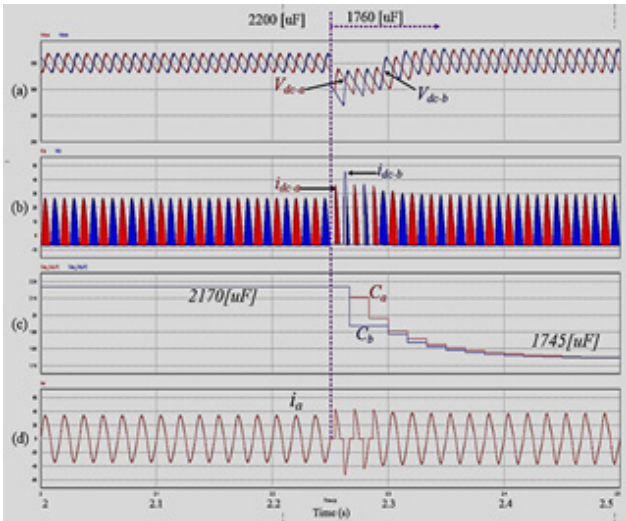


그림 13 하프-브리지 컨버터의 출력과 C값의 추정
 Fig. 13 Operation output and estimated capacitance of PFC boost converter.

5. 결 론

대부분의 전력변환 장치에 사용되는 전해 커패시터의 사용증가는 열화가 진행되면서 폭발 등을 일으키는 주요 위험요인으로 작용하므로 이에 대한 조기 진단이 필요하다. 본 논문에서는 이의 진단 수행을 위하여 저 가격형 무정전전원 장치에 대비한 하프-브리지 컨버터를 채용하여 커패시터의 진단 시스템을 구성하였다. 하프-브리지 컨버터의 구성에 따라 두 개의 DC 커패시터의 고장 진단 모니터링 기법을 제안하였다.

이는 커패시터의 내부 리플 전압 및 전류의 신호 검출로부터 밴드패스 필터 등의 신호 처리과정을 거친 후 커패시터의 ESR 및 용량의 크기 변동을 산정하여 이의 열화 상태를 경고할 수 있도록 하는 간단한 진단 기법을 적용하였다. 제안된 알고리즘의 타당성 입증에 위한 시뮬레이션에서는 주파수 가변에 따른 커패시터의 기본적인 특성을 분석하였고, 5[kW] 단상 PFC 컨버터를 구성하여 UPS 제품 적용에 대비한 타당성을 확인하였다. 그 결과 밴드패스 필터의 특성이 매우 우수한 경우에는 파라미터 추정값들이 매우 정확하였음을 입증하였다.

References

[1] M.L. Gasperi, "Life Prediction Modeling of Bus Capacitor in AC Variable-Frequency Drives", IEEE Trans. on Ind. Appl., vol., 41, no.6 ,pp.1430-1435, 2005, Nov./Dec.
 [2] Aforz M. Imam, Deepak M. Divan, Ronald G. Harley, Thomas G. Habetler, "Real-Time Condition Monitoring of the Electrolytic Capacitors for Power Electronics Applications", Applied Power Electronics Conference, APEC 2007.
 [3] United States Department of Defense, "US MIL

-HDBK-217F Reliability Prediction of electronics Equipment," Version F, Notice 2, USA, 1995.
 [4] Karim Abdennadher, Pascal Venet, Geard Rojat, Jean-Marie Rief, Christophe Rosset, "A Real-Time Predictive-Maintenance System of Aluminum Electrolytic Capacitors Used in Uninterrupted Power Supplies", IEEE Trans. of Industry Applications, Vol., 46, No. 4, July/August, 2010.
 [5] Amine Lahyani, Pascal Venet, Guy Grellet, and Pierre-Jean Vivierge, "Failure Prediction of Electrolytic Capacitors During Operation of a Switchmode Power Supply", IEEE Trans. on Power Electronics, Vol.13, No.6, pp.1199-1207, November 1998.
 [6] Aeloiza, E.C.; Jang-Hwan Kim; Ruminot, P.; Enjeti, P.N., "A Real Time Method to Estimate Electrolytic Capacitor Condition in PWM Adjustable Speed Drives and Uninterruptible Power Supplies", Power Electronics Specialists Conference, 2005.
 [7] P. Venet, F.Perisse, M.H. El-Hussein1, and G. Rojat, "Realization of a smart electrolytic capacitor circuit", IEEE of Industry Applications Magazine, No.1, pp. 16-20. 2002.

저 자 소 개



서 장 수 (徐 將 守)

1982년 조선대학교 전기공학과 졸업.
 1985년 조선대학교 공과대학원 전기공학과 졸업(석사), 1995년 조선대학교 공과대학원 졸업(박사), 1991,3~현재 송원대학교 전기전자공학과 교수.



손 진 근 (孫 珍 勳)

1990년 숭실대학교 전기공학과 졸업.
 1992/1997년 동 대학원 전기공학과 졸업(석사/박사). 2002. 2~2003. 2 일본 가고시마대학 전기공학부 Post-doc. 2009. 1~2010. 2 Michigan State University 방문교수. 1997년~현재, 가천대학교 전기공학과 교수.

E-mail : shon@kyungwon.ac.kr



전 희 종 (田 喜 鍾)

1975년 숭실대학교 전기공학과 졸업.
 1977년 서울대학교 대학원 전기공학과 졸업(석사). 1987년 중앙대학교 대학원 전기공학과 졸업(공학박). 2008년~2010년 숭실대학교 공과대학장. 1983년~현재 숭실대학교 전기공학부 교수