



# 전자부품에 미치는 고에너지 전자기파의 영향

## I. 고에너지 전자기파의 개요

전자파 환경이란 전자기기들이 목적에 맞게 정상적으로 동작하는 것을 방해하는 전자기파적인 주위 상황을 지칭한다. 우리가 생활하는 지구상에서 이와 같은 전자파 환경에는 주파수 영역이 수십~수백 MHz의 낮은 영역을 가지는 낙뢰와 같은 자연 현상에서 기인한 전자기장에 의한 자연 전자파 환경이 있으며, 산업 사회가 발달하면서 인간의 필요에 의해 개발된 전기·전자·정보처리 장치나 시설물에서 비의도적으로 방출되는 불필요한 전자파도 있다. 이외에도 특정한 목적에 의해 의도적으로 발생시킨 인위적인 전자파 환경(HPEM)이 있다. 이러한 전자파 환경은 인간의 삶의 질을 향상 시켰지만 전자파 환경의 오염으로 인한 유해한 영향을 동시에 발생시키는 양면성을 가지고 있다. 따라서 전자파 환경으로부터의 영향을 피하기 위해 노력이 필요하다.

특히 의도적으로 고안된 HPEM은 공중과 지상에서 사용되는 각종 전자기파 응용장비의 신호입력 부위 및 출력부분에 강한 전자기파적 충격을 주어 제 기능을 발휘할 수 없게 한다. 이러한 HPEM은 매우 낮은 주파수로부터 높은 주파수대의 넓은 대역에 걸쳐 높은 전자계를 발생시키기 때문에 각종 통신 시스템내의 회로가 열화 되고, 반도체 소자내의 접합 상태가 붕괴되며, 안테나 및 케이블 등의 외부 노출에 의해 높은 세력의 간섭 신호가 유기되어 전체적인 계통상에 막대한 지장을 초래한다. 이러한 장애를 유발하는 HPEM의 위협으로부터 전자기기 및 시스템을 보호가 필요하며, 이를 위해 반도체 소자의 오동작 및 파괴 메카니즘을 연구하고 보호 기술을 확보하기 위해 위와 같은 인위적인 전자기 환경에서의 반도체 소자의 거동을 조사하는 것은 의미가 있다.



허 창 수  
인하대학교



강 호 재  
인하대학교



## II. 고에너지 전자기파 연구 분야

고에너지 전자기파는 일반적으로 NLW(Nonlethal Weapon, 비살상무기)로 분류되며 다양한 응용분야를 갖는다. 고에너지 전자기파에 대한 개발은 크게 4가지로 나누어서 이루어지고 있다. 하지만 본 논고에서는 고에너지 전자기파 발생장치 개발에 대해서는 언급하지 않았다.

### 1. 고에너지 전자기파 모의시험 시설 연구

고에너지 전자기파에 대한 연구는 고에너지 전자기파에 의한 시스템의 피해를 모의할 수 있는 실험시설이 필요하다. 물론 일반적인 EMC 시험에서 사용하는 RF 무반사실과 TEM 혹은 GTEM도 사용이 가능하지만 전계강도가 매우 큰 경우 이용이 어렵다. 또한, 전투기, 헬리콥터, 장갑차 등과 같이 매우 큰 시스템은 RF 무반사실 내부에 설치하기엔 매우 큰 비용이 요구된다. 따라서 실외에서 비교적 단순한 형태로써 고에너지 전자기파 모의시험을 할 수 있는 장비가 요구되는데<sup>[1]</sup> 이를 고에너지 전자기파 시뮬레이터 (simulator)라 부른다.

고에너지 전자기파 시뮬레이터는 첫째, 고에너지 전자기파의 특성인 고전압 및 고전력을 이용할 수 있어야 한다. 둘째, 실제로 고에너지 전자기파에 의해 영향 받는 시스템들은 고에너지 전자기파 발생원으로부터 수십~수백 km 떨어져 있으므로 고에너지 전자기파 시뮬레이터는 평면파를 만들어 줄 수 있어야 한

다. 셋째, 전원으로부터 발생한 전자기파가 임피던스의 불완전한 매칭으로 인한 반사파 및 모든 손실이 최소화 되어야 한다. 그 외에도 여러 가지 요소가 있겠으나 위의 세 가지 요소가 가장 중요한 성능지표다. 특히 평면파를 만들어야 하는 두 번째 조건이 고에너지 전자기파 시뮬레이터의 구조를 결정하는 가장 중요한 요소이며 그만큼 가장 설계하기 어려운 요소이다.

이는 크게 3가지 형태로 분류할 수 있는데 guided-wave 식, 다이폴 식, hybrid 식으로 나뉜다. 이렇게 3가지 형태로 나뉘는 것은 평면파를 만들어주는 방법에 기인한 것이다. 이들 시뮬레이터의 역할은 무엇보다도 EUT(Equipment Under Test, 피시험체)에 실제 고에너지 전자기파와 같은 조건의 전자기파를 인가해주는 것인데, 그 성능은 평면파를 얼마나 잘 만들어주느냐에 크게 달렸다<sup>[2]</sup>.

### 2. 고에너지 전자기파에 의한 시스템의 피해양상 연구

4가지 고에너지 전자기파 연구 분야 중에 가장 많이 이루어지는 것은 고에너지 전자기파에 대한 시스템이 어떠한 영향을 받는 것인지 예측하는 연구다. 시스템마다 그 용도와 사용 환경, 구조 등에 따라 외부에서 인가되는 고에너지 전자기파에 대한 내성(susceptibility)이 다양하다.

무기로써 사용하는 공격자의 입장에서, 보호기술을 개발해야 하는 보호자의 입장에서 해당 시스템의 내성정도를 평가하는 일은 매우 중요하다. 고에너지 전자기파에 대한 다양한 연구 중에 시뮬레이터를 이용한 내성 연구가 가장 많이 이루어지고 있으며 연구하는 국가는 매우 다양하지만 대체로 미국이 가장 앞서가고 있다. 이러한 연구는 군사용 목적으로 이루어지기 때문에 그 자료는 대부분 보안사항이고 공개가 되지 않는다.

피해 양상 연구는 크게 2가지인데 고에너지 전자기파 모의시험 설비에서 시험을 통한 방법이 있고 또 하나는 다양한 전자기 수치해석법을 통하여 시스템에 어느 정도의 노이즈가 발생하여 시스템을 손상하는지 예

**고에너지 전자기파 시뮬레이터가 있으며, 시뮬레이터의 역할은 EUT(Equipment Under Test)에 실제 고에너지 전자기파와 같은 평면파를 잘 만들어 주는 것이다.**



〈그림 1〉 고에너지 전자기파 연구분류

측하는 방법이다. 이 두 가지는 독립적으로 시행되지 않고 서로 보완적으로 시행되고 있다.

### 3. 고에너지 전자기파에 대한 시스템 보호기술 연구

고에너지 전자기파는 초기에 군사용 목적으로 개발되면서 고에너지 전자기파에 대한 무기를 중심으로 개발되었지만, 점차 연구가 세계적으로 확산하면서 자국 군사 장비 및 군사시설의 고에너지 전자기파에 대한 보호가 절실히 요구되었다. 고에너지 전자기파에 대한 피해 분석으로 인해 해당 시스템의 어떤 부분이 취약하며 그 부분을 보호하기 위한 다양한 방법들이 고안되고 있다. 고에너지 전자기파가 시스템으로 침입할 수 있는 모든 부분을 PoE (Point of Entry)라 부르는데<sup>[2]</sup> 이러한 PoE들을 각각의 침입 형태에 맞는 최적의 형태로 보호방법을 고안하는 것이 핵심이다.

고에너지 전자기파 침입의 분류는 크게 두 가지로 가능하다.

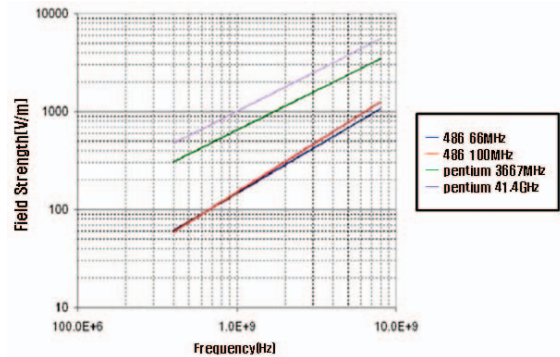
첫째, 어떠한 전기적 형태로 시스템이 침입하는 거다. 전자기파의 형태, 즉 전계 및 자계의 합성으로 침입하는 형태를 방사 침입(radiated penetration)이라 부른다. 둘째, 전력선 및 통신선 등의 전송선, 외부 금속 케이스 등에 전류 및 전압을 유기하여 내부로 침입하는 형태를 전도침입(conducted penetration)이라 부른다. 이에 대한 연구가 선진국을 중심으로 연구되고 있다.

**고에너지 전자기파 연구동향으로 고반복 고출력 전자기파에 의한 전자기기의 영향에 대한 연구가 활발히 진행 중에 있고, HPEM과 HEMP에 의한 PC의 민감성 분석 연구가 있다.**

## Ⅲ. 고에너지 전자기파 연구동향

### 1. 국외 연구동향 및 연구내용

고에너지 전자기파가 인체나 전자시스템에 미치는 영향에 관한 연구는 미국, 러시아 등 과거 냉전 시대의 강대국에서 많은 연구가 수행되었고, 현재 국외에서는 고에너지 전자기파 발생장치와 전자기파에 의한 시스템 단위의 전자기기와 소자 단위의 micro controller와 같은 반도체소자들의 영향에 대한 연구가 독일 및 프랑스 등 여러 국가에서 활발히 연구 중에 있으며 고반복 고

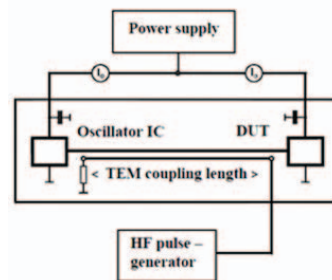


〈그림 2〉 각 PC에 대한 오동작 임계 전계강도

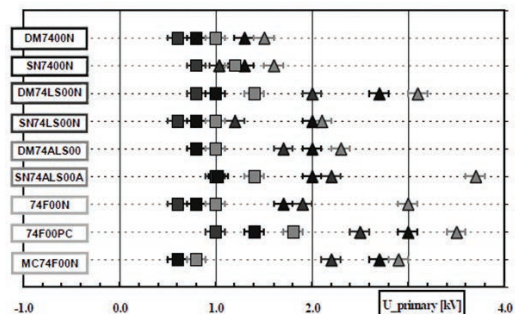
출력 전자기파에 의한 전자기기의 영향에 대한 연구도 활발히 진행중에 있다.

그 중 프랑스의 QinetiQ의 연구 그룹에서 수행한 HPEM과 HEMP에 의한 PC의 민감성을 분석한 연구가 있다.

영국에서 연구한 PC와 네트워크의 민감성 분석연구는 주파수의 범위가 100MHz~8GHz이고 방사시간이 30 $\mu$ s 조건하에 Reverbration Chamber에서



〈그림 3〉 각 PC에 대한 오동작 임계 전계강도



〈그림 4〉 펄스폭과 펄스 빈도수에 따른 파괴전압



네 종의 PC에 따른 전자기파의 내성을 평가하였다<sup>[3]</sup>.

위의 전자기기의 피해 양상 조사뿐만 아니라 독일의 ABB AG연구센터에서는 Pulse Injection Test 기법을 통하여 TTL, CMOS 같은 작은 단위의 반도체 소자의 파괴 정도를 연구하였다<sup>[4]</sup>.

각 실험에 적용된 펄스는 단펄스와 다중펄스로 나누어서 실험을 실시하였고 펄스 대역폭은 각각 3ns, 6ns, 12ns에 따른 소자의 파괴정도를 관찰하였다.

실험결과 펄스 대역폭이 적고 펄스의 반복률이 증가할 수록 소자의 파괴 임계전압이 감소하는 것을 알 수 있었다. 국외에서 이러한 기기와 소자의 고에너지 전자기파에 따른 영향뿐만 아니라 호주의 Monash 대학에서는 고주파수 발생장치에 의한 컴퓨터 시스템에 커플링 되는 정도와 데미지의 영향에 대해서 모의 실험을 실시하였다. 작동주파수 수 kHz~수 GHz의 작동 주파수를 변화시켜 시스템에 커플링 되는 정도를 관찰하였다<sup>[5]</sup>.

위의 연구사례와 같이 현재 수백~수kHz의 반복률을 갖는 고반복 펄스 발생장치에 대한 피해연구가 외국에 활발히 진행중에 있다. 그리고 실생활에서 사용중인 전

자부품에 대해서도 고에너지 전자파에 대한 연구도 이루어지고 있는데 그 중 대표적인 예로서 스웨덴의 Uppsala 대학교에서 GPS의 고반복 펄스 발생장치에 의한 피해효과에 대해서 연구가 진행되었다<sup>[6]</sup>.

GPS는 최대 전계 강도 150kV, 반복률 1kHz의 펄스 발생장치를 통하여 피해효과를 분석하였고 피해양상을 크게 5단계로 나누어서 분석을 실시하였다.

국외에서는 이러한 고반복 전자기파에 의한 피해효과에 연구결과를 제시하였는데 이러한 결과를 빗대어서 보았을 때 기존에 연구되어온 단펄스 전자기파보다 전자기에 치명적인 영향을 줄 수 있기 때문에 인위적인 고반복 펄스 발생장치에 대한 영향 평가 및 전자기파 내성 확률평가에 대한 연구도 활발히 진행되고 있다.

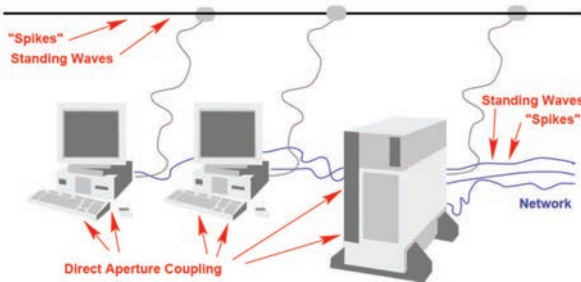
**전자기 위상 기하학은 전체 시스템을 결합점(Junction)과 관(Tube) 형태로 표현된다.**

**2. 국내 연구동향 및 연구내용**

전자기파의 효과에 관한 국내연구는 전력계통에서 발생하는 단락이나, 낙뢰, 기타 전력제어장치에서 발생하는 고장 noise 등이 전자부품 및 장비, 사람과 가축에 어떠한 영향을 미치는가가 연구되고 있으며, 또한 휴대전화와 같은 적은 에너지의 전자기파가 인체에 어떠한 영향을 미치는가에 대한 연구가 미미하게 진행되고 있다. 하지만 최근 인하대에서는 고에너지 전자기파에 의한 반도체 소자 및 전자기기들의 피해양상을 관찰하였고 이에 대한 피해효과를 정량화한 연구가 진행되었다.

**1) 선로상의 전자기파 커플링 이론**

실제 존재하는 시스템들은 대부분 크고 구조가 복잡하기 때문에 이를 해석하기 위해서는 각각의 시스템을 하위 시스템으로 분해한 후 각각을 해석하여 이를 종합하면 전체 시스템으로 해석할 수 있다. 이러한 해석 방법을 전자기 위상 기하학(electro-magnetic topology)이라 한다. 전자기 위상 기하학은 전체 시스템을 결합점(junction)과 관(tube) 형태로 표현하게 된다. 결합점은 시스템에 존재하는 공간이나 표면들을 표현하며, 이 결합점들은 시스템의 구조에 따라 관 형태



〈그림 5〉 컴퓨터 시스템에 전자파의 영향 개요도



〈그림 6〉 고반복 펄스에 대한 GPS 피해효과

로 연결된다. 이를 이용하여 전체 해석하고자 하는 시스템을 위상 기하학적 네트워크로 표현하게 된다. 이 네트워크에 존재하는 전자기파의 관계식을 이용하여 네트워크 전체를 하나의 행렬 형태로 표현할 수 있으며, 각각의 결합점에 존재하는 전압 또는 전류의 값을 알아낼 수 있는 방법이 BLT (Baum-Liu-Tesche equation) 방정식이다<sup>[7-11]</sup>.

외부에서 입사되는 전자기파가 선로에 커플링 될 경우 이 선로에 전압 및 전류가 유도되는 현상을 BLT 방정식을 이용하여 해석할 수 있다. BLT 방정식을 얻기 위해 <그림 7>과 같이 선로의 길이가 L이고, 특성 임피던스  $Z_C$ 를 갖는 2 도체 전송선을 생각할 수 있다. 2 도체 전송선 양단에는 종단 부하  $Z_{L1}$ 과  $Z_{L2}$ 가 연결되어 있고, 임의의 위치  $x = x_s$ 에 집중 전원 (lumped source)  $V_S$ 와  $I_S$ 가 외부 전자기파에 의해 발생 한다. <그림 7>에서와 같이 전송선에서 전압은 입사파(incident traveling wave)와 반사파(reflection traveling wave)가 존재하게 된다. 입사파는 양의 방향 V+로 진행하고 반사파는 음의 방향 V-로 진행한다. 전송선 상의 입사파 및 반사파는  $e^{\pm\gamma x}$ 에 의존하며, 전송선 상의 전압은 입사파와 반사파의  $V^+(x)+V^-(x)$  합으로 표현이 가능하다. 여기서  $\gamma$ 는 전파 상수로서 진공 중에서는  $k = 2\pi f/c$ 의 관계가 성립하며, 여기서  $c$ 는 광속도를 의미한다. <그림 7>과 같이 각각의 선로에 연결된 노드 (node)에서 입사 및 반사되는 전압파를  $V_{inc}+V_{ref}$ 로 표현하면, 노드 1과 노드 2에서 진행파 및 반사파는 다음과 같이 정의 할 수 있다.

**고에너지 전자기파 선로에 커플링 될 경우 선로 길이 변화에 따른 반도체 소자의 오동작 확률과 파괴 확률을 정의한다.**

$$V^+(0) \equiv V_1^+ = V_1^{ref} ; V^-(0) \equiv V_1^- = V_1^{inc} \quad (1)$$

$$V^+(L) \equiv V_2^+ = V_2^{inc} ; V^-(L) \equiv V_2^- = V_2^{ref} \quad (2)$$

여기서 식 (1)은 노드 1에서의 진행파 및 반사파이고, 식 (2)는 노드 2에서의 진행파 및 반사파를 나타낸다. 이 전압파는  $x = x_s$ 에서 발생하는 전자기파에 의한 등가 전압원으로 <그림 27-2>와 같이 전원인 입사파 ( $x > x_s$ ) 및 반사파 ( $x < x_s$ )를 발생시킨다. 이때의 입사파 및 반사파는 식 (3)과 식 (4)와 같이 나타낼 수 있다.

$$V_S^+(x) = \frac{1}{2}(V_S + Z_C I_S)e^{-\gamma(x-x_s)} \quad (3)$$

$$V_S^-(x) = 0 \quad (x > x_s)$$

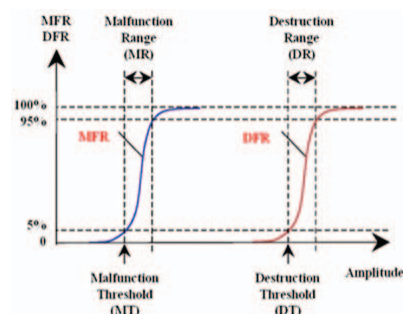
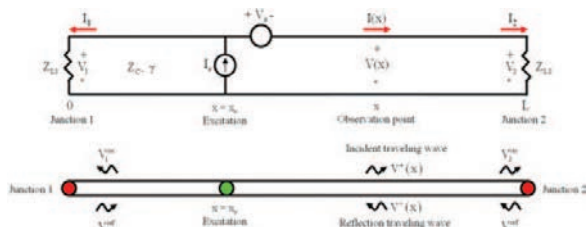
$$V_S^-(x) = -\frac{1}{2}(V_S - Z_C I_S)e^{+\gamma(x-x_s)} \quad (4)$$

$$V_S^+(x) = 0 \quad (x < x_s)$$

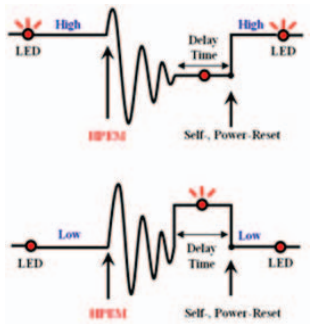
**2) 반도체 소자의 오동작 확률 및 파괴 확률 정의**

고에너지 전자기파가 선로에 커플링 될 경우 선로 길이 변화에 따른 반도체 소자의 오동작 확률 (MFR : malfunction failure rate) 및 파괴 확률 (DFR : destruction failure rate)을 <그림 8>와 같이 정의하였다. 여기서 오동작이란 반도체 소자가 물리적인 손상 없이 이상 발생 후 자연적 또는 외부로부터 특정 신호를 주입하여 초기 상태로 회복하는 것으로 정의하였고, 반도체 소자의 오동작 발생 횟수를 실험 횟수로 나눈 값으로 나타낼 수 있다. 한편 파괴

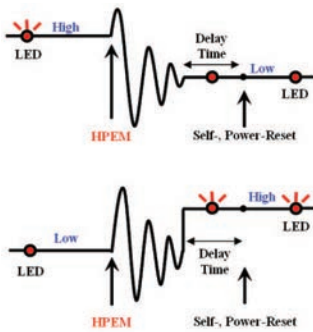
<그림 7> 집중 전압원 및 전류원에 의해 여기 되는 2 도체 전송선 및 Linear Graph



<그림 8> 오동작 및 파괴 확률의 거동



〈그림 9〉 오동작 현상 개요도



〈그림 10〉 파괴 현상 개요도

확률은 반도체 소자의 물리적인 손상을 의미하며, 반도체 소자의 교체로만 시스템의 기능을 회복할 수 있는 경우로서 반도체 소자의 파괴 발생 횟수를 실험 횟수로 나눈 값으로 하였다. 오동작 및 파괴 확률은 위의 정의에 따라 식 (5)와 식 (6)로 나타낼 수 있다.

$$MFR = \frac{\text{Number of Malfunctions}}{\text{Number of Tests}} \times 100 \quad [\%] \quad (5)$$

$$DFR = \frac{\text{Number of Destructions}}{\text{Number of Tests}} \times 100 \quad [\%] \quad (6)$$

〈그림 8〉에서 제시된 malfunction threshold(MT)는 반도체 소자가 고에너지 전자기파의 커플링 효과에 의해 5%의 확률로 오동작이 발생하는 시점의 평균 전계 강도 값이고, malfunction range(MR)는 오동작이 발생하는 평균 전계 강도의 전폭으로 오동작 발생 확률이 5%에서 95%까지 변하는 구간을 나타낸다. 또한 반도체 소자의 영구적인 파괴에 대한 영향을 나타내는

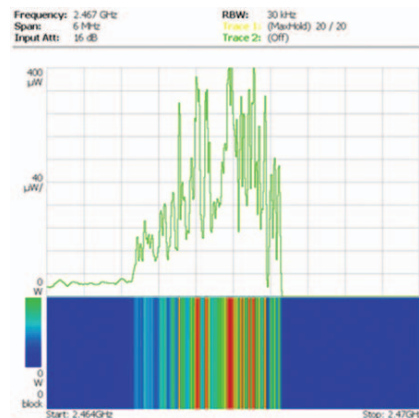
**반도체 소자의 파괴되는 정도의 전압 관찰을 위해 TTL 기반의 논리 반도체 소자와 CMOS 기반의 논리 반도체 소자, 마이크로컨트롤러 반도체 소자를 선정하여 실험**

destruction threshold(DT)와 destruction range (DR)도 MT와 MR을 정의한 것과 같은 원리로 설명할 수 있다. 여기서 MFR, DFR, MT, MR, DT, DR의 거동은 전자기파에 의한 반도체 소자의 민감성 (susceptibility)을 알 수 있는 파라메타(parameter)가 된다<sup>[12-16]</sup>.

### 3) 반도체 소자의 오동작 및 파괴 전압 실험결과 예시

회로나 소자의 커플링되는 전압의 정도를 이론적인 측면을 바탕으로 실험결과 예시하였다. 반도체 소자의 파괴되는 정도의 전압을 관찰하기 위해서 TTL 기반의 논리 반도체 소자와 CMOS 기반의 논리 반도체 소자, 마이크로컨트롤러 반도체 소자를 선정하여 실험하였다. 실험에 사용된 반도체 소자를 의도적으로 오동작 및 파괴시키기 위해 비교적 주파수가 높고, 출력 제어가 용이한 마그네트론(magnetron, 삼성 OM75S)을 사용하였다. 시험에 사용된 마그네트론의 정격 발전 주파수는  $2,450 \pm 50$  MHz의 좁은 주파수 대역폭(협대역,

narrowband)을 가지며, 정격 고주파 출력은 0~910 W (V.S.W.R  $\leq 1.1$ , 1,000 Wmax) 까지 조절이 가능하다. 〈그림 11〉은 마그네트론으로부터 발생하는 고출력 전자기파의 스펙트럼을 텍트로닉스사(Tektronix)의 스펙트럼 어널라



〈그림 11〉 마그네트론으로부터 방사된 고출력 전자기파 스펙트럼

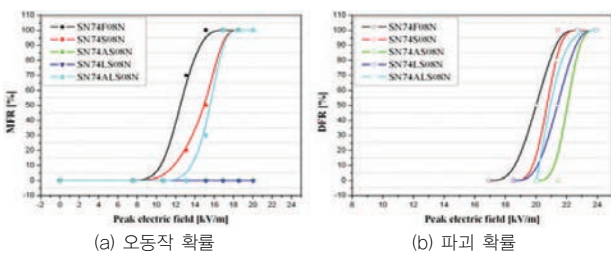


이저(Real-time spectrum analyzer, RSA3303A)로 측정한 것이다. 고출력 전자기파의 스펙트럼을 측정할 결과  $2,467 \pm 1.5$  MHz로 제조사에서 명시한 주파수 대역보다 상당히 협소하였다.

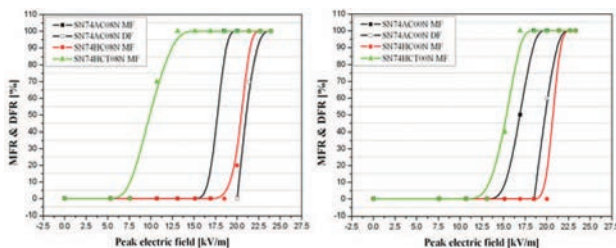
### 3-1. TTL 기반의 논리 반도체소자 피해효과 분석

〈그림 12〉는 고출력 전자기파가 5가지 각각 다른 제조 기술로 만들어진 TTL AND 논리 반도체 소자의 리드 프레임(lead frame)에 커플링 될 경우 (선로 길이  $l_x = 0^+ \approx 0$  [cm]) 각각의 제조 기술에 따라 20회 시험 중 오동작 또는 파괴 발생 빈도를 확률로 나타낸 것이다. 실험 결과 SN74F08N, SN74S08N, 및 SN74ALS08N은 고출력 전자기파의 커플링 효과에 의해 오동작 및 파괴 현상이 관찰되었고, SN74AS08N과 SN74LS08N은 오동작 현상 없이 파괴로 진전되었다. 실험에 사용된 5가지 다른 제조 기술로 만들어진 TTL AND 논리 반도체 소자의 5% 오동작 발생 피크 전계 강도 범위는 약 10 kV/m~13 kV/m이었으며, 피크

**마이크로컨트롤러 소자는 논리 반도체 소자보다 고출력 전자기파의 커플링 효과에 취약**



〈그림 12〉 TTL AND 논리 반도체 소자의 오동작 및 파괴 확률 ( $l_x = 0^+ \approx 0$  [cm])



〈그림 13〉 CMOS 논리 반도체 소자의 오동작 및 파괴 확률 ( $l_x = 0^+ \approx 0$  [cm])

전계 강도가 약 18 kV/m~21 kV/m 범위에서 파괴가 관찰되었다.

### 3-2. CMOS 기반의 논리 반도체소자 피해효과 분석

CMOS 논리 반도체 소자는 TTL 논리 반도체 소자와 게이트의 입력 및 출력 핀 배치가 같다. 따라서 TTL 논리 반도체 소자의 피해 효과 실험을 위해 구성된 LED 구동 회로에서 TTL 논리 반도체 소자를 CMOS 논리 반도체 소자로 교체하여 피해 효과를 조사하였다. 〈그림 13〉은 고출력 전자기파가 3가지 각각 다른 제조 기술로 만들어진 CMOS 논리 반도체 소자의 리드 프레임 커플링 될 경우 (선로 길이  $l_x = 0^+ \approx 0$  [cm]) 각각의 제조 기술에 따라 20회 시험 중 오동작 또는 파괴 발생 빈도를 확률로 나타낸 것이다.

CMOS 논리 반도체 소자의 SN74AC08N과 SN74AC00N은 고출력 전자기파의 커플링 효과에 의해 오동작 및 파괴 현상이 발생되었으나 SN74HC08N, SN74HC00N, SN74HCT08N, SN74HCT00N에서는 오동작 현상만 관찰되었다. 실험에 사용된 고출력 전자기파를 발생 시키는 마그네트론의 최대 정격 출력은 1 kWmax로 이 때 도파관 내에서 형성되는 최대 피크 전계 강도는 23.94 kV/m이다. 따라서 최대 피크 전계 강도 이상의 전계에 SN74HC08N, SN74HC00N, SN74HCT08N, SN74HCT00N을 노출시키면 파괴가 발생할 수 있으나 이 실험에서는 마그네트론의 출력의 한계로 인하여 파괴 현상은 나타나지 않았다.

실험에 사용된 3가지 다른 제조 기술로 만들어진 CMOS 논리 반도체 소자의 오동작 발생 피크 전계 강도 범위는 CMOS AND 논리 반도체 소자의 경우 약 7 kV/m ~ 19 kV/m이었으며, CMOS NAND 논리 반도체 소자의 경우 약 13 kV/m ~ 19.5 kV/m이었다. 또한 피크 전계 강도가 약 20 kV/m 이상에서 SN74AC08N과 SN74AC00N의 파괴가 관찰되었다.





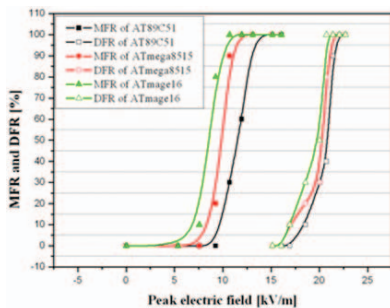
### 3-3. 마이크로컨트롤러 반도체 소자의 피해 효과 분석

마이크로컨트롤러 각각의 핀은 수행 기능에 따라 클럭(clock), 리셋(reset), 전원(power supply), 데이터(data)로 구분할 수 있다. 이러한 특정 기능을 수행하는 핀과 연결된 선로에 협대역의 고출력 전자기파가 커플링 될 경우 피해 효과를 조사하였고, 선로의 길이를 변화시켜 이러한 변화가 미치는 영향을 분석하였다. <그림 14>은 고출력 전자기파가 내부 구조와 메모리 용량이 다른 3가지의 마이크로컨트롤러의 리드 프레임 커플링 될 경우 (선로 길이  $l_x = 0^+ \approx 0$  [cm]) 각각의 마이크로컨트롤러에 따라 20회 시험 중 오동작 또는 파괴 발생 빈도를 확률로 나타낸 것이다. 고출력 전자기파의 커플링 효과에 의한 실험에 사용된 마이크로컨트롤러의 5% 오동작 발생 확률 피크 전계 강도 분포는 약 6.2 kV/m ~ 9.2 kV/m이었고, 5% 파괴 발생 확률 피크 전계 강도 분포는 약 16.5 kV/m ~ 17.5 kV/m로 논리 반도체 소자 보다 고출력 전자기파의 커플링 효과에 취약하였다.

**고에너지 전자기파가 선로에 커플링되면  
선로에 전압 및 전류가 유기되고,  
이로 인하여 회로를 단락 및 개방시키며,  
회로 고장으로 인한 순간적인  
큰 전류에 의해 열적 파괴 발생**

#### 4) 반도체 소자의 파괴 특성 관찰

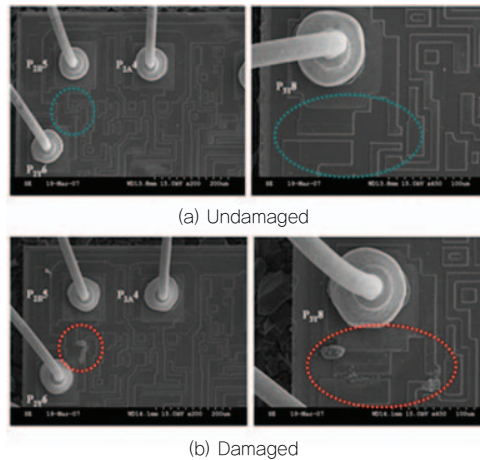
고분자로 몰딩되어 있는 반도체 소자표면을 제거하여 내부 칩 상태 변화를 직접 SEM과 CCD 광학 현미경으로 관찰한 모습을 관찰하였고 그 결과를 그림을 통해서 제시하였다. <그림 15>는 고에너지 전자기파의 커플링 효과에 의한 TTL 논리 반도체 소자의 파괴로서 내부



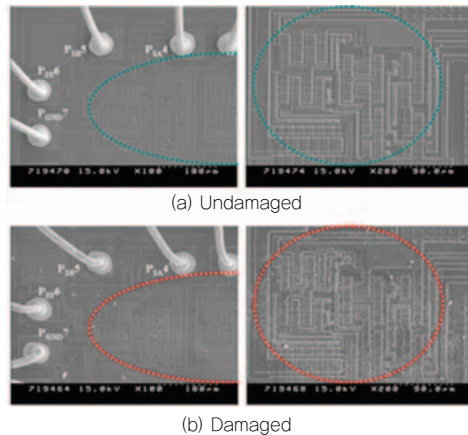
<그림 14> 마이크로컨트롤러의 오동작 및 파괴 확률

칩 상에 구성된 다이오드, 트랜지스터, 저항과 같은 component에서의 손상을 보여주고 있다. 이러한 component의 파괴는 대부분 입력부에서 관찰할 수 있었다. <그림 16>은 CMOS 논리 반도체 소자 내부 칩의 파괴를 나타낸 것으로 칩에 형성된 트랙이 녹아 인접해 있는 온칩와이어(onchipwire)와의 단락이 관찰되었고, 이러한 온칩와이어의 손상은 대부분 출력부에서 관찰되었다.

파괴된 반도체 소자를 대상으로 칩 상태를 관찰하는 경우 많은 반도체 소자에서 칩 상태를 관찰하기 어려운 경우가 있었다. 이것은 칩 위의 온칩와이어가 녹거나 본드와이어 또는 이를 지지하는 본드패드가 녹으면서 칩 주위

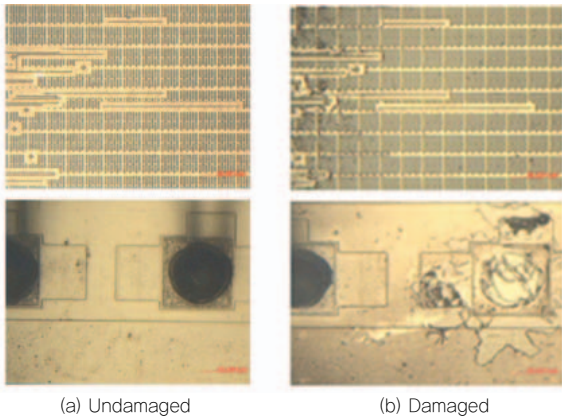


<그림 15> TTL 논리 반도체 소자의 파괴양상



<그림 16> CMOS 논리 반도체 소자의 파괴양상





(a) Undamaged (b) Damaged  
 <그림 17> 마이크로컨트롤러 소자의 파괴양상

에 몰딩되어 있는 절연 재료에 영향을 주어 금속과 고분자 물질의 융합된 형태로 칩 위에 부착되어 반도체 소자 표면의 제거를 어렵게 만들기 때문이다.

고에너지 전자기파가 선로에 커플링 되면 선로에 전압 및 전류가 유기되고 이렇게 유기된 전압 및 전류는 선로와 연결되어 있는 반도체 소자의 리드 프레임으로 유입된다. 리드 프레임 유입된 전류는 본드와이어의 온도를 상승시켜 본드와이어를 용단시키거나 반도체 소자 내부 칩으로 유입되어 회로를 단락 또는 개방 시키고, 또한 회로의 고장으로 인해 발생하는 순간적인 큰 전류에 의해서 금속 배선이 녹는 열적 파괴가 발생하는 것으로 사료된다<sup>[17-20]</sup>.

반도체 소자 내부 칩의 재질은 고집적도와 고속도를 위해 일반적으로 알루미늄, 구리, 금 등의 금속을 사용하여 회로를 이루고 있다. 반도체 소자 내부 칩의 온칩 와이어와 본드와이어의 파괴는 재료의 녹는 형태로 발생되는데 이러한 현상은 반도체 소자의 내부로 유입되는 전류에 의해 칩 위의 교차점에 매우 높은 곳에 유입된 전류에 의해 형성된 전계가 집중하기 때문이라는 연구결과를 제시할 수 있었다<sup>[21-25]</sup>.

#### IV. 결 언

지금까지 고에너지 전자기파 전자부품이나 소자에 미치는 영향이 동향에 대해서 살펴보았다. 해외 미국, 러시아, 유럽 등 강대국들은 전자기파에 대한 기술을 군

수분야에 국한되어 적용하는 것이 아니라 이를 산업분야에도 적용가능하도록 활발히 연구가 진행되고 있는 반면, 국내는 현재 국외의 전자기파 발생장치의 기술을 수입해오고 이를 이용하고 있는 이때 국내의 산업계와 학계는 전자기파의 영향과 발생장치에 대한 연구와 기술개발이 이루어져야 할 필요성이 있다. 그리고 고반복 고에너지 전자기파의 영향에 대한 연구사례가 1970년대부터 시작된 국외와는 달리 국내에서는 현재까지도 미비한 실정이며, 고에너지 전자기파 내성평가가 가능한 시험 설비 역시 없다. 이는 국외에서 이루어지는 고에너지 전자기파 관련 연구개발이 극비 보안사항이기 때문에 공개된 자료가 매우 적기 때문이다. 따라서 자체적인 국내 고에너지 전자기파 연구개발이 시급하다라는 결론을 맺을 수 있었다.

#### 참 고 문 헌

- [1] C. E. Baum, "Differential Marx Generator", EUROEM 2008, July 2008
- [2] C. E. Baum, "EMP Simulators for Various Types of Nuclear EMP Environments: An Interim".
- [3] Richard Hord, Andrew Lambourne and Anthony Wraight, "HPEM and HEMP susceptibility assessments of computer equipment", 17th International Zurich Symposium on Electromagnetic Compatibility, pp. 168-171, 2006
- [4] Esser, N., Smailus, B., "Measuring the upset of CMOS AND TTL due to HPM-signals", 14th IEEE International Pulsed Power Conference, 2003.
- [5] Carlo Kopp and Ronald Pose, "The Impact of Electromagnetic Radiation Considerations on Computer System Architecture", blockyourid, 1994
- [6] Mansson, D., Thottappillil, R., Nilsson, T., Lunden, O., Backstrom, M., "Susceptibility of Civilian GPS Receivers to Electromagnetic Radiation", IEEE Press, 2008
- [7] C. E. Baum, T. K. Liu, F. M. Tesche, "On the Analysis of General Multiconductor Transmission-



- Line Networks”, AFRL, IN350, 1978.
- [8] F. M. Tesche, M. A. Morgan, B. Fishbine, E. R. Parkinson, “Internal Interaction Analysis: Topological Concepts and Needed Model Improvements”, Interaction Note Series, IN-248, October 1975.
- [9] F. M. Tesche, M. V. Ianoz, and T. Karlsson, EMC Analysis Methods and Computational Models. New York: Wiley, 1997.
- [10] J. P. Parmantier, “First Realistic Simulation of Effects of EM Coupling in Commercial Aircraft Wiring”, IEE Journal of Computing & Control Engineering, Vol. 9, No. 2, pp 52–56, 1998.
- [11] K. S. H. Lee, “EMP Interactions : Principles, Techniques and Reference Data”, Hemisphere, New York, 1989.
- [12] M. Camp, H. Garbe, D. Nitsch, “Influence of the Technology on the Destruction Effects of Semiconductors by Impact of EMP and UWB Pulses”, 2002 IEEE International Symposium on Electromagnetic Compatibility, Vol. 1, pp. 87–92, 2002.
- [13] M. Camp, H. Garbe, “Influence of Operation- and Program-States on the Breakdown Effects of Electronics by Impact of EMP and UWB”, 2003 IEEE International Symposium on Electromagnetic Compatibility, Vol. 2, pp. 1032–1035, 2003.
- [14] S. Korte, M. Camp, H. Garbe, “Hardware and Software Simulation of Transient Pulse Impact on Integrated Circuits”, 2005 IEEE International Symposium on Electromagnetic Compatibility, Vol. 2, pp. 489–494, 2005.
- [15] M. Camp, H. Garbe, D. Nitsch, “UWB and EMP Susceptibility of Modern Electronics”, 2001 IEEE International Symposium on Electromagnetic Compatibility, Vol. 2, pp. 1015–1020, 2001.
- [16] M. Camp, H. Girth, H. Garbe, “Predicting the Breakdown Behavior of Microcontrollers Under EMP/UWB Impact Using a Statistical Analysis”, IEEE Transactions on Electromagnetic Compatibility, Vol. 46, No. 3, pp. 368–379, 2004.
- [17] 허창수, 홍주일, 황선문, “고출력 전자기파의 커플링 효과에 의한 마이크로 컨트롤러의 손상”, 대한전기학회 논문집 제57권 12호, 2008
- [18] 허창수, 홍주일, 황선문, “고출력 전자기파의 커플링 효과에 의한 마이크로 컨트롤러 소자의 피해”, 한국군사과학기술학회 회지 제57권 12호, 2008
- [19] J. I. Hong, S. M. Hwang, C. S. Huh, “Susceptibility of Microcontroller Devices due to Coupling Effects under Narrow-Band High Power Electromagnetic Waves by Magnetron”, Journal of Electromagnetic Waves, Vol. 22, pp. 2451–2462, 2008.
- [20] 허창수, 홍주일, 황선문, 한승문, “도선에 커플링 되는 고출력 전자파에 의한 CMOS IC의 피해 효과 및 회복 시간”, 한국전자파학회 논문집 제19권 6호, 2008
- [21] 허창수, 방정주, 한승문, 최진수, “광대역 고출력 전자기파에 의한 컴퓨터의 민감성 분석”, 한국방과학연구소 창설 40주년 기념 종합학술대회, pp. 22–25, 2010
- [22] 허창수, 방정주, 두진석, 한승문, “HPM에 의한 LNA(Low Noise Amplifier)의 민감성 분석”, 2010년도 춘계 마이크로파 및 전파전파 학술대회, Vol. 33, No. 1, pp 82, 2010
- [23] 허창수, 황선문, 홍주일, 한승문, 허욱열, 최진수, “고출력 전자기파에 의한 마이크로컨트롤러 소자의 민감성 분석과 보호 방안”, 2009년도 종합학술대회, pp. 1332–1335, 2009
- [24] C. S. Huh, J. I. Hong, S. M. Hwang, K. Y. Kim, U. Y. Huh, J. S. Choi, “Susceptibility of TTL Logic Devices to Narrow-band High Power Electromagnetic Threats”, PIER, Russia, 2009
- [25] C. S. Huh, J. I. Hong, S. M. Hwang, K. Y. Kim, U. Y. Huh, J. S. Choi, “The Susceptibility of Microcontroller Device with Coupling Caused by UWB-HPM”, PIER, Russia, 2009



허창수

- 1981년 인하대학교 전기공학과 (공학사)
- 1983년 인하대학교 전기공학과 (공학석사)
- 1987년 인하대학교 전기공학과 (공학박사)
- 1983년~1993년 한국전기연구원 기능재료 연구실 (실장)
- 1993년~현재 인하대학교 전기공학부 (교수)
- 2008년~현재 IEC TC 37C 위원
- 2011년~현재 IEC TC 77C 위원

<관심분야>

EMP 방호설계 및 소스개발, 고전압 기기 설계, 신재생에너지 등



강호재

- 2013년 인하대학교 전기공학과 (공학사)
- 2013년~현재 인하대학교 전기공학과 석사과정

<관심분야>

EMP 방호설계, EMC/EMI, RF 시스템