

# SDR 기반 Polar 송신 변환부의 DDS 주파수 특성 분석

김민수\* · 이진준\*\* · 하성재\*\*\* · 이영철\*\*\*\*

Analysis of DDS Frequency Characteristic for Polar Transmission  
based on Software Defined Radio

Min-Soo Kim\* · Kun-Joon Lee\*\* · Sung-Jae Ha\*\*\* · Young-Chul Rhee\*

## 요약

본 논문에서는 차세대 디지털 무선통신시스템에 적용하기 위하여 소프트웨어를 기반으로 한 Polar 송신기를 설계하고 분석하였다. 구현한 Polar 송신기는 CORDIC 알고리즘을 적용하여 I/Q데이터를 입력받아서 진폭과 위상정보를 독립적으로 처리하는 Polar 변환을 하도록 하였으며, 소프트웨어를 이용하여 DDS의 출력신호의 주파수를 Sweep시킬 수 있도록 구성하였다. 구현한 Polar 송신기는 소프트웨어 제어를 통해 DDS의 주파수 제어범위 내에서 1.16 GHz까지 주파수를 제어할 수 있음을 보였다. 향후 이득, 위상, 출력 등 제어 가능한 블록요소들을 제어할 수 있음을 보였으며, 소프트웨어를 이용하여 SDR기반 디지털 무선통신시스템에 적용이 가능함을 보였다.

## ABSTRACT

In this paper, we implemented polar transmitter based on software for next generation digital wireless communication system. The implemented converter converted from rectangular to polar by CORDIC algorithm, and be made up of sweep for DDS output frequency using software control. The implemented converter shows can frequency control up to 1.16GHz within DDS frequency control range by software control. it means that transmitter can be control of varied blocks such as gain, phase, output and etc.. The implemented converter can be applied digital wireless communication system based on SDR.

## 키워드

Software Defined Radio, DDS, Polar Transmitter, CORDIC Algorithm  
폴라송신기, 코르딕 알고리즘, 디지털 신디사이저, 소프트웨어 디파인 레디오

## 1. 서론

현재 대부분의 무선통신시스템에 사용된 송신기 구조는 요구되는 어플리케이션에 맞는 단일-모드/단일-

대역(Single-Mode/Single-Band) 송신기 구조가 이용되고 있다. 그러나 향후 차세대 무선통신시스템은 적용하고자 하는 어플리케이션에 따라 다양한 변조방식, 주파수 대역, 선형성 등의 다중-모드/다중-대역

\* 경남대학교 정보통신공학과(msigah@naver.com)

\*\* (주)엘아이씨티(lkinj21@lict.co.kr)

\*\*\* 한국폴리텍대학 신기술연수센터(sungjae@kopo.ac.kr)

\*\*\*\* 교신저자(corresponding author) : 경남대학교 정보통신공학과(micropt@kyungnam.ac.kr)

접수일자 : 2014. 08. 29

심사(수정)일자 : 2014. 09. 25

게재확정일자 : 2014. 10. 17

(Multi-Mode/Multi-Band) 선택 혹은 동시 지원이 가능한 고효율의 RF 송신구조를 요구한다. 이에 대한 수요와 필요성이 증가함에 따라 이를 실현할 수 있는 송신기 구조와 특성에 대한 연구들이 활발히 진행되고 있다[1-2].

Polar 송신기는 이러한 요구에 적합한 송신기 구조로써 Polar 송신기 내부에서 디지털적으로 진폭(envelop)과 위상(phase)신호를 독립적으로 처리하기 때문에 다양한 통신표준에 대한 적용이 가능하며, 송신효율을 증가시킬 수 있는 장점이 있다. 또한 Polar 송신기에 하나의 하드웨어로 소프트웨어로 변조방식, 주파수, 프로토콜 등 정의 가능한 SDR(Software Defined Radio)구조로 적용함에 따라 Polar 송신기 내의 다양한 송신 블록에 대한 제어를 할 수 있어 프로그래밍이 쉽고 재구성(reconfiguration)이 가능한 장점을 가진다[3-4].

현재는 이동통신 주파수 대역에서 Polar 송신구조를 적용하고 있으므로, 마이크로파 이상의 대역에서도 적용할 수 있는 Polar 송신기를 필요로 한다.

본 논문에서는 마이크로파 대역에서도 적용이 가능한 Polar 송신기의 변환부를 구현하고 분석하고자 한다. 구현한 Polar 송신기는 Polar 변환을 수행하는 FPGA 와 CORDIC(Coordinates Rotation Digital Computer) 알고리즘을 적용한 AP(Application Processor)로 구성을 하여, 다양한 디바이스를 제어할 수 있도록 하였다. 소프트웨어로 DDS(Direct Digital Synthesis)의 출력을 제어하여 주파수를 Sweep함으로써, 다양한 주파수 대역에서 적용 가능함을 보였다.

II. 관련문헌연구

지금까지 대부분의 이동통신 시스템에 사용되고 있는 송신 구조는 슈퍼헤테로다인(Super-heterodyne) 방식과 직접변환(Direct-Conversion)방식이 있다[5]. 두 방식은 공통적으로 선형성과 효율이 높은 전력증폭기가 필요로 하기 때문에 QPSK나 QAM 등 변조방식을 사용하는 시스템에서 고효율을 기대하기 어렵다.

다양한 변조방식에 적용이 가능하고, 선형성과 효율을 향상시키기 위해 Polar 송신방식이 대두되고 있다. Polar 송신방식의 핵심은 벡터회전을 기반으로 한

CORDIC 알고리즘으로 Volder[6]에 의해 처음 소개되었다. 하드웨어로 단지 Shifter와 Adder만을 이용하여 임의의 각으로 벡터회전을 할 수 있어 다양한 변조방식에 적용이 가능하다. 그림 1은 Polar 송신방식으로써, 변조된 진폭정보와 위상정보를 전력증폭기에서 합치는 구조이다. 회로 구성이 간단하고 증폭효율이 높은 스위칭모드 전력증폭기를 사용할 수 있기 때문에 송신기의 전체적인 효율이 높은 장점이 있다. 하지만 진폭과 위상경로의 정합이 중요하다. 진폭정보를 통해 전력증폭기의 공급전압을 조절하여 전체 전력증폭기의 선형성을 가지도록 해야 하므로 공급전압 조절이 중요한 이슈가 된다[7-10].

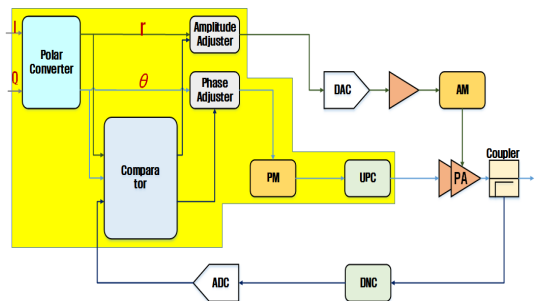


그림 1. Polar Loop 송신기 구조  
Fig. 1 The structure of polar loop transmitter

표 1은 일반적으로 사용되는 송신기 구조와 Polar 송신기 구조의 비교를 보여주고 있다.

표 1. 송신기 구조 비교  
Table 1. The comparison of transmitter structure

	Conventional Transmitter	Polar Transmitter
Modulation Type	Analog based	Digital based
PA type	Linear mode	Switching-mode
Multi-mode	Different transmitters for different modes	One polar transmitter supports various modes
Power efficiency	Very low	Very high

본 논문에서는 그림 1에서 음영으로 표시된 영역의 Polar 송신기의 변환부를 구현하고 SW로 DDS의 출

력 주파수를 제어하여 특성을 분석하였다.

### III. Polar 송신 변환부 설계

그림 2는 그림 1에서의 Polar 송신기 구성중 본 논문에서 구현한 Polar 변환부 블록을 나타내고 있다. I/Q 신호가 인가되면, Polar 변환부를 통해서 진폭과 위상신호로 분리되고 진폭과 위상 보정을 통해 동기를 맞출 수 있도록 하였다. 향후에는 SSPA와의 연동을 통해 Feedback 신호의 AM/AM 및 AM/PM 보상을 위해 Pre-distortion 구성요소도 포함시켰다.

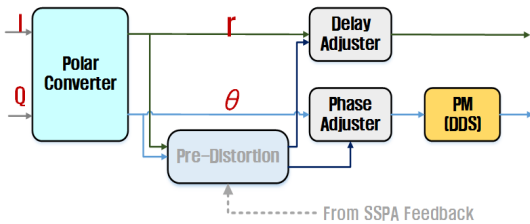


그림 2. 구현한 Polar 송신 변환부 구성  
Fig. 2. The block diagram of polar transmitter

그림 3은 Polar 변환부의 상세 구성도로 QPSK 매핑 (Mapping) 후, 신호의 정형(shaping)을 위해서 4단의 필터블록을 구성하여 통과하도록 하였다. 각각의 필터는 입력에 대해서 2배의 업샘플링을 통하여 신호를 생성하도록 하였으며, CORDIC 알고리즘을 통해 I/Q신호를 Polar 변환시킨다. Polar 변환을 거친 진폭과 위상신호는 보정과정을 거쳐 동기화를 맞추었다. 위상신호는 DDS를 통하여 위상변조 시키도록 구성하였다.

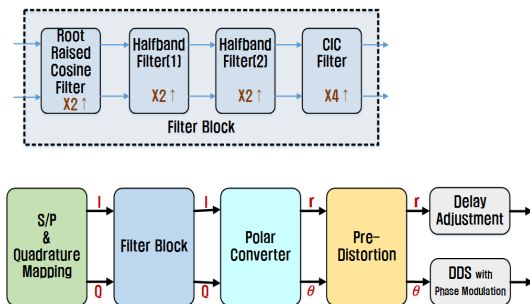


그림 3. Polar 변환부 상세 구성도  
Fig. 3 The block diagram of polar transmitter

I/Q신호를 I/Q 변조 한 후에 Polar 변환하는 방식이 아니라, I/Q 맵핑한 결과를 직접 Polar 변환하는 방식을 이용하여 그림 4와 같이 Matlab Simulink를 이용하여 그 타당성을 시뮬레이션 하였다. 시뮬레이션 결과 그림 5와 같이 I/Q 변조 후에 Polar Converting을 취하지 않고, I/Q 매핑의 디지털 결과를 직접 Polar 변환하는 방식으로도 진폭과 위상의 정보를 예상한 대로 얻어 낼 수 있음을 확인 할 수 있다.

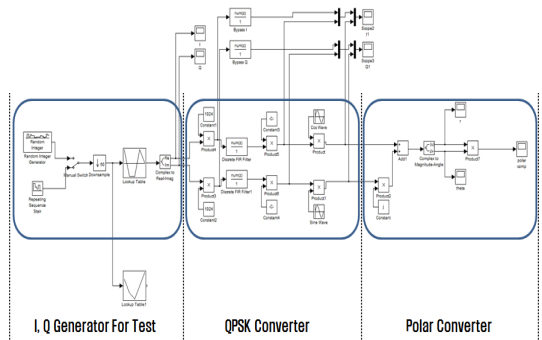


그림 4. Polar 변환 시뮬레이션  
Fig. 4 The simulation of polar conversion

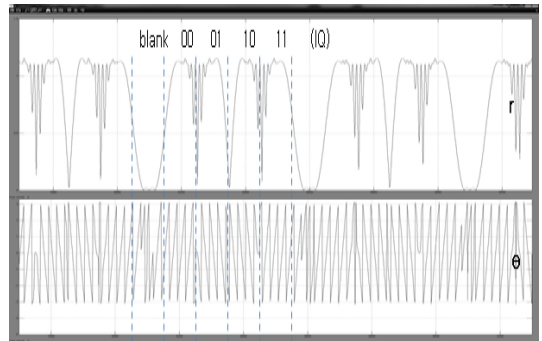


그림 5. Polar 변환 시뮬레이션 결과  
Fig. 5 The result of polar conversion simulation

그림 6은 I/Q 신호에서부터 Polar 변환을 하기 위하여 FPGA 로직을 구현하고 그 출력결과를 보여주고 있다. 사용한 FPGA는 Xilinx사의 XC6SLX45-2FC 484C이며 Pallal 구조의 Pipelined CORDIC IP를 적용하였다. DDS는 TI사의 3.5GSPS, 12bit의 AD9914로 외부 ref. 신호 사용시 2.5GHz까지 사용 가능하다. 그림에서 각 항목에 대한 설명을 표 2에 나타내었다. 1, 2의 I/Q 신호가 그림 6의 구성도에서 4단의 필터블록

을 통과시 3, 4로 데이터 지연이 발생되어 나타난다.

CORDIC 알고리즘을 통하여 I/Q 신호가 5, 6과 같이 위상과 진폭이 Polar 변환된다. 데이터가 00->01->10->11로 변화하면서 진폭과 위상의 출력도 변화하게 되는데 6의 진폭출력결과에서 출력이 '0'으로 떨어지는 경우는 I/Q값이 동시에 변할 때를 나타낸다.

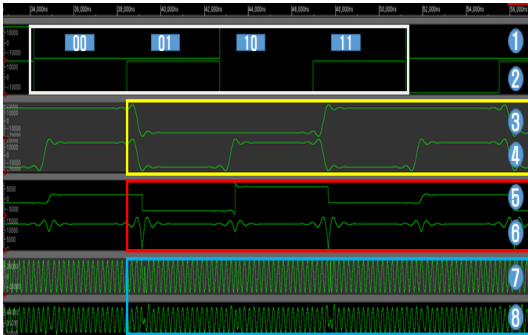


그림 6. Polar 변환부 FPGA 로직 측정결과  
Fig. 6 The result of FPGA logic for polar converter

표 2. 그림 6의 각 항목에 대한 설명요약  
Table 2. The summary of Fig. 6

No.	Description
1	I-Channel
2	Q-Channel
3	I-Channel -> Filters output of RRC and Half-band
4	Q-Channel -> Filters output of RRC and Half-band
5	Phase output of CORDIC
6	Amplitude output of CORDIC
7	Phase modulation output of DDS
8	Composition signal output of Cosine and Amplitude for DDS

Polar 송신기의 각 구성요소를 전반적으로 제어하기 위해서는 운용 소프트웨어가 필요하다. 본 논문에서 구현한 운용 소프트웨어는 리눅스를 기반으로 소프트웨어로 삼성전자의 Cortex-A8 1.2GHz AP를 통해 Polar 송신 변환부의 모든 구성요소들을 제어하도록 할 수 있다. 본 논문에서는 DDS의 출력을 제어하

도록 하였다.

그림 7은 구현한 운용 소프트웨어를 통해 DDS의 출력 주파수를 선택할 수 있는 메커니즘을 보여주고 있다. DDS는 위상변조를 수행하는 POW(Phase Offset Word) 모드에서 동작한다. 운용소프트웨어로부터 주파수 변경요청을 하면, Command Decoder에 의해 해당 명령의 레지스터에 Write하게 되고, DDS 드라이버는 바로 DDS를 FTW(Frequency Tuning Word) 모드로 변경한 후, 변경해야 하는 주파수 정보를 DDS에 전달하여 원하는 주파수 대역으로 제어가 가능하다.

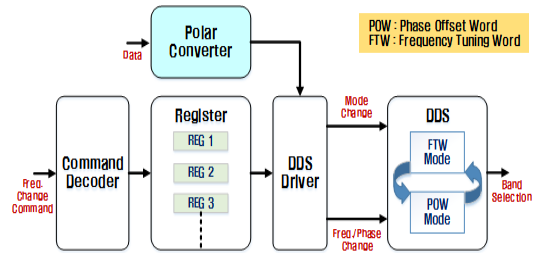


그림 7. 주파수 선택 메커니즘  
Fig. 7 The mechanism of frequency selection

#### IV. Polar 송신 변환부 검증 및 분석

Polar 송신기 변환부 DDS 출력 및 제어특성을 분석하기 위하여 그림 8과 같이 시험환경을 구성하였다.

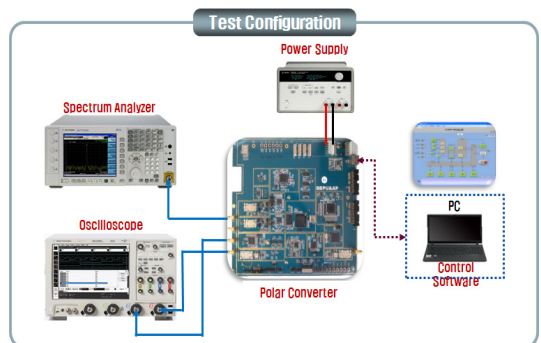


그림 8. Polar 송신기 변환부 시험환경  
Fig. 8 The test configuration of polar transmitter

FPGA Logic 측정결과를 바탕으로 Polar 송신기를 제작한 후 시험결과를 그림 9에서 보여주고 있다. DDS 출력은 TI사의 16bit 800MSPS의 DAC5688을 통하여 아날로그 신호로 변화시켜 시험한 결과를 나타낸다. 그림 6의 FPGA 로직 측정에서 ⑥과 ⑦의 결과와 같이 I/Q 데이터가 바뀔에 따라 진폭에 변화가 나타나고 그 동기에 맞추어 위상변조된 출력도 변화한 것을 알 수 있다.

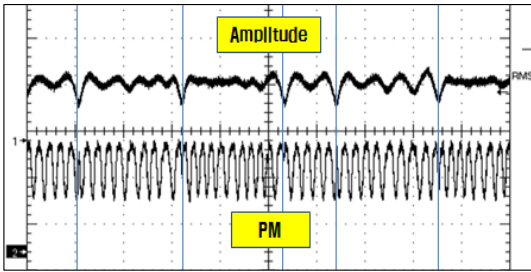


그림 9. Polar 송신기 FPGA 구현 시험결과  
Fig. 9 The result of polar transmitter using FPGA

그림 10은 위상변조 전 DDS 단일 주파수 출력 (1.16GHz)을 보여주고 있다. 향후 상향변환부까지 적용한 마이크로파 대역의 소프트웨어기반 Polar 송신기에 적용하기 위하여 DDS에서 허용되는 최대 출력 주파수를 선택하였다. 그림 10의 Sidelobe에 발생한 Spur:들은 DDS 자체 내부 VCO를 사용했기 때문이며, 향후 외부 VCO를 사용하면 개선이 가능하다.

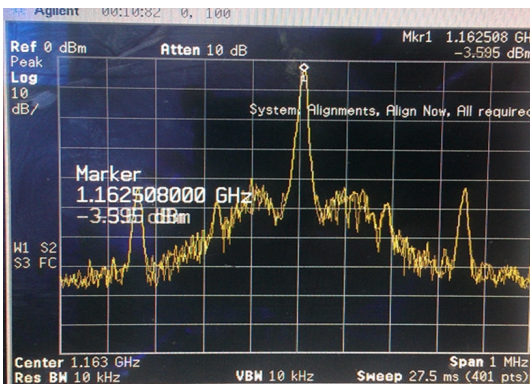


그림 10. DDS 단일주파수 출력결과  
Fig. 10 The DDS result of single frequency

그림 11은 Random I/Q 데이터를 Polar 변환 및 위상변조 한 후의 신호 출력을 보여주고 있으며, 그림 12는 반복적인 I/Q 데이터에 따른 위상변조 출력결과를 보여주고 있다. 그림 7의 메커니즘을 이용하여 Polar 송신기의 출력을 100MHz update rate로 POW를 변화시켜 위상변조 출력시킨 결과로 DDS 위상변조에 의한 스펙트럼 형상이 정상적으로 출력됨을 확인할 수 있다.

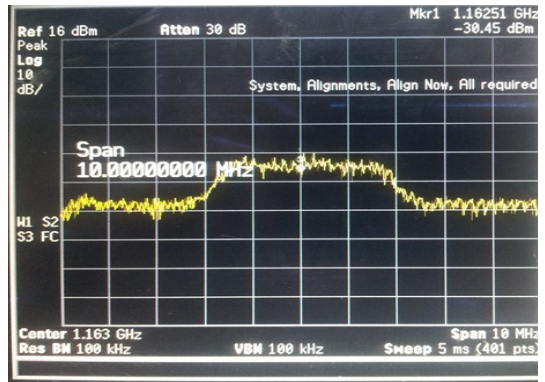


그림 11. Random I/Q 데이터에 대한 DDS 위상변조 결과  
Fig. 11 The DDS PM result of random I/Q data

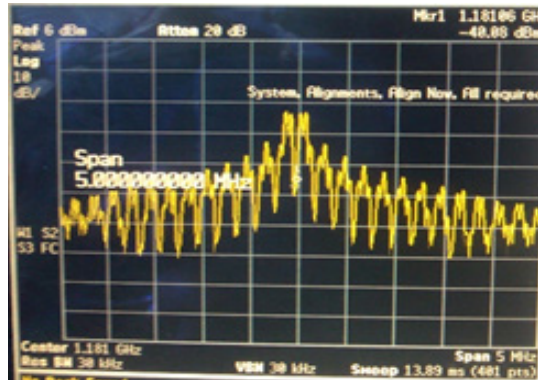


그림 12. 반복 I/Q 데이터에 대한 DDS 위상변조 결과  
Fig. 12 The DDS PM result of repetition I/Q data

그림 13은 주파수 선택 메커니즘을 적용하여 표 3과 같이 DDS 출력을 소프트웨어로 제어했을 때의 출력결과를 보여준다.

표 3. DDS 출력주파수 제어 값

Table 3. The control value of DDS output frequency

	First Sweep			Second Sweep			Third Sweep		
MHz	337.5	350	362.5	700	712.5	725	1150	1162.5	1175

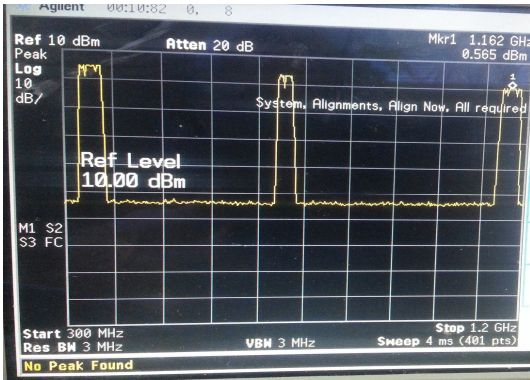


그림 13. DDS 출력 주파수 스위프 결과  
Fig. 13 The result of DDS frequency sweep

### V. 결론

본 논문에서는 마이크로파 대역 무선통신시스템에 적용하기 위한 소프트웨어를 기반의 Polar 송신기의 변환부를 구현하였다. 향후 지속적인 연구를 위해 다양한 디바이스 구성요소와 이를 제어할 수 있는 운용소프트웨어를 구현하였으며, DDS 위상변조 출력의 주파수를 선택 제어 가능한 구조로 구현 가능함을 보였다. 진폭과 위상 신호의 보정과정을 통해 Polar 변환을 한 위상신호의 변화에 따라 진폭신호가 정확히 동기되어 출력됨을 보였으며, 위상신호의 경우 DDS를 통해 위상변조 출력을 낼 수 있음을 보였다. 현재까지 마이크로파 대역에서 소프트웨어 기반 Polar 송신기가 연구된 사례가 없으므로, 초기연구를 발판으로 삼아 추후 연구에서는 DDS 내부 VCO 대신 외부 VCO를 선택하여 DDS 출력신호를 개선하고, 추가적인 구성블록들을 제어하는 것을 목표로 상향변환기 및 SSPA에 적용하여 마이크로파 대역 소프트웨어기반 디지털 무선통신 송신기가 가능함을 보일 예정이다.

### 감사의 글

본 논문은 산업통상자원부 기술혁신사업(SW기반 디지털 무선통신용 핵심 모듈 및 트랜시버 개발)의 지원을 받아 수행된 연구임(No.10043806)

### References

- [1] J. Groe, "Polar Transmitters for Wireless Communications," *IEEE Comm. Mag.* vol. 45, no. 9, Sept. 2007, pp. 58-63.
- [2] J. Kim, J. Jung, H. Gwon, and K. Lee, "Technical Trend of Next-Generation RF Transceiver for Mobile Terminals," *Electronics and Telecommunications Trends*, vol. 23, no. 3, June 2008, pp. 72-81.
- [3] P. M. Cabral, L. Cabria, J. A. Garcia, and J. C. Pedro, "Polar Transmitter Architecture used in a Software Defined Radio Context," *2010 IEEE Int. Microwave Workshop Series on IMWS*, Aveiro, Portugal, Feb. 2010.
- [4] K. Friedrich "Parameter Controlled Software Defined Radio," In *Proc. the SDR Forum Technical Conf.*, San Diego, CA, Nov. 2002.
- [5] B. Razavi, *RF Microelectronics.*, Los Angeles: Prentice-Hall, 1998.
- [6] J. E. Volder, "The CORDIC Trigonometric Computing Technique," *IRE Trans. Electronic Computers*, vol. EC-8. issue 3, Sept. 1959, pp. 330-334.
- [7] R. B. Staszewski, J. Wallberg, S. Rezeq, C.-M. Hung, O. Eliezer, S. Vemulapalli, C. Fernando, K. Maggio, R. Staszewski, N. Barton, M.-C. Lee, P. Cruise, M. Entezari, K. Muhammad, and D. Leipold, "All-digital PLL and GSM/EDGE transmitter in 90nm CMOS," *2005 IEEE Int. Solid-State Circuits Conf.*, San Francisco, CA, Feb. 2005.
- [8] H.-T. Lee, "A Study on the Frequency Synthesizer using the DDS and its Performance

Evaluation," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 7, no. 2, 2012, pp. 333-339.

- [9] M.-S. Kim, Y.-G. Jang, and Y.-C. Rhee, "An implementation of 60W X-band Cascade SSPA for Marine Radar System," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 7, no. 1, 2012, pp. 1-7.
- [10] S.-R. Lee, E.-J. Lim, and Y.-C. Rhee, "High power X-band SSPA Design using Gysel Power Combiner," *J. of The Korea Institute of Electronic Communication Sciences*, vol. 9, no. 4, 2014, pp. 425 -431.

저자 소개



**김민수(Min-Soo Kim)**

2009년 경남대학교 정보통신공학과 졸업(공학사)  
 2011년 경남대학교 대학원 첨단공학과 졸업(공학석사)

2011년~현재 경남대학교 대학원 정보통신공학과 박사수료

2013년~현재 (주)엘아이씨티 주임연구원

※ 관심분야 : RF/MW 시스템, SDR



**이건준(Kun-Joon Lee)**

1997년 원광대학교 반도체학과 졸업(이학사)  
 1999년 광운대학교 대학원 전파공학과 졸업(공학석사)

2012년 고려대학교 대학원 전파공학과 졸업(공학박사)

2013년~현재 (주)엘아이씨티 수석연구원

※ 관심분야 : RF/MW 시스템, 안테나



**하성재(Sung-Jae Ha)**

2001년 광운대학교 대학원 전파공학과 졸업(공학석사)

2006년 광운대학교 대학원 전파공학과 졸업(공학박사)

2006년 ~2009년 삼성탈레스(주) 전문연구원

2011년~2014년 (주)엘아이씨티 기술이사

2014년~현재 한국폴리텍대학 신기술연수센터 정보통신과 조교수

※ 관심분야 : RF/MW 시스템, 레이더 시스템



**이영철(Young-Chul Rhee)**

1981년~현재 경남대학교 정보통신공학과 교수

※ 관심분야 : 초고주파 회로, 디지털 레이더