

<http://dx.doi.org/10.7236/JIIBC.2014.14.5.55>

JIIBC 2014-5-7

폴라송신기의 설계 및 구현

Design and Implementation of a Polar Transmitter

강상기*

Sanggee Kang*

요 약 SDR(Software Defined Radio)이나 CR(Cognitive Radio)을 구현하기 위해서는 멀티밴드와 멀티모드 송신기가 필요하다. 최근에는 멀티밴드와 멀티모드 송신기를 구현하기 위한 방법 중의 하나로 폴라송신기를 많이 연구하고 있다. 폴라송신기는 구조가 간단하고, 효율이 높다는 장점이 있다. 본 논문에서는 폴라송신기를 구현하는 경우에 필요한 D/A의 비트수와 시간지연 불일치의 영향을 검토하였다. 검토 결과 D/A 비트수는 10비트, 시간지연 불일치는 칩율의 1/64정도 이하로 유지하는 경우, 원 송신신호의 스펙트럼과 유사한 특성을 갖는 송신신호를 생성할 수 있음을 시뮬레이션을 통해서 확인하였다. 또한 검토한 결과대로 폴라송신기를 구현해서 800MHz 대역의 CDMA 신호를 생성하였으며, 생성된 신호는 800MHz CDMA의 마스크 규격을 만족함을 확인하였다.

Abstract Multi-band and multi-mode transmitters are needed for SDR and CR. Recently many types of polar transmitters have been studied in order to implement a multi-band and multi-mode transmitter. Polar transmitters have many advantages, such as a simple structure, high efficiency and etc. In this paper we consider the number of D/A bit and the effects of a delay mismatch as design parameters for implementing polar transmitters. From the simulation we know that a 10 bit D/A is sufficient and a delay mismatch must be maintained small than 1/64 chip for satisfying the spectrum mask characteristics. We implement a polar transmitter based on the design parameters and the measured output signal meet the spectrum mask of 800MHz CDMA.

Key Words : Polar transmitter, Multi-band, Multi-mode, SDR, CR

1. 서 론

현재 단말기의 송신기 구조로는 슈퍼헤테로다인, Low IF 또는 직접변환방식이 주로 이용되고 있다. 이와 같은 구조를 갖는 송신기들은 선형성 확보를 위해서 선형성이 좋은 전력증폭기를 이용하거나, 전치왜곡 또는 피드백 등의 선형화 기술을 이용한다^[1].

최근에는 멀티액세스 통신서비스를 제공하기 위해서 멀티대역 및 멀티모드를 지원하는 RF 송신기 개발을 위한 연구가 활발히 진행되고 있는데^[2,3], 멀티대역 및 멀티모드를 지원하기 위해서 기존의 RF 송신기들은 다음과 같은 문제점을 가지고 있다. 우선 멀티대역에서 동작 가능한 변조기의 구현이 어렵고, 두 번째로는 송신기의 선형성을 보장하기 위한 선형화 기술의 적용이

*정회원, 군산대학교 정보통신공학과
접수일자 : 2014년 8월 11일, 수정완료 : 2014년 9월 11일
게재확정일자 : 2014년 10월 10일

Received: 11 August, 2014 / Revised: 11 September, 2014

Accepted: 10 October, 2014

*Corresponding Author: skkang@kunsan.ac.kr

Dept. of Information & Telecommunication Engineering, Kunsan National University, Korea

필요하며, 세 번째로는 저가격, 저전력 등을 실현하기 위한 집적화가 필요하지만 기존의 송신기 구조는 집적화가 어렵다. 이와 같은 문제점을 해결할 수 있는 송신기 중의 하나가 폴라변조 이용한 송신기로 최근에 많은 연구가 진행되고 있다^[4,5].

본 논문은 폴라송신기를 설계하기 위해서 고려해야 할 사항으로 D/A의 비트수, AM과 PM 경로 사이의 시간지연 불일치가 송신기의 성능에 미치는 영향을 검토한다. 그리고 직접 구현한 폴라송신기의 성능에 대해서 기술한다.

II. 본 론

입력의 송신기로부터 출력되는 신호는 다음과 같이 표현할 수 있다.

$$S(t) = a(t)\cos(\omega_c t + \phi(t)) \quad (1)$$

(1)로부터 전송하고자 하는 원 송신신호의 AM 신호($a(t)$)와 PM 신호($\phi(t)$)를 이용해서 원 송신신호를 재 생성할 수 있음을 알 수 있다. 그림 1은 이와 같은 원리를 적용한 RF 송신기의 구조를 보여주며, 이와 같은 송신기를 폴라송신기라 한다.

그림 1에서 I 와 Q 데이터는 cartesian-polar 변환기를 통해서 크기 데이터와 위상 데이터로 변환되며, 위상변조는 위상데이터의 미분값을 주파수 변조함으로써 구현한다. 그림 1에서는 크기변조 그리고 크기변조와 위상변조의 결합은 가변감쇄기(V_att)를 이용해서 구현하고 있다. 그러나 일반적인 폴라송신기에서는 가변감쇄기의 삽입손실 및 송신기의 출력전력 때문에 가변감쇄기를 사용하지는 않는다. 대부분의 폴라송신기는 종단에 스위칭 전력증폭기인 E급 전력증폭기를 사용한다. 전력증폭기는 동작주파수가 넓지 않기 때문에 멀티대역에서 동작하는 송신기를 구현하는 경우 전력증폭기의 구현이 항상 문제가 된다. 반면에 가변감쇄기를 이용하면 멀티대역에서 동작하는 폴라송신기의 구현이 쉽고, 효율이 그다지 중요하지 않은 소출력 시스템에서는 가변감쇄기의 사용도 충분히 고려할 수 있다.

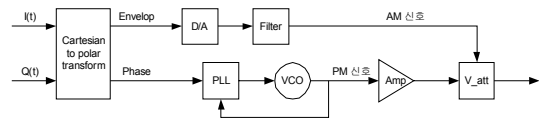


그림 1. 제안하는 폴라송신기의 구조

Fig. 1. Configuration of the proposed polar transmitter

1. D/A의 비트 수

기저대역에서 제공되는 크기 데이터(AM 신호 생성을 위한)와 위상 데이터(PM 신호 생성을 위한)는 이산적인 신호이며, 이 신호들은 시뮬레이션 상에서는 부동소수점 연산이 가능하나, 실제 구현을 할 때에는 정수형 연산을 하여야 한다. 그리고 정수형 연산을 하더라도 원하는 성능을 보장하는 D/A의 bit수의 계산이 필요하다. 또한 D/A 출력은 LPF를 이용해서 불필요한 신호를 제거하는데, 이때 LPF의 대역폭에 따라서 신호에 포함된 정보가 손실될 수도 있다. 그리고 LPF의 시간지연 특성도 고려해야 한다. 그림 1에서는 AM 경로에는 D/A가 있고, PM 경로에는 D/A가 없다. 이와 같은 구성에서는 AM 경로에 있는 LPF 때문에 AM 경로의 시간지연이 PM 경로의 시간지연 보다 클 수 있다.

AM 및 PM 신호를 D/A의 비트 수에 따라서 원신호의 PSD가 어떻게 변화하는 시뮬레이션한 결과는 그림 2 ~ 그림 4와 같다. 그림 2와 그림 3은 각각 D/A의 비트 수가 8, 9, 10 비트인 경우, AM과 PM 신호의 스펙트럼이다. 그림 2와 그림 3으로부터 AM과 PM 신호는 D/A의 비트 수의 변화에 아주 둔감하며, 특히 PM의 경우에는 거의 변화가 없음을 알 수 있다. 그러나 AM과 PM 신호가 결합된 후의 스펙트럼을 시뮬레이션한 그림 4로부터 최종 송신신호는 D/A 비트수에 영향을 받을 수 있다. 그림 4는 AM과 PM 각각의 신호는 D/A 비트 수의 영향이 작지만 두 신호의 합에서는 그 영향이 크게 나타남을 보여준다. 그림 4에서 D/A가 10 비트의 분해능을 갖는 경우에 12 비트에 비해서 잡음 레벨은 크지만, noise shoulder 부근의 스펙트럼은 큰 차이가 없음을 알 수 있다. 따라서 10 비트의 D/A를 이용하면 원하는 성능을 충분히 얻을 수 있다.

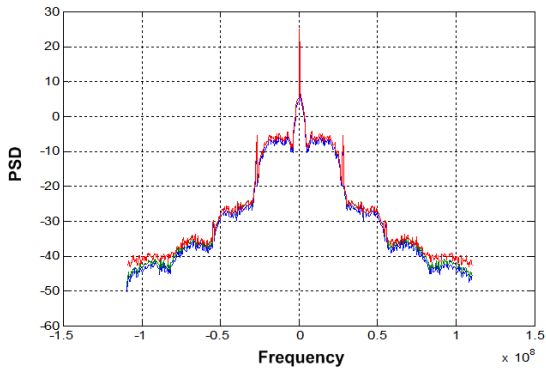


그림 2. D/A 비트 수에 따른 AM 신호의 스펙트럼
 Fig. 2. Spectrum of the AM signal according to the number of D/A bit

2. 시간지연 불일치의 영향

폴라송신기에서 AM 경로와 PM 경로 사이에 시간 지연이 있으면, 원하는 성능을 얻을 수 없다. 신호의 대역폭이 넓을수록 데이터가 지속되는 시간은 더 짧기 때문에 시간지연의 영향은 더 크며, 대역폭이 넓을수록 보다 더 정밀하게 시간지연을 일치시켜야 한다. 그림 5는 WCDMA 신호를 폴라변조를 이용해서 생성하는 경우 시간지연 영향을 시뮬레이션한 결과이다. 그림 5에서 1/64 칩 이내로 시간지연을 일치시키면 원래의 PSD와 1/64 칩 시간지연 불일치가 있는 경우의 PSD는 noise shoulder의 부근의 스펙트럼이 거의 유사하게 할 수 있다. 따라서 송신신호의 스펙트럼의 변화가 없기 위해서는 칩율의 1/64 이내에서 시간지연을 일치시켜야 한다.

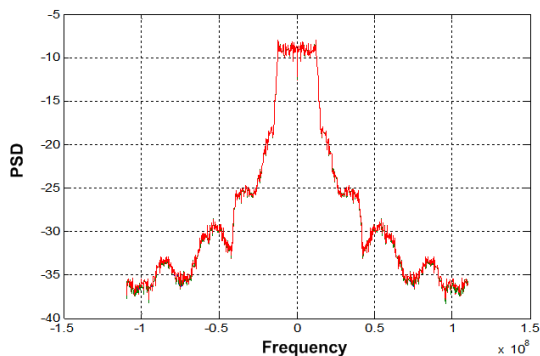


그림 3. D/A 비트 수에 따른 PM 신호의 스펙트럼
 Fig. 3. Spectrum of the PM signal according to the number of D/A bit

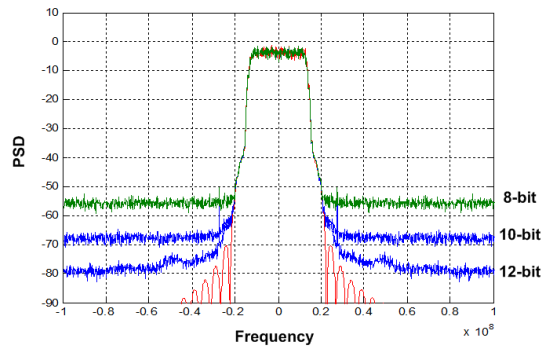


그림 4. D/A 비트 수에 따라서 AM과 PM 신호가 합성된 후의 송신신호의 스펙트럼
 Fig. 4. Transmitted signal after combining AM and PM signals according to the number of D/A bit

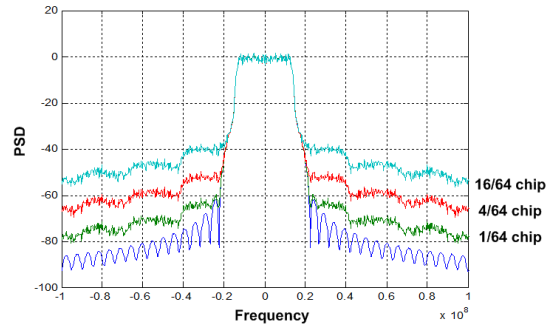


그림 5. 시간지연 불일치에 의한 스펙트럼의 악화
 Fig. 5. Spectral regrowth due to a delay time mismatch

III. 폴라송신기의 구현

구현한 폴라송신기의 구조는 그림 6과 같다. 그림 6의 FPGA에서 송신신호는 크기 정보(AM_data)와 위상 정보로 구분된다. 그림 6에서 위상 정보는 코사인 데이터(Cos_data)와 싸인 데이터(Sin_data)로 변환된 다음, D/A와 LPF를 통해서 아날로그 변조기로 인가되고, 국부발진기(LO1과 LO2)의 신호를 인가 받아 주파수 상향 변조된다. 그림 6과 같은 구조를 하이브리드 폴라송신기라고 하며, 이와 같은 구조는 AM 경로와 PM 경로 상의 시간불일치의 영향을 많이 받으며, 아날로그 변조기를 사용하기 때문에 구조가 비교적 복잡한 단점이 있다. 반면에 일반적인 폴라송신기의 단점인 PM 경로 상의 VCO의 감도 영향 그리고 신호의 zero-crossing에 의한 영향이 없다는 장점이 있다⁵⁾.

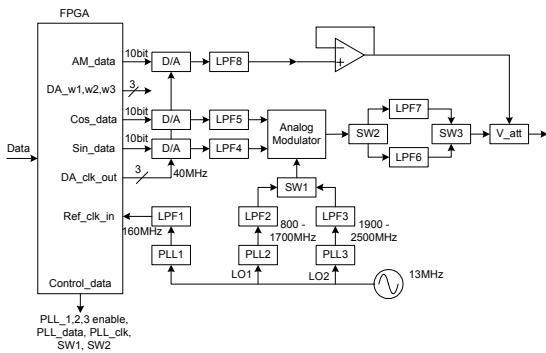


그림 6. 구현한 폴라송신기의 구조
 Fig. 6. Configuration of the implemented polar transmitter

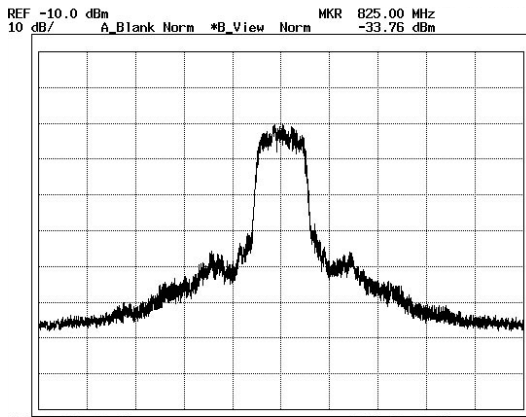


그림 7. 폴라송신기의 출력
 Fig. 7. Output signal of the polar transmitter

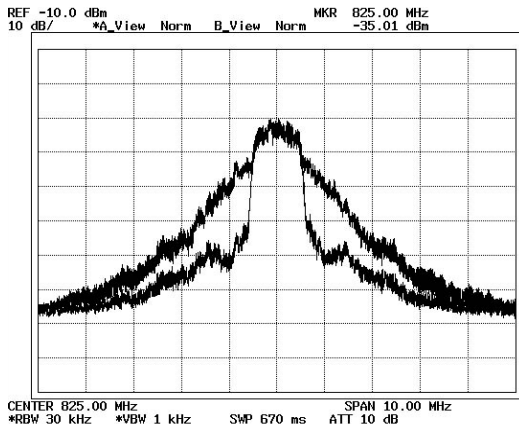


그림 8. 시간지연 불일치에 따른 폴라송신기의 출력비교
 Fig. 8. Comparison of the polar transmitter output signal according to the delay mismatch

그림 6에서 크기 데이터(AM_data)는 D/A와 LPF를 거쳐서 아날로그 전압으로 변환되며, 가변감쇄기의 제어전압으로 인가된다. 일반적인 폴라송신기에서는 이 제어전압을 전력증폭기의 바이어스(bias) 전압으로 사용한다^[6,7].

그림 7과 그림 8은 그림 6과 같이 구현한 폴라송신기의 출력신호의 특성을 측정된 결과이다. 시험에서는 800MHz CDMA 신호를 생성하였으며, 이때 칩율은 구현의 편의를 위해서 1MHz로 설정하였다. 세밀하게 지연시간 조절하기 위해서 기준클럭을 칩율보다 높게 설정하였으며, 그림 6에 나타내었듯이 실제 구현에서는 칩율의 1/160 이하로 크기와 위상 경로 사이의 시간지연 불일치를 조절할 수 있도록 160MHz의 기준클럭을 사용하였다. 그림 7로부터 구현한 폴라송신기의 신호는 800MHz CDMA의 마스크특성을 만족함을 알 수 있다. 그림 8은 AM과 PM 경로 사이의 시간 불일치의 영향에 따른 출력 스펙트럼의 변화를 측정된 것으로 시간지연 불일치가 최대인 경우와 최소인 경우를 비교해서 나타낸 것이다.

IV. 결론

본 논문에서는 폴라송신기를 구현하는 경우에 필요한 D/A의 비트수와 시간지연 불일치의 영향을 검토하였다. 검토 결과 D/A 비트수는 10비트, 시간지연 불일치는 칩율의 1/64 이하로 유지하는 경우, 원 송신신호의 스펙트럼과 유사한 특성을 갖는 송신신호를 생성할 수 있음을 시뮬레이션을 통해서 확인하였다. 또한 검토한 결과대로 폴라송신기를 구현해서 800MHz 대역의 CDMA 신호를 생성하였으며, 생성된 신호는 800MHz CDMA의 마스크 규격을 만족한다. 본 논문의 결과는 멀티밴드 멀티모드용 폴라송신기의 설계 자료로 활용할 수 있다.

References

[1] Peter B. Kenington, "Linearized Transmitters: An Enabling Technology for Software Defined Radio," IEEE Communication Magazine, pp. 156 -

162, Feb. 2002.

- [2] Walter H.W. Tuttlebee, Software Defined Radio: Baseband Technologies for 3G Handsets and Basestations, John Wiley & Sons, 2004.
- [3] Kab-ki Kim, "A Study on Fractal Antenna Design and Fabrication for Multi-Band Applications," JIIBC, vol. 11, no. 5, pp. 81-86, Oct. 2011.
- [4] Earl McCune, "High-Efficiency, Multi-mode, Multi-Band Terminal Power Amplifiers," IEEE Microwave Magazine, pp. 45 - 55, March 2005.
- [5] Chien-jung Li, Chi-tsan Chen, Tzyy-sheng Horng, Je-kuan Jau and Jian-yu Li, "High Average-Efficiency Multimode RF Transmitter Using a Hybrid Quadrature Polar Modulator," IEEE Transactions on Circuits and Systems-II, vol. 55, no. 3, pp. 249-253, March 2008.
- [6] Peter B. Kenington, High-Linearity RF Amplifier Design, Artech House, 2000.
- [7] Xuejun Zhang, Lawrence E. Larson and Peter M. Asbeck, Design of Linear RF Outphasing Power Amplifier, Artech House, 2003.

저자 소개

강 상 기(정회원)



- 1988년 : 단국대학교 전자공학과(공학사)
 - 1989년 : 삼성반도체통신
 - 1989년 ~ 1992년 : 해군통신장교
 - 1994년 : 단국대학교 전자공학과(공학석사)
 - 2004년 : 충남대학교 전파공학과(공학박사)
 - 1994년 ~ 2005년 : 한국전자통신연구원 선임연구원
 - 2006년 ~ 2008년 : 한국전자통신연구원 초빙연구원
 - 2005년 ~ 현재년 : 군산대학교 정보통신공학과 부교수
- <관심분야 : RF, M/W 부품 및 시스템>