

3상 전원 조건의 모터 구동 인버터 내압 저감을 위한 공진 강압형 DC/DC 컨버터

강경수¹, 김상언¹, 이준환², 노정욱[†]

Resonant Step-Down DC/DC Converter to Reduce Voltage Stresses of Motor Driving Inverter under 3-phase AC Utility Line Condition

Kyung-Soo Kang¹, Sang-Eon Kim¹, Joon-Hwan Lee², and Chung-Wook Roh[†]

Abstract

This paper presents a resonant step-down DC/DC converter to reduce the voltage stresses of a 3-phase inverter module under the three-phase AC utility line condition. Under this condition, a conventional 3-phase inverter module suffers from high voltage stresses as a result of the high rectified DC link voltage; hence, a high-cost high-voltage-rating inverter module must be used. However, using the proposed converter, a low-cost low-voltage-rating inverter module may be adopted to drive the motor even under the 3-phase AC line condition. The proposed converter, which can be realized with small size inductor and low-voltage-rating semiconductor devices, operates at a high-efficiency mode because of the zero-current switching operations of all the semiconductor devices. The operational principles are explained and a design example is provided in the study. Experimental results demonstrate the validity of the proposed converter.

Key words: 3-phase power, Driving motor, Inverter, Inverter module, Resonant converter

1. 서 론

최근 에너지 효율의 중요성이 대두되는 가운데 Motor 구동에 있어, 부하 상태에 따라 회전수를 제어하여 구동 전력을 절감할 수 있는 인버터를 많이 사용하고 있다.^[1] 특히, 수 kW 이상의 산업용 모터 구동 응용에서는 3상 AC 전원 사용이 일반적이고, 에너지 효율 향상을 위해 마찬가지로 인버터 모듈이 주로 사용되고 있다.^[2]

그림 1은 기존 3상 전원 조건에서 모터 구동을 하는 인버터 구동 회로도이다. 기존 3상 전원 조건에서 모터 구동을 하는 인버터 구동회로는 크게 3상 전원부, EMI filter, 정류부, 인버터 모듈, Motor로 구성되어 있다. 기

존 방식은 3상 전원을 평활한 DC전압으로 인버터 모듈을 동작시키는데, 이때 평활한 DC 전압은 최대 700V 이상의 높은 전압이므로, 900V 이상의 높은 내압을 가지는 고가의 인버터 모듈을 사용해야만 하는 문제가 있다.

이런 문제점을 해결하기 위해 기존에는 벽 컨버터^{[3][4]}, 공진형 벽 컨버터^{[5][6]} 같은 강압형 컨버터를 사용하여 인버터의 DC link 전압을 강압하였다.

그림 2는 기존 기술인 벽 컨버터를 적용하여 인버터의 DC link 전압을 강압한 회로도이다. 벽 컨버터를 사용할 경우, 회로의 구성과 설계가 매우 간단한 장점이 있다. 하지만 회로를 구성하는 인덕터 L*의 크기가 매우 커서 시스템 전체 부피가 증가하고, 스위치 Q*와 다이오드 D*의 전압 스트레스가 높아 고가의 반도체 소자를 사용해야한다. 또한 스위칭 전력 손실이 커서 효율이 저감되고, 방열판 크기가 증가하는 문제가 있다.

공진형 벽 컨버터^{[5][6]}를 사용할 경우, 소형의 인덕터를 사용할 수 있고 전력 손실이 작다는 장점이 있다. 하지만 기존 벽 컨버터와 같이 스위치와 다이오드의 전압이나 전류 스트레스가 매우 높아 고가의 반도체 소자를 사용해야하는 문제가 있다.

Paper number: TKPE-2014-19-5-1

Print ISSN: 1229-2214 Online ISSN: 2288-6281

[†] Corresponding author: dno@kookmin.ac.kr, PESL, School of Electrical Eng., Kookmin University

Tel: +82-2-910-4947 Fax: +82-2-910-4449

¹ PESL, Dept. of Electrical Eng., Kookmin University

² CE Operation Division, Samsung Electronics

Manuscript received Sep. 12, 2013; accepted Feb. 4, 2014

— 본 논문은 2013년 전력전자학술대회 우수추천논문임

— 본 논문은 2013년 전력전자학술대회 외부장학금 수혜논문임

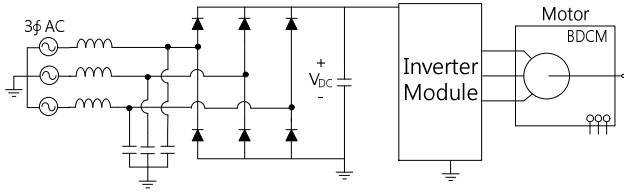


Fig. 1. Conventional inverter driving circuit for 3-phase power condition.

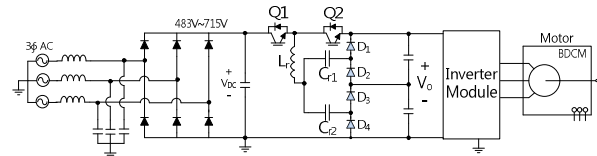


Fig. 3. Inverter driving circuit of applying the resonant step down DC/DC converter.

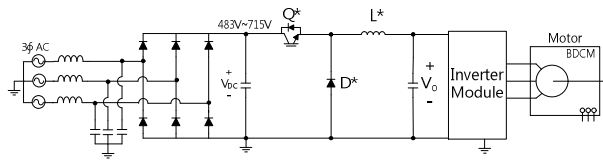


Fig. 2. Inverter driving circuit of using buck converter.

상기 단점들을 해결하기 위해 본 논문에서는 공진 강압형 DC/DC 컨버터를 제안한다.^[7] 제안 컨버터는 그림 1의 기존 인버터 구동회로에 비해 낮은 내압의 인버터 모듈을 사용할 수 있으며, 그림 2의 벡 컨버터를 적용한 인버터 구동회로에 비해 소형의 인덕터와 낮은 내압의 스위치 및 다이오드 사용이 가능하다. 따라서 저렴한 비용, 부피 최소화, 높은 전력 밀도 구현이 가능하다. 또한 스위치의 영전류 스위칭 (Zero Current Switching) 동작으로 고효율 동작을 보장하기 때문에 열 발생 및 방열판 크기를 최소화 할 수 있다.

본 논문에서는 3상 전원 조건에서 모터 구동을 위해 인버터 내압 저감을 위한 공진 강압형 DC/DC 컨버터를 제안한다. 2장에서는 제안회로의 개념과 동작원리에 대해 설명한다. 다음 3장에서는 출력 전압 분석, 공진 최대 전류 수식, 공진 캐패시터와 공진 인덕터와의 관계에 대해 설명한다. 마지막으로 4장에서는 이론적 분석의 타당성과 제안회로의 효과를 실험결과를 통해 설명한다.

2. 공진 강압형 DC/DC 컨버터

그림 3은 제안된 공진 강압형 DC/DC 컨버터를 적용한 3상 조건에서의 인버터 구동 시스템 블록도이고, 공진 강압형 DC/DC 컨버터의 전력단은 그림 4에 나타내었다. 제안된 컨버터는 두 개의 스위치 Q_1, Q_2 , 한 개의 공진 인덕터 L_r 과 두 개의 공진 캐패시터 C_{r1}, C_{r2} , 네 개의 다이오드 $D_1 \sim D_4$, 두 개의 출력 캐패시터 C_{O1}, C_{O2} 로 구성되어 있다. 제안된 컨버터는 3상 AC 전원을 평활한 DC 전압인 V_{DC} 를 $V_0 (=2V_{dc}/3)$ 의 낮은 전압으로 강압하므로 낮은 내압 (V_0)의 저가인 인버터 모듈 사용이 가능하다. 또한, 컨버터의 인덕터 L_r 은 기존의 벡 컨버터의 인덕터에 비해 획기적으로 크기 및 부피 저감이 가능하며, 모든 반도체 소자 ($Q_1, Q_2, D_1 \sim D_4$)의 저 내압 및 ZCS 동작을 통한 스위칭 전력 손실 최소화로 고효율, 고밀도 시스템 구성이 가능하다.

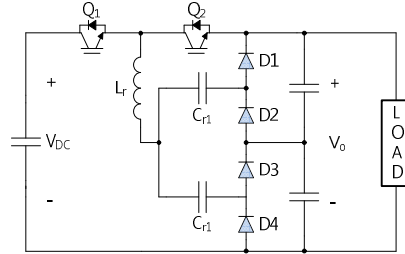


Fig. 4. The power stage of the resonant step down DC/DC converter.

2.1 제안 회로의 모드 해석

제안된 회로는 각 스위치 Q_1, Q_2 의 도통 상태에 따라 4가지 모드에서 동작하며 그에 따른 등가회로는 그림 5와 같다. 각 동작 모드에 따른 주요 전압 및 전류 파형은 그림 6에 나타내었다. 정상 상태에서 모드 해석의 편의를 위해 몇 가지 조건을 가정한다.

- i. 모든 소자는 이상적이다.
- ii. 스위치 Q_1, Q_2 는 내부다이오드를 제외하고 모두 이상적이다.
- iii. 모든 동작은 정상상태(Steady state)에서 해석한다.
- iv. 스위치 Q_1 과 Q_2 가 동시에 off 되는 구간 (즉 Dead time)은 매우 짧다.
- v. 출력 전압 V_{O1}, V_{O2} 의 리플은 매우 작다.

t_0 전에는 그림 5(a)와 같이 스위치 Q_1 은 Turn-off 되어 있고, Q_2 는 Turn-on 되어 있다. 이때 스위치에 흐르는 전류는 0이다.

① Mode 1 ($t_0 - t_1$)

스위치 Q_1 이 Turn-on 되고, Q_2 는 Turn-off 되는 t_0 일 때, 그림 5(b)와 같이 Mode 1이 시작된다. 스위치에 흐르는 전류가 0인 상태에서 Q_2 가 Turn-off 되기 때문에 ZCS 동작을 한다. 이때 입력 전압보다 출력 전압이 낮으므로 다이오드 D_1, D_3 가 도통되며, L_r 과 C_{r1}, C_{r2} 가 서로 직렬 공진 현상이 발생하여 공진 전류가 흐르게 된다.

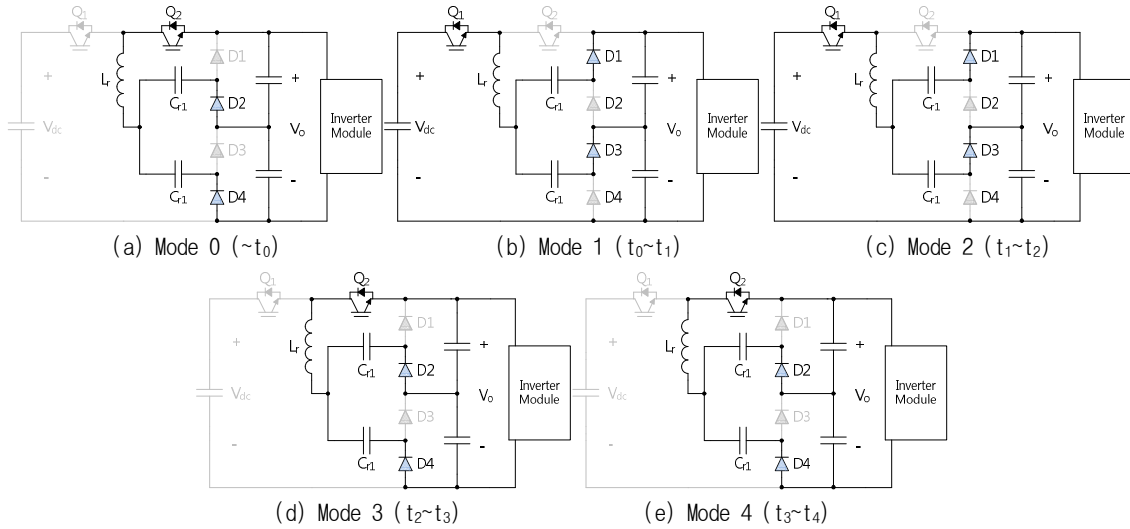


Fig. 5. Operating mode of proposed circuit.

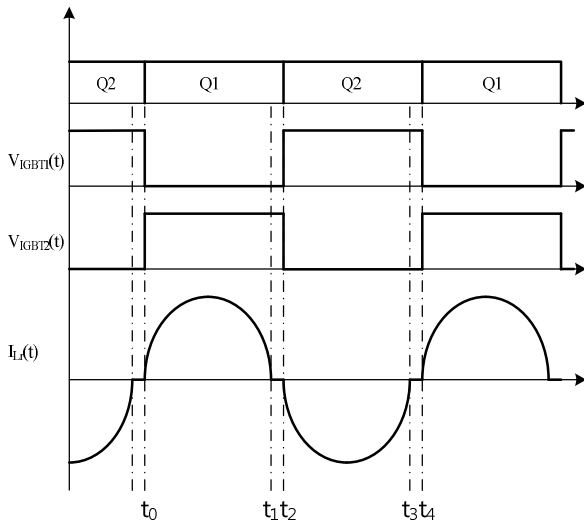


Fig. 6. Operating waveform of proposed circuit.

② Mode 2 ($t_1 - t_2$)

스위치 Q_1 이 Turn-on, Q_2 는 Turn-off 되고 있으며 공진 전류가 0이 되는 t_1 시점에, 그림 5(c)와 같이 Mode 2가 시작된다. 이때도 다이오드 D_1, D_3 는 도통되어 있으며 D_2, D_4 는 도통되지 않고 있다. 공진 전류는 0인 상태에서 출력 캐패시터의 전압이 방전하고, 인버터 모듈이 정상 동작한다.

③ Mode 3 ($t_2 - t_3$)

스위치 Q_1 이 Turn-off 되고, Q_2 는 Turn-on 되는 t_2 일 때, 그림 5(d)와 같이 Mode 3이 시작된다. 스위치에 흐르는 전류가 0인 상태에서 Q_1 이 Turn-off 되기 때문에 ZCS 동작을 한다. 이때 캐패시터 C_{r1} 의 전압은 V_0 만큼 걸려 있고, 캐패시터 C_{r2} 의 전압은 $V_0/2$ 만큼 걸려 있으므로 다이오드 D_2, D_4 가 도통된다. 그리고 L_r 과 C_{r1}, C_{r2} 는 서로 직렬 공진 현상이 발생하며 Mode1과는 반대방향의 공진 전류가 흐르게 된다.

④ Mode 4 ($t_3 - t_4$)

스위치 Q_1 이 Turn-off, Q_2 는 Turn-on 되고 있으며 공진 전류가 0이 되는 t_3 시점에, 그림 5(e)와 같이 Mode 4가 시작된다. 이때도 다이오드 D_2, D_4 는 도통되어 있으며 D_1, D_3 는 도통되지 않고 있다. 공진 전류는 0인 상태에서 출력 캐패시터의 전압이 방전하고, 인버터 모듈이 정상 동작한다. 그 후에 t_0-t_4 까지의 동작들이 계속 반복된다.

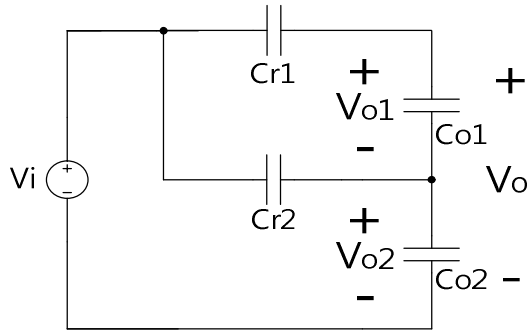
2.2 제안 회로의 특징

다음은 제안된 회로의 특징을 요약한 것이다.

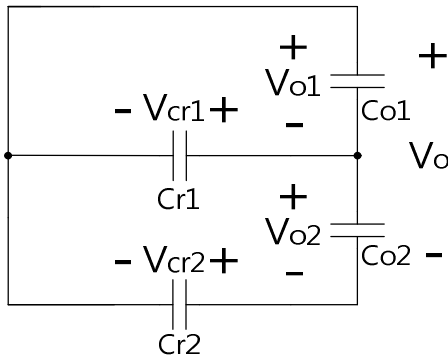
1) 기존 회로는 인버터 동작을 위해 3상 DC 전압을 사용하기 때문에 높은 내압의 인버터 모듈을 사용한다. 반면 제안회로는 기존 3상 DC 전압을 강압하므로 낮은 내압의 인버터 모듈 사용이 가능하다. 따라서 저렴한 비용, 부피 최소화 장점 있다.

2) 백 컨버터의 경우 회로 구성 시, 큰 부피의 인덕터와 높은 내압의 다이오드, 스위치를 사용한다. 이로 인해 전체 회로의 부피가 커지고, 구현비용이 증가한다. 반면 제안회로는 회로 구성 시 작은 크기의 인덕터 사용이 가능하고, 낮은 내압의 스위치, 다이오드를 사용하기 때문에 전체회로의 부피와 제작비용을 최소화 할 수 있다.

3) 백 컨버터의 경우 하드 스위칭 조건에서 Turn-off 하기 때문에 큰 스위칭 손실이 발생한다. 이로 인해 많은 열이 발생하고 큰 방열판이 필요하다. 반면 제안회로는 모드해석에서 설명한 것처럼 ZCS 조건에서 Turn-off 한다. 따라서 스위칭 손실을 최소화 할 수 있으므로, 열 발생과 방열판 크기를 최소화 할 수 있다.



(a) Mode 1: M1 switch turn-on, equivalent circuit



(a) Mode 2: M2 switch turn-on, equivalent circuit

Fig. 7. Equivalent circuit for according switch operation.

3. 해석 및 Design 예시

3.1 출력 전압 해석

본 논문에서 제안하는 공진 강압형 DC/DC 컨버터의 원활한 해석을 위해서 입출력 전압 변환비를 설명한다. 이를 구하기 위해서 필요한 스위치 동작에 따른 등가회로는 그림 7과 같다.

먼저 스위치 Q_1 이 Turn-on, Q_2 가 Turn-off 일 때의 등가회로는 그림 7(a)와 같고, 이때 KVL에 의해 식(1), (2)를 구할 수 있다.

$$V_i = V_{Cr2} + V_{O2} \quad (1)$$

$$V_i = V_{Cr1} + V_{O1} + V_{O2} \quad (2)$$

또한, 스위치 Q_1 이 turn-off, Q_2 가 turn-on 일 때의 등가회로는 그림 7(b)와 같고, 이때 KVL에 의해 식 (3), (4)를 구할 수 있다.

$$V_{Cr1} = V_{O1} \quad (3)$$

$$V_{Cr2} = V_{O1} + V_{O2} \quad (4)$$

위의 식 (1)~(4)를 연립하면 출력전압 V_o 는 다음과 같다.

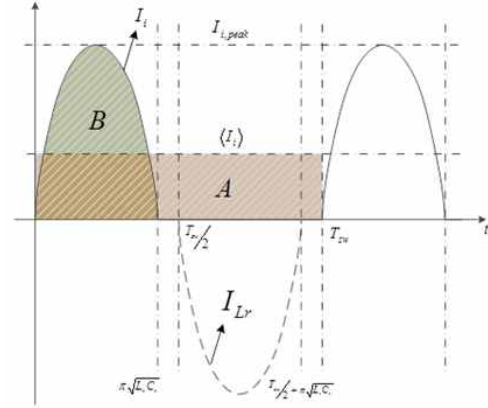


Fig. 8. Waveform of input current and inductor current.

$$V_o = \frac{2}{3} V_i \quad (5)$$

따라서 제안된 공진 강압 DC/DC 컨버터의 출력전압은 입력전압의 2/3만큼 강압되어 출력된다.

3.2 공진 인덕터 최대 전류

공진 인덕터 설계를 위해서는 인덕터에 흐르는 최대 전류를 확인해야 한다. 공진 인덕터의 최대 전류를 구하기 위해서 먼저 입출력 전력 관계식이 필요하며 다음과 같은 가정을 한다.

- 입력 전력과 출력 전력은 같다.
- 컨버터 효율은 100%다.

입력 전력과 출력 전력이 같고, 컨버터 효율이 100%로 가정하였기 때문에 다음 식을 구할 수 있다.

$$\langle I_i \rangle = \frac{P_o}{V_i} \quad (6)$$

그림 8은 입력 전류 및 인덕터 전류 파형이다. 그림에서 A는 평균 입력 전류의 면적이고, B는 인덕터 전류 반주기의 면적이다. A와 B의 크기는 다음 식 (7), (8)과 같다.^[8]

$$A = \int_0^{\pi\sqrt{L_r C_r}} I_{i,peak} \sin\left(\frac{t}{\sqrt{L_r C_r}}\right) dt \quad (7)$$

$$B = T_{sw} \langle I_i \rangle \quad (8)$$

A와 B는 같으므로 입력 전류, 즉 공진 인덕터의 최대 전류값은 다음과 같다.

$$I_{i,peak} = \frac{P_o}{2V_i f_{sw}} \sqrt{\frac{1}{L_r C_r}} \quad (9)$$

3.3 공진 인덕터와 공진 캐패시터의 관계

공진 캐패시터와 공진 인덕터와 관계를 구하기 위해서 스위칭 주파수와 공진 주파수는 같다고 가정한다. 이때, 공진 인덕터의 크기는 인덕터의 rms 전압과 rms 전류의 곱으로 결정되며 S_{tot} 라고 표기한다.^{[9][10]}

$$V_{L,rms} = \frac{I_i}{2\sqrt{2}C_r f_{sw}} \quad (10)$$

$$I_{L,rms} = \frac{I_i}{2\sqrt{2}L_r C_r f_{sw}} \quad (11)$$

$$S_{tot} = V_{L,rms} \times I_{L,rms} = \frac{\pi P_o^2}{4V_i^2 C_r f_{sw}} \quad (12)$$

식 (12)를 보면 알 수 있듯이, 스위칭 주파수가 일정하다면 S_{tot} 는 캐패시터의 용량에 반비례한다. 따라서 공진 인덕터와 공진 캐패시터의 관계에 있어서, 공진 인덕터 크기를 최소로 하기 위해서는 공진 캐패시터의 크기를 크게 해야 한다.

3.4 설계 예시

제안된 낮은 내압의 인버터 모듈 사용을 위한 공진 강압형 DC/DC 컨버터의 입출력 사양과 설계과정은 다음과 같다.

- 입력 전압 조건 : 600V
- 출력 전압 조건 : 400V
- 출력 전류 조건 : 4.5A
- 출력 전력 조건 : 2.5kW
- 스위칭 주파수 : 25kHz

공진 캐패시터의 최대 전압은 다음과 같이 정의된다.

$$V_{Cr1,max} = \frac{I_{IN}}{4C_{r1}f_{sw}} + \frac{2V_{IN}}{3} \quad (13)$$

$$V_{Cr2,max} = \frac{I_{IN}}{4C_{r2}f_{sw}} + \frac{V_{IN}}{3} \quad (14)$$

공진 캐패시터 C_r 의 크기는 식 (13), (14)와 같이 캐패시터의 정격전압과 관계가 있으며, C_r 의 크기가 크면 정격전압이 감소하고, C_r 의 크기가 작으면 정격전압이 증가하는 설계상의 trade-off가 발생한다. C_{r1} 과 C_{r2} 의 전압 스트레스도 다르다. 또한 앞선 해석에 의하여 인덕터 크기를 최소화 하려면 공진 캐패시터의 크기를 크게 해야 한다. 따라서 캐패시터의 정격전압과 용량을 고려한 캐패시터 선정이 필요하다. 본 논문에서는 캐패시터의 정격 전압 마진과 용량을 고려하여 3.3uF의 공진 캐패시터를 선정한다.

TABLE I
SIMULATION CONDITION

Components	Parameters
Input Voltage (V_i)	600V
Output Voltage (V_o)	400V
Maximum Output Power ($P_{o,max}$)	2.5kW
Switching Frequency (f_s)	25kHz

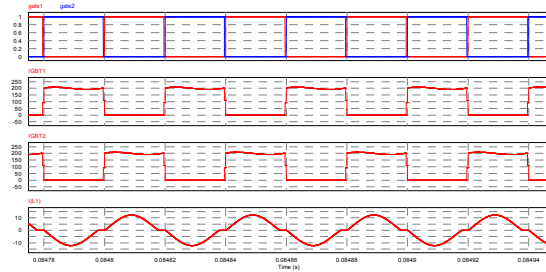


Fig. 9. Main waveform of simulation.

공진 주파수 f_r 은 다음과 같이 정의된다.

$$f_r = \frac{1}{2\pi\sqrt{L_r C_r}} \quad (15)$$

스위치의 ZCS 동작을 위해서는 스위칭 주파수보다 공진 주파수를 빠르게 하여야 한다. 본 논문에서는 공진 주파수로 28.5kHz를 사용한다. 따라서 공진 인덕터 L_r 의 인덕턴스 값은 식 (15)와 앞서 구한 공진 캐패시턴스 값으로 구할 수 있다.

$$L_r = \frac{1}{4\pi^2 C_r f_r^2} = 9.4\mu H \quad (16)$$

위의 설계를 토대로 하드웨어 실험 시, 공진 인덕터는 EE2525 Core를 사용하였으며, $f_{sw}=25kHz$, $L_r=9.4\mu H$, $C_r=3.3\mu F$ 를 사용하였다.

3.5 기존 벡 컨버터와의 비교

3.4절의 동일 설계 사양으로 기존 벡 컨버터를 설계하여 제안 공진 강압형 DC/DC 컨버터와 인덕터 크기, 스위칭 손실, 방열판 크기 등을 비교한다.

먼저 기존 벡 컨버터의 인덕터는 다음 식(17)으로 구할 수 있다.

$$L = \frac{(1-D)T_s V_o}{I_{o,ripple}} = \frac{0.33 \times 400}{25 \times 10^3 \times 10} = 533\mu H \quad (17)$$

25kHz로 스위칭 주파수 동작 시, 최소 필요 인덕턴스

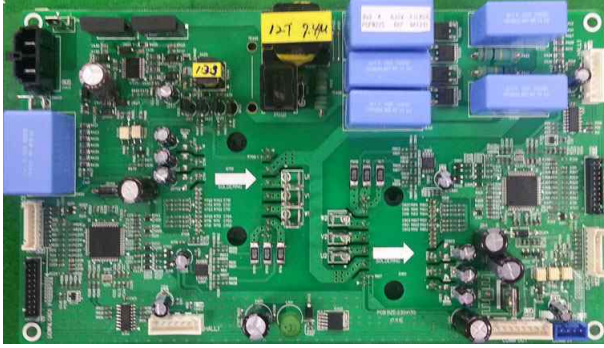


Fig. 10. Proposed resonant step down DC/DC converter and inverter system circuit.

는 533uH이며, 이를 구현하기 위해서는 최소 5cm*5cm 이상의 코어가 필요하다.^[11] 따라서 제안 회로의 인덕터 크기인 EE2525와 비교 시, 약 75%정도 부피가 감소하였다.

다음은 스위칭 손실을 비교한다. 기존 벡 컨버터의 경우에는 Turn-off 전류가 매우 높기 때문에 손실이 매우 크다. IGBT 손실 계산은 다음 식 (18), (19), (20)을 이용하여 구할 수 있다^[12]. 이를 통해 기존 벡 컨버터는 35.7W의 손실이 발생하고, 제안 회로는 11.6W의 손실이 발생하는 것을 이론적으로 구할 수 있다.

$$P_{con} = I_{sw,s}^2 r_c + V_{ceo} I_{sw,ave} + I_{D,s}^2 r_d + V_{Do} I_{D,ave} \quad (18)$$

$$P_{sw} = f_{sw} [0.5 V_{ceo} I_{off} k_{off} t_{d(off)} + 0.05 V_{DC} I_{off} t_{d(off)} + 0.55 V_{DC} I_{CO} t_{d(off)} + V_{CEO} I_{CO} (0.55 t_f + 0.05 t_{tail})] \quad (19)$$

$$P_{IGBT} = P_{con} + P_{sw} \quad (20)$$

이를 통해 방열판 크기도 비교할 수 있다. 다음 식(21)에 앞서 구한 스위칭 손실을 대입하면 기존 벡 컨버터 대비 52%의 방열판 크기가 감소하였다.

$$\frac{Volume_{(Prop.)}}{Volume_{(Conv.)}} = \frac{(T_J - T_A) / P_{IGBT}^{Conv.} - R_{thJC} - R_{thCS}}{(T_J - T_A) / P_{IGBT}^{Prop.} - R_{thJC} - R_{thCS}} \quad (21)$$

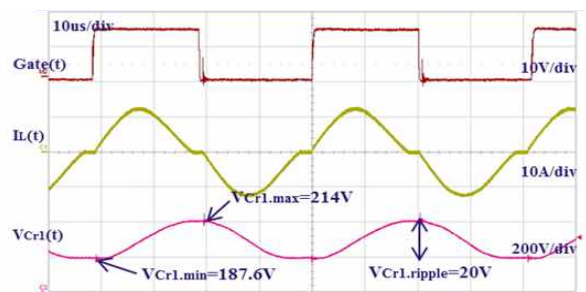
4. 제안회로의 실험 결과

4.1 모의 실험 결과

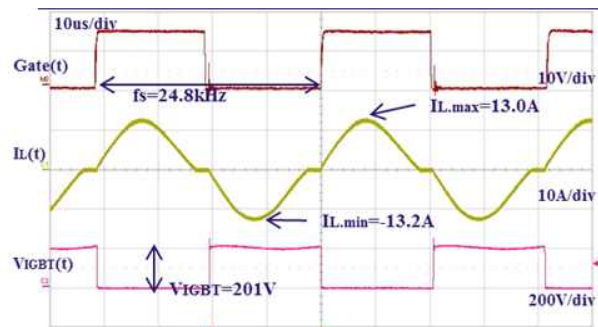
앞서 설명한 공진 강압형 DC/DC 컨버터의 동작원리에 대한 타당성을 검증하기 위해 표 1의 조건하에서 모의실험을 수행하였다. 그림 9는 표 1과 같은 조건에서 수행된 제안회로의 모의실험 주요 파형을 보여준다. 스위치 Q₁, Q₂의 on, off 동작에 따라 L_r과 C_{r1}, C_{r2}가 직렬

TABLE II
EXPERIMENTAL PARAMETERS OF PROPOSED CIRCUIT

Components	Parameters
Resonance Inductor (L _r)	9.4uH
Resonance Capacitor (C _{r1})	3.3uF/400V
Resonance Capacitor (C _{r2})	3.3uF/630V
Resonance Frequency (f _r)	28kHz
Output Capacitor (C _{O1} , C _{O2})	3.3uF/400V
Switch	IHW15N120R3
Diode	IDD15E60
Core	EE2525W
Gate Driver Control IC	IR2114



(a) Waveform of resonant capacitor voltage



(a) Waveform of switch voltage

Fig. 11. Key waveforms of resistive load condition.

공진하는 것을 확인하였으며 출력전압 V_o가 입력전압 V_i의 2/3로 강압되는 결과를 검증하였다.

4.2 저항 부하 및 인버터 연동 시 실험 결과

제안된 컨버터의 타당성을 확인하기 위해, 최대 2.0kW 급 인버터 구동을 위한 공진 강압형 DC/DC 컨버터의 프로토타입을 구현하였다. 그림 10은 제안된 공진 강압형 DC/DC 컨버터와 인버터 시스템이 구현된 회로이다. 표 2는 프로토타입의 파라미터이다.

그림 11은 R=88 ohm인 저항 부하 조건에서의 컨버터 주요 전압 및 전류 파형이다. 그림 11에서 보이는 것과 같이 스위치 전류가 0이 된 상태에서 Q₁, Q₂가 Turn-off 되어 ZCS 동작을 하고 있음을 확인 할 수 있었다. 그리고 스위치의 양단전압은 입력전압 V_i의 1/3 정도로 낮은 전압 스트레스를 확인 하였다. 부하 변동

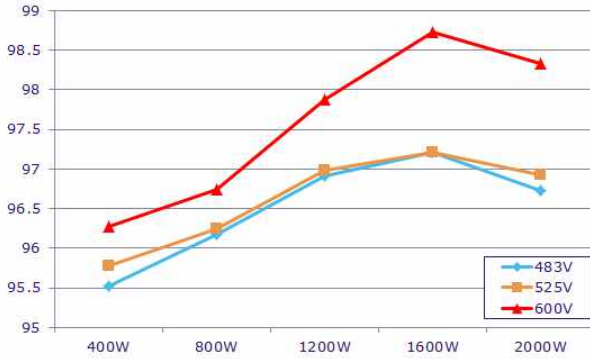


Fig. 12. Converter efficiency graph of resistive load condition.

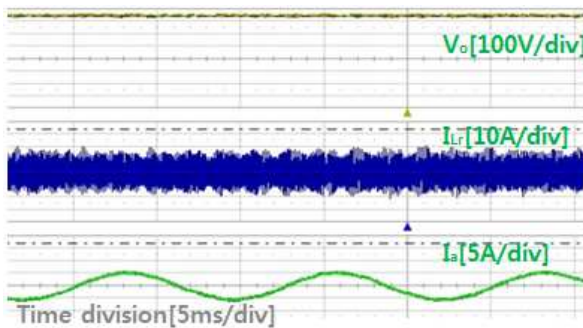


Fig. 13. Key waveform of inverter driving condition.

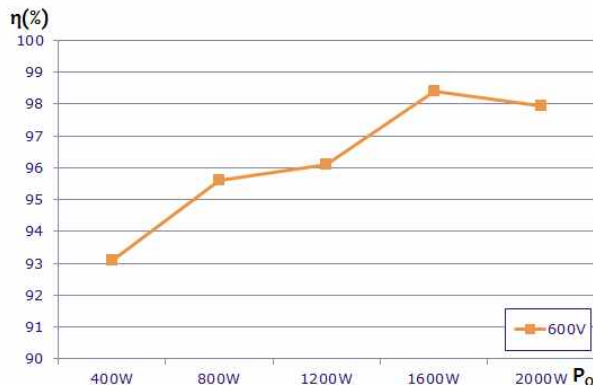


Fig. 14. Efficiency graph of inverter driving condition.

및 입력전압 변화에 따른 출력 전력을 확인하였으며 이때 효율을 측정된 결과는 그림 12와 같다. 경 부하이고 최소 입력전압 조건에서는 최소 효율 95.6%, 1.6kW 부하이고 최대 입력전압 조건에서는 최대 효율 98.7%를 보였다.

그림 13은 인버터 연동을 통한 BLDC 모터 구동 시, 출력 전압, 공진 인덕터 전류, 모터 상 전류 파형이다. 파형에서 알 수 있듯이 인버터 스위칭 동작 시, 일부 구간에서는 하드 스위칭 동작을 하여 공진 전류 최대치가 상승하거나 파형 왜곡이 발생하고 있다. 하지만 이는 BLDC 모터를 동작 시키면 발생하는 역기전력에 의한 현상이다. 또한 이런 하드 스위칭 동작 구간은 전체 동작 구간에 비해 아주 작기 때문에 전체 회로 동작에는

큰 영향을 주지 않는다.

인버터 연동 시 효율을 측정된 결과는 그림 14와 같다. 기존 기술의 벽 컨버터를 사용할 경우에는 90% 이하의 낮은 효율을 가졌다. 반면 600V 입력전압 조건에서 출력 전력 1.6kW일 때, 제안 회로를 사용할 경우에는 최대 98.4%의 효율을 보여 98% 이상의 고효율이 가능함을 증명하였다.

5. 결 론

본 논문에서는 3상 전원 조건에서의 모터 구동 인버터 내압 저감을 위해 공진 강압형 DC/DC 컨버터를 제안하였다. 기존의 3상 전원 조건에서 모터 구동을 위해서는 3상 전원을 평활한 DC전압으로 인버터 모듈을 구동하여 인버터를 동작시키기 때문에 높은 내압의 인버터 모듈을 사용할 수밖에 없었다. 이에 제안회로는 공진 강압을 통해 낮은 내압의 인버터 모듈 사용이 가능하고, 소형 인덕터로 회로를 구현하여 회로 부피를 최소화 하도록 하였다. 또한 ZCS 동작을 통한 방열 감소, 방열판 크기 최소화, 효율 최대화를 가능하도록 하였다.

제안 회로의 동작 원리 및 모드해석, 모의 실험을 통해 이론적 분석을 하였다. 또한 제안된 컨버터의 타당성 및 우수성을 확인하기 위해, 실제 실험을 통해 인버터 구동을 위한 공진 강압형 DC/DC 컨버터의 프로토타입을 제작하여 저항부하 연동, 인버터 연동을 통한 하드웨어 실험을 수행하였다.

제안회로는 기존 벽 컨버터 대비 25%의 크기인 소형의 인덕터로 강압회로를 구현하였으며, ZCS 동작을 통해 스위칭 손실을 최소화하여 방열판 크기를 기존 대비 48%로 구현하였다. 이로 인해 50.35W/in³의 고 전력 밀도 구현이 가능하다. 또한 제안회로를 사용하여 낮은 내압의 인버터 모듈로 인버터 구동이 가능하며, 인버터 연동 시 98% 이상의 고효율 동작이 가능하다. 따라서 제안회로는 3상 전원 조건에서 고효율을 보장하고 낮은 내압의 인버터 모듈 사용이 가능한 모터 구동용 인버터 구동회로에 적합할 것으로 기대된다.

본 연구는 삼성전자(주)의 연구비 지원과 미래 창조 과학부 및 정보 통신 산업 진흥원의 대학 IT 연구 센터육성 지원사업의 연구결과로 수행되었음 (NIPA-2014-H0301-14-1005)

References

- [1] S. K. Jung, "Inverter technology utilization of energy - saving refrigeration and air conditioning systems," *Air-Conditioning and Refrigerating Engineers of Korea, 2001 Auto-control Conference*, pp. 11-19, 2001.

- [2] M. K. Kim, K. Y. Jang, B. H. Choo, J. B. Lee, B. S. Suh, and T. H. Kim, "A novel IGBT inverter module for low-power drive applications," *Power Electronics Specialists Conference, 2002 IEEE 33rd Annual*, Vol. 2, pp. 642-647, Jul. 2002.
- [3] S. Liu, J. Liu, Y. Yang, J. Zhong, "Design of intrinsically safe buck DC/DC converters," *International Conference Electrical Machines and Systems*, Vol. 2, pp. 1327-1331, Sep. 2005.
- [4] D. Czarkowski, "DC-DC converters," in *Power Electronics Handbook*, Muhd. H. Rashid (Ed.), Canada Academic Press, pp. 211-223, 2001.
- [5] B. Ivo, J. C. O. Bolacell, D. C. Martins, F. B. Libano, "Buck quasi-resonant converter operating at constant frequency: analysis, design, and experimentation," *Power Electronics, IEEE Transactions on 53*, pp. 276-283, Jul. 1990.
- [6] A. Emrani, and H. Farzanehfard, "Zero-current switching resonant buck converters with small inductors," *Power Electronics, IET 56*, pp. 710-718, Jul. 2012.
- [7] K. S. Kang, S. E. Kim, and C. W. Roh, "Dual resonant step-down DC/DC converter of inverter for driving fan motor to reduce voltage stress," *2013 KIPE Power Electronics Annual Conference*, pp. 362-363, Jul. 2013.
- [8] M. Sanjaya, "Switching power supply design & optimization," pp. 184-243, 2004.
- [9] I. Nagy, P. Korondi, E. Masada, Z. Puklus, and Z. Suto, "Resonant converter as current generator," *Industrial Electronics Control and Instrumentation 1997, IECON*, Vol. 2, pp. 471-476, Nov. 1997.
- [10] K. W. Park, D. Y. Jung, I. B. Song, S. W. Lee, Y. C. Jung, and C. Y. Won, "A LC series resonant bidirectional DC/DC converter," *2010 Power Electronics Annual Conference*, pp. 198-199, Nov. 2010.
- [11] R. W. Erickson, "Fundamentals of power electronics," Texas Instruments, pp. 332-365, 1997.
- [12] N. Seshasayee, "Understanding thermal dissipation and design of a heatsink," Texas Instruments, pp. 332-365, 2011.



강경수(姜景琇)

1988년 9월 9일생. 2013년 국민대 전자정보통신대학 전자공학부 졸업. 2013년~현재 동 대학원 전자공학과 석사과정.



김상언(金相彦)

1986년 4월 6일생. 2012년 국민대 전자정보통신대학 전자공학부 졸업. 2014년 동 대학원 전자공학과 졸업(석사). 2014년~현재 실리콘 마이터스 주임연구원.



이준환(李濬煥)

1973년 10월 28일생. 1999년 명지대 공대 전기공학과 졸업. 2001년 한양대 대학원 전기공학과 졸업(석사). 2001년~2009년 삼성전자 책임연구원. 2009년 서울대 대학원 전기컴퓨터공학부 졸업(공학박). 2009년~2010년 현대모비스 책임연구원. 2010년~현재 삼성전자 수석연구원.



노정욱(盧政煜)

1971년 9월 10일생. 1993년 한국과학기술원 전기 및 전자공학과 졸업. 1995년 동 대학원 전기 및 전자공학과 졸업(석사). 2000년 동 대학원 전기 및 전자공학과 졸업(공학박). 2000년~2004년 삼성전자(주) 영상 디스플레이 사업부 책임연구원. 2004년~현재 국민대 전자정보통신공학부 교수. 미래창조과학부 대학 IT 인력 양성 사업(ITRC) 에너지-ICT 융합 연구센터 센터장. 당 학회 편집위원.