

3G, 4G LTE 환경에 적합한 0.11 μ m CMOS 저전력, 광대역의 저잡음증폭기 설계

송재열* · 이경훈* · 박성모**

0.11 μ m CMOS Low Power Broadband LNA design for 3G/4G LTE Environment

Jae-Yeol Song* · Kyung-Hoon Lee* · Seong-Mo Park**

요 약

3G부터 4G LTE까지의 전체 대역에 적용이 가능한 저전력, 광대역 저잡음증폭기를 설계하였다. 설계한 광대역 다중입력 저잡음증폭기는 기존의 3G인 CDMA의 대역인 1.2GHz대역과 LTE대역인 2.5GHz대역까지 넓은 주파수 대역을 안정적으로 증폭이 가능하고, 다중입력방식을 통해 입력신호의 크기에 관계없이 안정적인 증폭이 가능하도록 설계하였다. 설계된 저잡음증폭기는 1.2V의 공급전압에서 약 0.6mA의 전류를 소모하고, 이는 Cadence사의 컴퓨터 시뮬레이션을 통해 검증하였다. 낮은 입력신호에 대응한 증폭은 최대 20dB이고, 신호에 따라 최저 -10dB의 이득값을 얻을 수 있었다. 잡음특성(NF : Noise Figure)은 High Gain모드에서 15dB이하, Low Gain 모드에서 3dB이하를 가진다.

ABSTRACT

We present the Low Power Broadband Low noise amplifier(LNA) that can be applied a whole bandwidth from 3G to 4G LTE. This multi input LNA was designed to steadily amplify through a multi input method regardless the size of the input signal and operate on a wide range of frequency band from a standard 3G CDMA band 1.2GHz to LTE band 2.5GHz. The designed LNA consumes an average of 6mA on a 1.2V power supply and this was affirmed using computer simulation tests. The amplification which was corresponded to the lowest input signal is at a maximum of 20dB and was able to obtain the minimum value of the gain of -10dB. The Noise figure is less than 3dB at a High-gain mode and is less than 15dB at a Low-gain mode.

키워드

CMOS LNA, Multi Input System, LTE, Broadband, Low-Power

1. 서 론

1997년 이후 개인휴대통신(PCS)과 함께 대중화된 다양한 이동형 통신서비스의 발달은 2세대 계열이라 불리는 CDMA, GSM 계열부터 WCDMA, HSPA를

거쳐 광범위하게 확장되었고[1], 4세대인 LTE시스템까지 이어지고 있다.

3세대인 CDMA시스템에서 소비자들은 실시간 영상통화, 고화질영화 다운로드 등 다양한 서비스를 경험하고자 하였고, 이런 소비자들의 욕구는 기존의

* 주저자 : 전남대학교 전자컴퓨터공학부 박사과정(song1303@hotmail.com, naikid.kh@gmail.com)

** 교신저자(corresponding author) : 전남대학교 교수(smpark@chonnam.ac.kr)

접수일자 : 2014. 07. 28

심사(수정)일자 : 2014. 08. 21

게재확정일자 : 2014. 09. 19

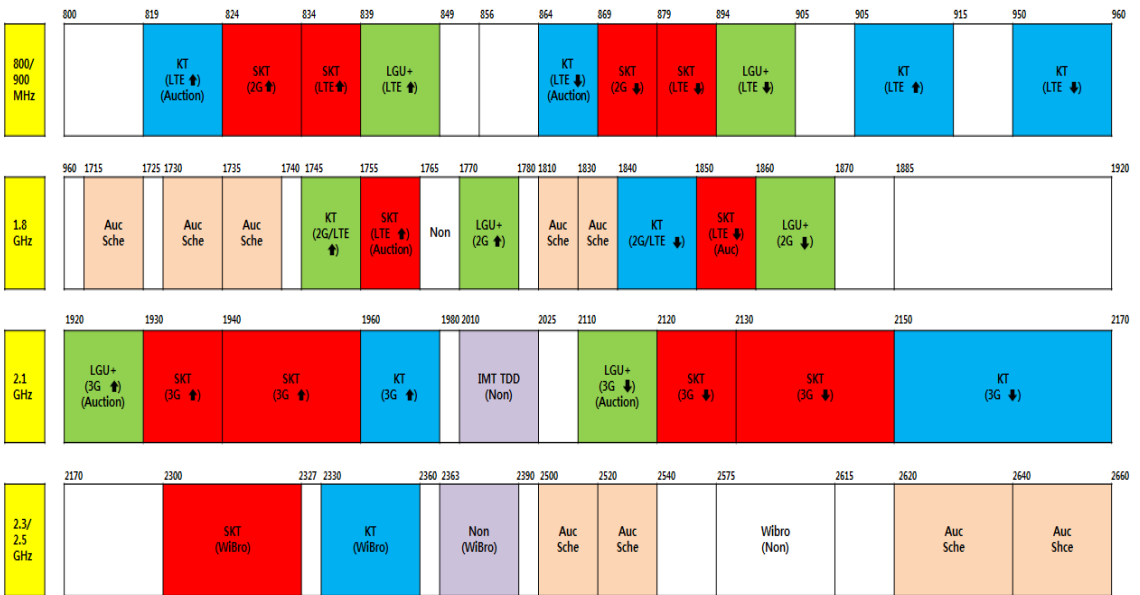


그림 1. 국내 대역별 주파수할당 현황(http://ifre.re.kr/board/publish_list.php?page=3)
 Fig. 1 Status of radio frequency allocation

700MHz와 1.2GHz 무선통신주파수의 대역의 한계로 인해 기존대역과 다른 고주파대역의 주파수를 원하게 되었다. 현재는 기존에 비해 고주파수대역을 이용한 시스템들이 서비스 되고 있고, 특히 4세대의 전송방식인 LTE시스템에서는 주로 1.8GHz~2GHz대역의 주파수를 사용하고 있다. 그림 1은 국내 이동통신 서비스회사들이 주로 사용하고 있는 주파수대역의 상태를 보여주고 있다[2]. 1세대와 2세대용 주파수로 주로 쓰고 있는 기존의 800MHz주파수대역에서 4세대인 LTE시스템을 함께 사용하고 있는 것을 보여 주고 있고, 새로 4세대 LTE에 할당된 대역은 1.8GHz~2.6GHz 대역을 사용하고 있다. 해외의 대부분 주파수 대역에서도 4세대에 사용하는 신규 주파수대역은 1.7GHz~2.6GHz대역을 주로 사용하고 있다[2].

이처럼 작게는 800MHz에서 크게는 2.6GHz대역까지 다양한 이동통신주파수할당으로 이동통신단말기가 처리해야 하는 주파수의 대역은 광대역으로 넓어졌고, 기존에 사용되던 2세대, 3세대의 주파수대역을 지원해야 한다. 또한 이동통신단말기는 기존의 단순 음성통신의 영역에서 블루투스, 무선랜(WiFi), GPS(Global

Positioning System) 등의 다양한 서비스를 위한 무선 통신시스템을 집적하게 되었고, 이같은 다양한 블록들은 소모전력이 크고, 이로 인해 단말기의 동작시간을 줄이는 원인이 되었다. 배터리의 용량이 한정적인 상황에서 결국 단말기시스템의 저전력화가 무선통신기술에서 중요한 부분이 되었다. 따라서 본 논문에서는 최근의 4세대 모바일이동통신시스템에 적합하고 저전력으로 동작이 가능한 광대역 LNA를 설계하였다.

본 논문의 구성은 다음과 같다. II장에서는 저잡음 증폭기와 다중입력방식에 대해서 설명하고, III장에서는 본 논문에서 사용한 전류제어용기법과 광대역기법에 대한 방법을 설명한다. IV장에서는 설계한 회로의 시뮬레이션결과와 의미를 설명하고 V장에서 결론으로 논문을 마무리 한다.

II. CMOS RF시스템 저잡음증폭기(LNA)

기존의 PCB를 사용해서 설계하던 RF시스템이 CMOS를 이용한 칩단위의 시스템으로 소형화 되면서

CMOS RF시스템에 대한 범위가 90년대에 생겨났고, 현재는 미세공정으로 가기위해 디지털화시키는 분야도 활발하게 연구되고 있다[3]. 그 중 저잡음증폭기(LNA : Low Noise Amp)와 전력증폭기(PA : Power Amp)는 현재까지 디지털화에 한계가 있는 분야임을 다양한 연구결과에서 보여주고 있다. 이러한 특성으로 아날로그로 설계되는 CMOS RF시스템에서 송신단의 전력증폭기는 소모전력이 가장 큰 블록이고, 수신단의 저잡음증폭기 역시 인덕터와 캐패시터를 주로 사용하기 때문에 전력을 많이 소모하는 부분이다[4]. 지속적으로 단말기의 신호를 최대한 증폭해서 공간으로 전송시키는 전력증폭기의 특성과 단말기에 입력되는 신호를 지속적으로 감시하고 있어야 하는 저잡음증폭기의 특성상 단말기 내의 전력소모는 크다고 할 수 있다.

RF front-end의 첫 단에 위치한 저잡음증폭기는 무선통신단말기의 안테나 이후의 첫단에 위치한 블록으로 저잡음 특성, 높은 이득값, 선형성을 반드시 갖춰야 하며 최근에는 저전력특성도 만족해야 한다. 일반적으로 MOSFET는 구조적특성인 낮은 전달컨덕턴스에 의해 전력소모가 높게 되고, 최근의 CMOS기술에서와 같이 입력전압이 낮아지게 되면 회로의 성능 또한 낮아지게 된다는 단점이 있다. 최근에는 낮은 공급전압에서도 저전력과 충분한 이득값을 위한 회로설계가 다양하게 연구되고 있다[5].

2.1. 저잡음증폭기

그림 2은 일반적으로 CMOS RF시스템에서 저잡음증폭기의 위치를 보여주고 있다.

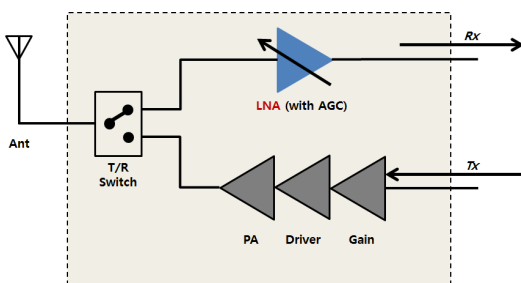


그림 2. CMOS 아날로그 전단부
Fig. 2 CMOS RF front-end

일반적으로 설계하는 대부분의 시스템은 N개의 단

으로 만들어지고, 서로 직렬로 연결된 시스템의 경우로 가정할 수 있다. 이런 시스템의 전체 잡음특성 식 (1)과 같이 오일러의 정리로 표현이 가능하다[6]. NF_n 은 n번째 단의 잡음특성을 의미하고, A_{pn} 은 n번째 단의 유효전력이득을 의미한다.

$$NF_{tot} = 1 + (NF_1 - 1) + \frac{NF_{2-1}}{A_{p1}} + \dots + \frac{NF_n - 1}{A_{p1} \cdots A_{p(n-1)}} \quad (1)$$

식 (1)에서 알 수 있듯이 n이 증가 할수록 뒷단의 값들은 앞단의 값에 비해 크게 작아지고, 결국 가장 큰 값을 가지는 부분은 $(NF_1 - 1)$ 인 첫 번째 부분이 되며, 결국 이는 RF front-end로 보게 되면 저잡음증폭기의 잡음특성이 전체 시스템의 잡음특성을 판단하는데 가장 큰 부분임을 확인할 수 있다.

2.2. 다중입력방식

시공간에 보내진 신호는 다양한 경로를 거쳐 자체적으로 가지고 있는 전압의 크기가 μ V 단위의 크기로 전송된다. 이러한 신호감쇠현상은 거리가 멀어질수록 커지게 되고, 특히 신호의 전송구간에서 발생하는 다양한 왜곡현상과 음영구역의 존재 등은 신호의 오류확률을 커지게 만든다. 결국 무선통신단말기는 신호의 거리에 따른 왜곡확률을 최소화하기 위해 단말기 내에서 가장 큰 신호전압 보내게 되고, 단말기로 무선신호를 보내어주는 송신기 또한 단말기로 보내는 신호를 최대한 큰 신호전압으로 시공간에 전송시킨다. 전력증폭기가 단말기에서 가장 큰 전력소모를 가지는 것은 이러한 이유 때문이다.

그림 3에서와 같이 이동통신의 기지국에서 비교해보면 기지국에서 보내지는 신호는 기지국 근처에서 가장 큰 전압값을 가지게 된다[7]. 이동하는 단말기의 거리가 멀어질수록 단말기에 도달하는 신호전압의 크기는 작아지게 되고, 다음 기지국과 기존 기지국의 중간에서는 가장 작은 신호전압을 받게 된다. 이는 결국 이동통신단말기가 가져야 하는 신호전압의 크기에 대해서 기지국과 거리가 가까울 경우에는 신호의 증폭도가 낮아야 하고, 기지국과의 거리가 멀어져서 신호전압이 낮은 경우에는 신호의 증폭도가 높아야 한다

는 특성을 가지게 된다.

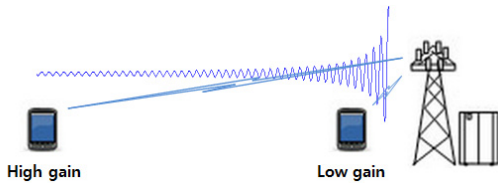


그림 3. 거리별 전압이득
Fig. 3 Voltage gain for the distance

다중입력방식은 전송된 신호전압의 크기에 따라 전압의 증폭을 조절할 수 있는 방식이고, 기지국 근처의 높은 신호전압은 작은 증폭으로 회로를 동작시키고, 기지국과 거리가 있는 낮은 신호전압은 회로에서 큰 증폭을 통해 회로의 동작이 가능하다.

III. 전류재사용기법 저잡음증폭기

3.1. 전류재사용 기법

기존에 저잡음증폭기에 비해 비슷한 증폭성능과 잡음특성을 가지고, 저전력을 구현하기 위해 연구된 다양한 기법에서 전류재사용 방식은 캐스코드방식을 기본으로 두고 있다. 그림 4는 캐스코드방식의 기본적인 증폭방식을 보여준다.

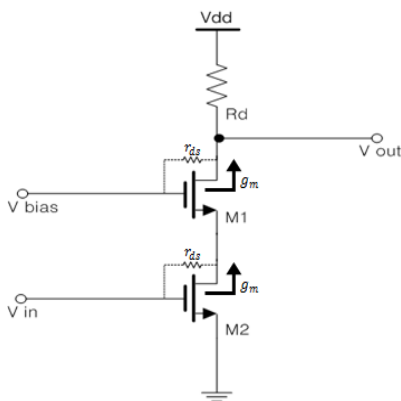


그림 4. 캐스코드 이득
Fig. 4 Cascode gain stage

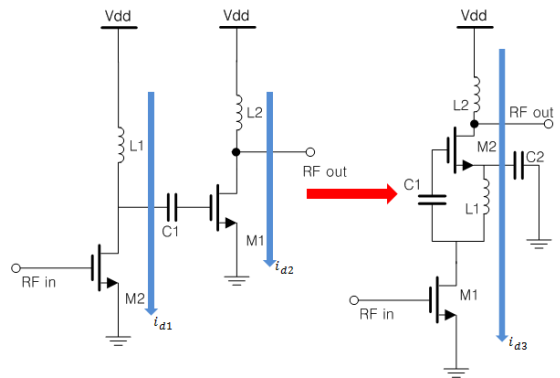
캐스코드방식의 증폭은 M1의 내부저항 r_{ds} 와 M2

의 내부저항 r_{ds} 값 의해 전체 전달컨덕턴스 g_m 이 결정된다. 결국 캐스코드를 통한 회로의 전체이득은 식 (2)와 같이 r_{ds} 와 g_m 의 상관관계로 표시할 수 있다.

$$-g_m r_{out} = -g_m r_{ds} (g_m r_{ds}) = -(g_m r_{ds})^2 \quad (2)$$

그림 4에서 보면 출력단에서 보이는 캐스코드회로는 저항위치가 MOS의 내부저항과 함께 서로 병렬연결로 보이게 된다. 결국 출력단의 저항값은 약 1/2로 감소되고, 이는 회로자체의 안정적인 전압이득에 영향을 미치게 된다.

설계한 회로에서 사용된 전류재사용기법은 안정적인 전압이득을 얻기 위해 회로내의 MOS크기와 저항값들을 조정해서 소모되는 이득값을 최소화 하였다. 그림 5은 전류재사용기법에 대해 보여주고 있다[8].



(a) 2단 cascode 구조 (b) 전류재사용 기법
(a) 2-stage cascade structure (b) Current-reused tech

그림 5. 전류재사용기법 저잡음증폭기
Fig. 5 Current-reused LNA

그림 5의 (a)에서 2단 캐스캐드회로는 L2가 있는 두번째 증폭단이 줄어들어 1단회로로 만들어진다. 이로 인해 i_{d1} 과 i_{d2} 가 서로 다르게 흐르는 전류형태에서 그림 5의 (b)에서 보듯이 1단으로 전류 i_{d3} 를 형성하게되고, 결국 전류의 흐름이 줄어들게 된다. 그림 5의 (b)에서 보여주는 것처럼 2단 캐스캐드방식의 증폭방식을 1개의 단으로 줄여서 설계함으로써 소모전류를 크게 줄일 수 있다는 장점이 있다.

3.1. Shunt resistive feedback(SFB) 기술

저잡음증폭기의 주파수대역을 넓히기 위해 본 논문에서는 SFB 방식을 이용한 회로를 설계하였다.

그림 6과 같이 기본적으로 SFB 구조는 인버터구조로 되어있다. 양 인버터 사이에 저항 R_f 를 집적시키고 이를 SFB 저항이라고 부른다. 기본적으로 인버터 구조인 PMOS M1과 NMOS M2 사이에 게이트와 병렬구조로 SFB 저항 R_f 를 넣어서 작동되는 구조이다.

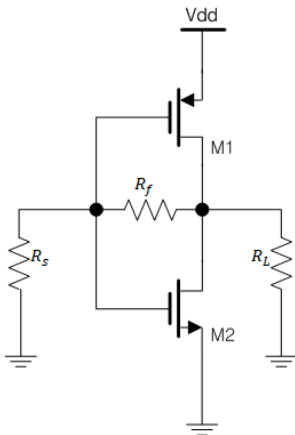


그림 6. 저항되먹임 전류재사용방식 저잡음증폭기
Fig. 6 Resistive feedback current-reuse LNA

SFB 구조는 기본적으로 전류재사용기법을 이용한 구조로서 두 개의 MOS가 한 개의 Vdd에 연결되어 전류소모를 최소화 할 수 있다. 보통 SFB 구조를 통해 3dB의 대역폭에 대한 이득을 얻을 수가 있게 된다 [9].

IV. 저잡음증폭기 설계 결과

그림 7은 본 논문에서 설계한 저잡음증폭기의 스키매틱 회로를 보여주고 있다. 3개의 RF입력을 통해 다중입력방식을 선택했고, PMOS와 NMOS를 통해 전류재사용기법과 SFB 방식을 함께 적용한 회로구조이다. 설계한 회로의 특징으로는 일반적 전류재사용 방식을 통해 특정 주파수대역의 증폭을 얻기 위해 사용되는 인덕터(L)를 제거시켰다. 이와 같은 구조적 특성으로 큰 부피를 차지하는 회로의 크기를 줄일 수 있다.

기본적으로 전류재사용기법을 사용하였기 때문에 기존의 저잡음증폭기회로에 비해서 전류소모를 크게 줄일 수 있다는 특징이 있다. 또한 SFB 구조를 통해서 주파수의 대역을 본 논문에서 원하는 광대역의 주파수대역으로 얻을 수 있다. 또한 다중입력방식을 통해서 단말기와 송신기간의 거리에 따른 신호의 크기에 대해서도 다양한 대응이 가능한 구조이다.

R1~R3는 다중입력방식의 SFB 저항 구조이다. 각 SFB 저항 앞에 연결된 M3~M5는 저전력을 위해 스위치로 동작하는 NMOS이다. 실제 사용하지 않는 포트는 NMOS 스위치에 의해 외부와 완전히 차단되므로 다중입력 지점에서 누설전류는 거의 없다.

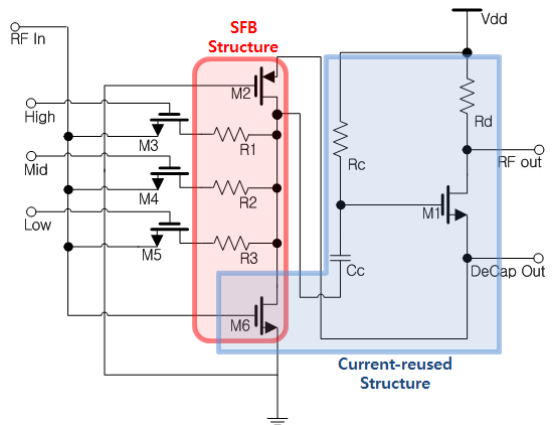


그림 7. 설계한 저잡음증폭기 회로
Fig. 7 Designed LNA schematic

4.1. 저잡음증폭기 컴퓨터 성능측정 결과

본 논문에서 사용된 검증 프로그램은 Cadence사의 Calibre와 Mentor사의 시뮬레이터를 사용하였다. 공정은 0.11 μ m의 CMOS RF공정을 사용하였고, 결과는 실제 사용된 PDK(Process Design Kit)에 맞춰 측정하였다.

그림 8는 설계한 저잡음증폭기의 전압이득에 관한 시뮬레이션 결과를 보여준다. 측정범위는 500MHz~2.8GHz대역까지이고, 입력 신호에 따라 High, Mid, Low에 따른 3가지 모드에서 성능측정을 실시했다.

표 1. 성능비교
Table 1. Comparison of the performance

ref	Tech (μm)	BW (Hz)	Max Gain (dB)	NF (dB)	S11 (dB)	Power (mW)
[10]	0.13	200M~3.8G	11.2	2.85		1.9
[11]	0.25	20M~1.6G	13.7	< 2.4		35
[12]	0.18	2.4G	12	1.8		0.9
This Work	0.11	500M~2.8G	17	2~15	<-15	0.7

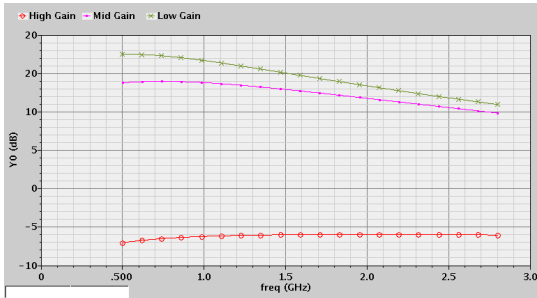


그림 8. 전압이득 측정결과
Fig. 8 Gain coefficient result

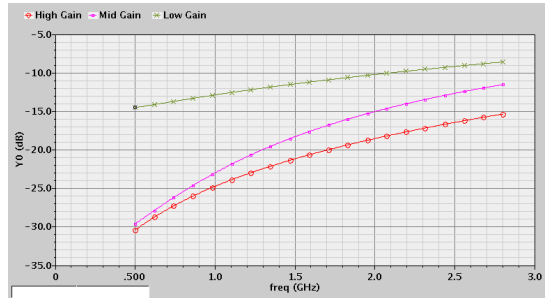


그림 9. 입력반사계수 측정결과
Fig. 9 Input reflection result

다중입력 방식으로 설계된 회로의 특성에 따라 3개의 입력에 각각 -6dB~20dB의 전압이득을 보이고 있다. 송신기와 단말기가 거리가 가장 먼 경우를 가정한 Low Gain모드에서는 최대 15dB이상의 이득을 얻는다. 송신기와 가장 근접한 경우를 가정한 High Gain모드에서는 측정하는 주파수대역에서 약 -6dB의 안정적 이득값을 얻었다. 설계된 회로는 1.2V를 Vdd로 인가해서 약 0.62mA로 아주 낮은 소모전력 결과를 얻어서 0.7mW이하의 저전력 설계를 만족시켰다.

그림 9은 입력반사계수를 보여주고 있다. 전체적으로 -10dB이하에서 크게는 -30dB까지 변화를 보여주고 있다.

그림 10은 설계한 회로의 잡음특성을 보여주고 있다. High Gain모드에서 약 15dB로 세가지 입력 중 가장 높은 특성을 가지고 있으나 일반 저잡음증폭기의 잡음특성인 15dB를 넘지 않는 특성을 보인다. 전반적으로 설계 주파수내에서 안정적인 잡음특성을 가지고 동작하고 있다.

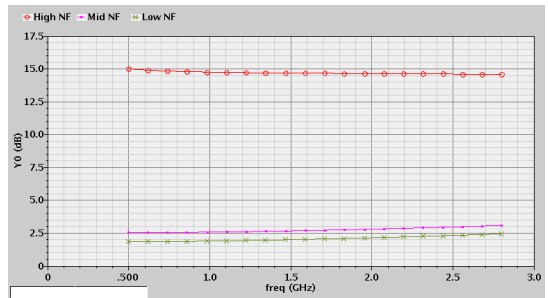


그림 10. 잡음특성 측정결과
Fig. 10 NF at multi input modes of designed LNA

표 1은 최근 발표된 관련 연구와 비교한 비교표이다. 참고문헌들과 비교해서 공정상 다른 부분과 성능 특성면에서 몇몇 차이를 보이고, 소모전력과 주파수대역 성능에서는 큰 이득을 보임을 알 수 있다.

V. 결론

본 논문에서는 800MHz~2.6GHz 대역의 이동통신

주파수 대역에 적합한 광대역, 저전력, 다중입력방식의 저잡음증폭기를 동부 0.11 μ m PDK를 사용해서 설계하였다. 저전력을 위한 전류재사용기법을 사용해서 회로의 사용전력을 낮추었고, 광대역의 주파수대역을 얻기 위해 SFB 저항 입력 방식의 회로를 함께 사용하였다. 설계된 회로는 성능측정을 통해 약 0.62mA의 전류소모를 보였다. 전압이득은 최대 17dB까지 증폭 성능이 증명되었고, 다중입력방식을 통해서 송신기의 위치에 따라 성능을 조절할 수 있도록 설계하였다. 향후 저전력을 위해 사용한 전류재사용방식의 회로특성 상 높아진 잡음특성을 전반적으로 5dB이하로 낮추기 위한 추가연구가 필요하다.

감사의 글

본연구는 교육부와 한국연구재단의 지역혁신인력양성 사업으로 수행된 연구결과임 (No.2012H1B8A2026200)

References

- [1] D Son, J. Kim, and C. Ryu, "Evolution of Next Generation Mobile Network Based on CDMA2000-1X Network," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 1, no. 1, 2006, pp. 70-80.
- [2] L. Hanzo, H. Haas, S. Imre, D. O'Brein, M. Rupp, and L. Gyongyosi, "Wireless Myths, Realities, and Futures : From 3G/4G to Optical and Quantum Wireless," *Proc. of the IEEE*, 2013, pp. 1853-1888.
- [3] M. Go, S. Pyo, and H. Park, "Study on the Broadband RF Front-End Architecture," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 4, no. 3, 2009, pp. 183-189.
- [4] A. Abidi, P. Gray, and Meyer. R, *Receivers. WILEY-IEEE PRESS EBOOK CHAPTERS, Integrated Circuits for Wireless Communications*, 1999, pp. 155-319.
- [5] C. P. Chang, J. H. Chen, and Y.-H. Wang, "A Fully integrated 5GHz low-voltage LNA using for ward body bias technology," *IEEE Microwave and Wireless Components Letters*, vol. 19, no. 3, 2009, pp. 176-178.
- [6] T. Lee, "The Design of CMOS Radio-Frequency Integrated Circuit," Cambridge, England, Cambridge University Press, 2004.
- [7] U. Hong and C. Lee, "Signal Attenuation in Mobile Communication by Many Different Types of Obstacles," *The Institute of Electronics and Information Engineers*, vol. 29, no. 4, 1992, pp. 271-368.
- [8] Y.-J. Shawn and S. H. Hsu, "A 3.1-10.6GHz Ultra-Wideband CMOS Low Noise Amplifier With Current-Reused Technique," *IEEE Microwave and Wireless Components Letters*, vol. 17, 2007, pp. 232-234.
- [9] S. B. T. Wang, A. M. Niknejad, "Design of a Sub-mW 960-MHz UWB CMOS LNA," *IEEE Solid-state Circuit*, vol. 41, 2007, pp. 2446-2456.
- [10] A. Amer, E. Hegazi, and H. Ragai, "A low-power wideband CMOS LNA for WiMAX," *IEEE Trans. Circuits Syst. II, Express Briefs*, vol. 54, 2007, pp. 4-8.
- [11] T. K. Nguyen, S. Han, and D. Anh, "Ultra-low-power 24GHz image-rejection low-noise-amplifier," *Electronics Letters*, 2005, vol. 41, no. 15.
- [12] Y. Jang and J. Choi, "Design of an Ultra Low Power CMOS 2.4GHz LNA," *The Korean Institute of Electromagnetic Engineering and Science*, vol. 21, 2010, pp. 1045-1049.

저자 소개



송재열(Jae-Yeol Song)

2003년 조선대학교 전자공학과 졸업(공학사)

2008년 전남대학교 대학원 전자공학과 졸업(공학석사)

2010년 전남대학교 대학원 전자컴퓨터공학부 박사 (수료)

※ 관심분야 : RF Circuit, LNA, PLL, 디지털통신회로 등



이경훈(Kyung-Hoon Lee)

2003년 조선대학교 전자공학과 졸업(공학사)

2012년 전남대학교 대학원 전자공학과 졸업(공학석사)

2013년 전남대학교 대학원 전자컴퓨터공학부 박사(수료)

※ 관심분야 : RF Circuit(RFIC), 근거리무선통신, 임베디드시스템



박성모(Seong-Mo Park)

1977년 서울대학교 전자공학과 졸업(공학사)

1979년 한국과학기술원 전기및전자공학과 졸업(공학석사)

1988년 노스캐롤라이나주립대학 전기및컴퓨터공학 졸업(공학박사)

1992년 전남대학교 컴퓨터공학과 교수

※ 관심분야 : 멀티미디어프로세서구조, SoC설계, 영상압축, 임베디드시스템 등