

논문 2014-51-9-26

# 실습능력 향상을 위한 전자 설계교육에 대한 연구

## ( A Study on the Improving Practical Education for Electronic Design Ability )

이 원 석\*, 안 태 원\*

( Won-Seok Lee and Tae-Won Ahn<sup>Ⓢ</sup> )

### 요 약

본 논문에서는 학과 교과과정의 이론을 바탕으로 하여, 개선된 트레이닝 키트를 기반으로 한 전자 설계 실습능력 향상교육에 대하여 다룬다. 학생들은 개선된 전자 설계 프로젝트 실습교육을 통하여 회로의 이해력 및 분석력을 키우고, 전자부품의 조립 및 측정 등으로 실무와 밀접한 프로세스를 익히게 된다. 본 논문에서 제시하는 실습교육 방안은 회로의 분석력과 이해력 증대 및 회로 제작의 성취감과 자신감을 증대시킬 수 있을 것으로 생각되며, 학생들의 창의적 전자 설계 프로젝트 실습교육에 효과적으로 활용될 수 있을 것으로 기대된다.

### Abstract

In this paper, a curriculum-based electronic design project with a improved training kit is discussed. Students can raise the practical ability for comprehension and analysis of electronic circuits by the design and assembly of electronic components and measurement practice and learning the process closely. The products of this paper can be utilized as hands-on training for increasing confidence in the improving education for creative practical electronic design ability.

**Keywords** : 실습능력, 프로젝트, 설계교육, 조립 및 측정

## I. 서 론

최근의 전자공학교육은 급격하게 발전하고 있는 신 기술 발전과 신성장 동력 산업의 발전으로 전자 공학교육의 변화에 대한 요구가 증가함에 따라 전자회로설계 이론을 바탕으로 한 프로젝트식 실습교육의 중요성이 매우 커진 상황이다. 또한 산업체 인력수요 조건의 변화에 대응하여 높은 취업률을 요구하고 있는 교육과학기술부 정부 정책에 적극 부응하기 위한 필요성도 중요하게 여겨지고 있다<sup>[1]</sup>.

하지만, 현재 대학에서 진행되고 있는 전자 설계 분야의 교육 현실은 아직도 이론중심의 교육 과정과 학위 중심의 교육과정으로 인하여 현실성 없는 공학교육에 대한 문제점들이 산업의 발전과 함께 인력 수급의 안정화와 질적인 향상에 대하여 산업체가 요구하는 수준에 부합하지 못하고 있다. 또한 기존 고가의 실습교육장비는 필요이상의 다양한 기능이 복잡하게 탑재되어 선행 학습 및 다루기가 어려워 교육시간 및 하드웨어의 이해와 전달이 부족하며, 저가의 단일보드 등은 보다 쉽게 접할 수 있지만, 회로가 너무 단순하고, 학습 자료가 부족하여 교육적 효과가 미비하기 때문에 잘 활용되지 못하고 있는 실정이다.

본 논문에서는 학과 교과과정의 이론을 기반으로 한 프로젝트식 전자 설계 실습교육을 통하여 회로의 이해력 및 분석력을 키우고, 전자부품의 조립 및 측정 등으

\* 정회원, 동양미래대학교 전기전자통신공학부  
(School of Electrical Engineering, Dongyang Mirae University)

Ⓢ Corresponding Author(E-mail: twahn@dongyang.ac.kr)

접수일자: 2014년5월02일, 수정일자: 2014년8월01일

수정완료: 2014년8월27일

로 실무와 밀접한 프로세스를 익히며, 학과 교과과정의 부족한 실습 아이টে를 해소하면서, 전자 관련 실무실습 학습과정을 경험하며 자신감을 증대시켜서 창의적인 전자회로 실습능력을 향상시키기 위한 교육에 대하여 다룬다.

## II. 창의적 전자 설계 실습

전자회로 설계에 대한 실무 설계기술을 갖춘 창의적인 인력 양성을 위해서는 그에 맞는 전자회로설계 응용 실습장치를 이용한 프로젝트 실습을 위하여 학교 교육의 안정성과 교육목적에 부합하도록 개발하는 것이 중요하며, 좋은 선행 과제의 조사와 샘플 조립, 완성, 테스트 과정을 거쳐서 하나의 과제를 수행하기 위한 이론적 배경과 프로젝트 회로설계 이론 설명 등을 작성하여 효율적인 전자회로설계 프로젝트 실무 응용실습교육이 진행될 수 있는 장치의 개발이 요구된다<sup>[2]</sup>. 그림 1은 여러 가지 측면에서 바라본 창의적 전자 설계 프로젝트 실습 시스템에 대한 개발 개요도를 나타낸다.

현재 학교 교육에서 실습 교육이 부족한 환경을 적극 반영하여 전자 설계 실습과제에 대한 프로젝트식 실습 장치를 통하여 다양한 문제해결방법을 익힐 수 있도록 하기 위하여 특히 전자 설계에 대한 실무 설계기술을 갖춘 인력 양성을 위해서는 그에 적합한 전자 설계 응용실습 장치를 이용한 프로젝트 실습을 위하여 창의적인 교육 훈련이 가능하도록 하는 것이 바람직하다. 이러한 과정은 회로설계의 이해와 제작, 측정 등을 통하여 실질적인 과제를 해결해가는 흥미 유발과 전자공학

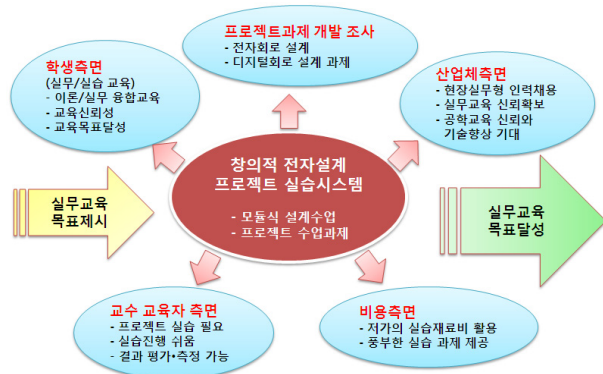


그림 1. 창의적 전자 설계 교육을 위한 실습시스템  
Fig. 1. Experimental System for Creative Electronic Design Education.

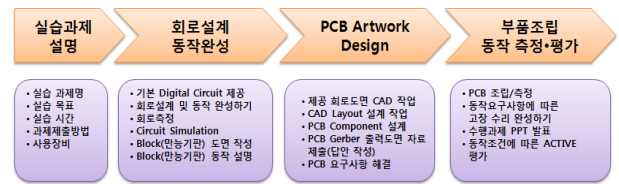


그림 2. 창의적 프로젝트 과제의 설계 진행 과정  
Fig. 2. Design Process for Creative Project.

을 보다 깊이 이해해가는 방법을 습득할 수 있도록 하기 위해 매우 중요하다고 볼 수 있다.

이것을 위해서는 다양한 실습 예제의 조사와 부품 조립, 완성, 테스트 과정을 거쳐서 하나의 과제를 수행하기 위한 이론적 배경과 프로젝트 회로설계 이론 설명 등을 포함하여 효율적인 전자 설계 프로젝트 실무 응용 실습교육이 진행될 수 있는 과제가 요구된다. 그림 2는 창의적 프로젝트 과제의 진행 과정의 주요 내용을 도시한 것이다.

그림 2에 요약된 바와 같은 프로젝트 과제의 진행에 의하여 전자 관련 학과에서는 회로설계 실습 교육에 쉽게 응용할 수 있는 회로 아이টে를 개별 프로젝트 과제 형태로 적용하여 회로설계 및 회로 시뮬레이션으로 제작 회로를 이해할 수 있고, PCB 설계 후 전체 회로에 대한 조립 및 완성, 측정 및 평가를 통해 문제 해결 능력과 분석력을 키우는 교육이 가능하다.

이 과정에서는 전자 관련 학과에서 회로설계 실습 교육에 쉽게 응용할 수 있는 회로 아이টে를 개별 키트 형태로 개발하여 회로설계 및 회로 시뮬레이션으로 제작 회로를 이해할 수 있고, PCB 설계 후 전체 회로에 대한 조립 및 완성, 측정 및 평가를 통해 문제 해결 능력과 분석력을 키우는 것이 중요하다. 또한 각 개별 실습 키트의 회로는 그림 3과 같이 회로도 와 PCB 내에 만능기판 영역을 두어, 만능기판의 회로를 설계, 시뮬레이션하여 부분 회로를 완성하여야만, 전체 회로가 동작될 수 있도록 실습자 스스로 회로에 대해서 학습 및 분석할 수 있는 기회를 부여한다. 본 논문에서는 다양한 회로 시스템을 연구 검토하여 전자 관련 학과 전자 설계 실습교육에 적합하고 창의력을 향상시킬 수 있도록 흥미 있는 응용회로 프로젝트 과제를 개발하였으며 보다 구체적인 교육 내용은 그 중 하나의 프로젝트 과제를 기준으로 기술한다.

각각의 실습은 회로설계 및 회로 모의실험 방법, 회로도 분석법, PCB 설계 및 제작의 이해, 전자부품의 특

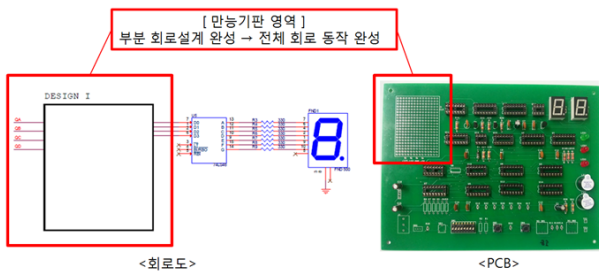


그림 3. 개별 실습자를 위한 창의적 회로설계 키트  
Fig. 3. Circuit Design Kit for an Individual Trainee.

성 파악 및 기관 조립 방법, 측정 및 요구조건 충족 등 전체 회로의 이해와 분석력 키우기 위한 것으로서 다음 절에서는 실제 전자 설계 프로젝트의 교과운영 사례에 대하여 다룬다.

### III. 전자 설계 프로젝트 교과운영 사례

이 절에서는 9의 보수기 카운터 회로 설계 및 제작 측정 과정에 대한 교과운영 사례를 통하여 본 논문에서 제시하고자 하는 전자 설계 프로젝트의 통해 문제 해결 능력과 분석력을 키우는 것에 대하여 초점을 맞추어 기술한다.

보수란 반대로 세어 가는 수로 기수  $n$ 의 보수는 주어진 수치의 각 자리의 값을  $n-1$ 에서 감산하고 그 결과의 최하위의 자리에 1을 가산하여 구하는 수치이다. 9의 보수는 10진 기수법에서 각 자릿수의 숫자를 9에서 빼서 만든 수이다. 여기에서 설명되는 설계 프로젝트는 2개의 FND를 사용하여 9의 보수기 카운터 회로는 다음 표 1과 같이 FND1에 표시되는 숫자의 9에 대한 보수를 FND2에 나타내는 회로이다.

이와 같은 회로의 설계 및 동작 구현을 위해서는 기

표 1. 9의 보수기 카운터 동작 표  
Table 1. Table of 9' Complement Counter Operation.

INPUT				FND	
QD	QC	QB	QA	FND1	FND2
0	0	0	0	0	9
0	0	0	1	1	8
0	0	1	0	2	7
0	0	1	1	3	6
0	1	0	0	4	5
0	1	0	1	5	4
0	1	1	0	6	3
0	1	1	1	7	2
1	0	0	0	8	1
1	0	0	1	9	0

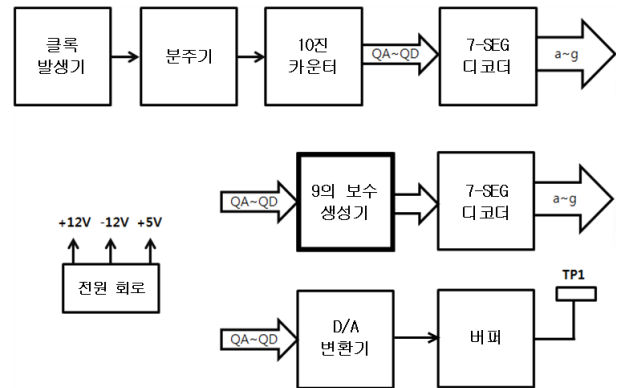


그림 4. 9의 보수기 카운터의 블록 설계  
Fig. 4. Block Design for 9' Complement Counter.

준 클럭 발생기를 시작으로 하여 분주기, 10진 카운터, 7-SEG 디코더, 9의 보수 생성기 등의 블록이 구성되어야 하며 그림 4는 그 블록 설계 예를 나타낸다. 그림 4에서 굵은 사각형으로 표시된 부분이 9의 보수를 생성하는 핵심 블록으로서 개별 설계자는 직접 이 부분의 회로를 설계하고 제작 및 측정을 하게 된다. 오실로스코프를 이용한 전압 측정을 위하여 D/A 변환기와 버퍼를 사용한 테스트 포인트(TP1)를 설정하여 회로 측정에 대한 분석력을 키울 수 있도록 구성한다.

전원 회로는 전체 회로 동작 시에 필요한 전원을 공급하는 기능 블록으로서 대부분의 전자 설계의 가장 기본이 되며 그림 5와 같이 LM7805를 사용하여 12V 입력을 받아 5V 출력을 만들어 주는 1A 전압 레귤레이터로 구현한다. 7805 입출력에는 평활용 캐패시터(C6,C7)가 사용되며, 본 회로에 사용된 전압은 +12V, -12V, +5V 이다.

기준 클럭을 만들기 위한 클럭 발생기는 NE555를 이용한 비안정 멀티바이브레이터 회로를 그림 6과 같이 구현할 수 있다. NE555는 타이머로 RC 시정수에 의해 출력단자에 클럭을 발생시키는 소자로 널리 활용되며 본 회로에서는 전원 전압의 2/3 지점까지 충전되는 시간은

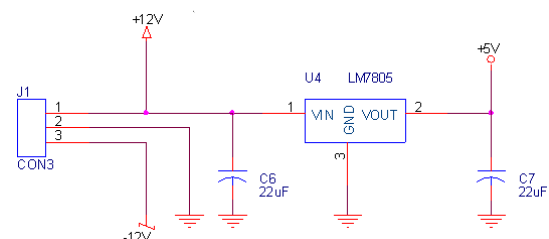


그림 5. 전원 회로  
Fig. 5. Power Supply Circuit.

HIGH 출력, 전원 전압의 1/3지점까지 떨어지는 동안은 LOW 출력이 되도록 설계되었으며 발진주파수는

$$F = \frac{1}{T} = \frac{1.44}{C_1(R_1 + 2R_2)} = 12 [Hz]$$

로 정했다.

CD4017 IC는 10진 카운터(Decade Counter)로서 클럭 입력이 들어올 때마다 Q0~Q9까지 순차적으로 시프트 되면서 출력이 되는 회로이다. 클럭 펄스가 입력될 때 마다 분주를 하기 위해서는 13번 핀(Clock Enable)과 15번 핀(Reset)을 Low(GND) 시켜야 한다. 0~4까지

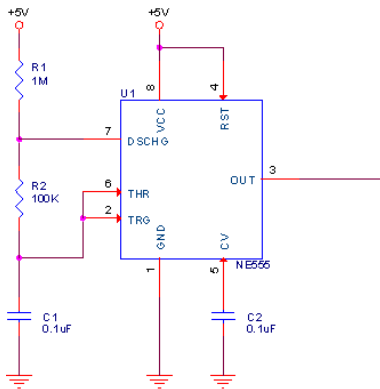


그림 6. 클럭 발생기 회로  
Fig. 6. Clock Generator.

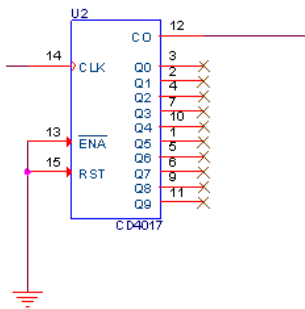


그림 7. 분주기 회로  
Fig. 7. Divider Circuit.

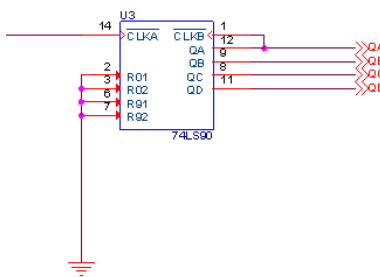


그림 8. 10진 카운터 회로  
Fig. 8. Decade Binary Counter Circuit.

카운트를 할 때는 12번 핀(Carry-Out)에서 High 신호가 출력되고 5~9까지 카운트를 할 때는 Low 신호가 출력된다. 따라서 클럭 펄스가 5번 입력될 때마다 12번 핀은 High, Low를 반복하게 되어 결국 입력되는 클럭 펄스를 10분주 하여 출력하게 된다.

그림 8은 74LS90을 이용한 10진 카운터로서 내부에 2진 카운터와 5진 카운터가 내장되어 있다. 본 회로에서 10진 카운터로 사용하기 위해서는 2진 카운터 출력인 QA를 CLKB로 넣어줘야 한다. 출력은 BCD 카운터로 동작된다.

그림 9는 7-SEG 디코더 회로의 구현 예를 보여준다. 74LS48에 입력되는 D0~D3의 값에 따라 FNDdp 10진 수의 숫자를 표시할 수 있는데, 예를 들어 BCD입력이 1이면 FND B, C에 High가 출력되어 1이라는 숫자를 표시한다. 74LS48이 7-SEG 디코더로 동작하기 위해서는 3번 핀(Lamp Test)를 Low, 5번 핀(Blanking Input)을 Don't Care로 연결하면 된다.

그림 10에서 4028 IC는 D/A 변환기로서 디지털 입력을 아날로그로 바꿔준다. 4028 A~D로 BCD 입력이 들어오면 출력은 Q0~Q9까지 순차적으로 아날로그 출력이 나오게 된다. LF356은 버퍼 출력을 위한 Op Amp로서 정해진 저항비에 따라 원하는 출력을 얻음으로써 회로 동작을 위한 측정 포인트로 활용될 수 있다.

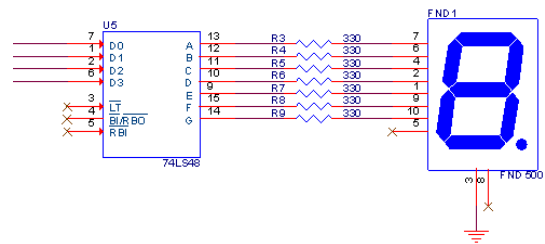


그림 9. 7-SEG 디코더 회로  
Fig. 9. 7-SEG Decoder Circuit.

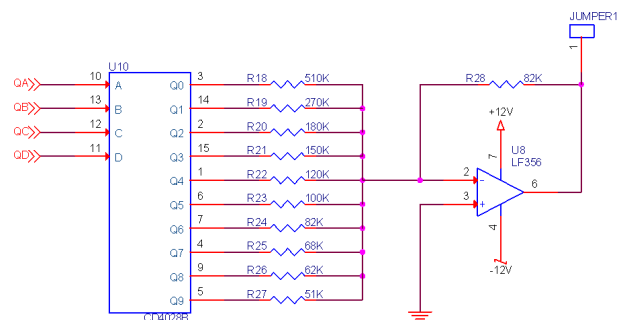


그림 10. D/A 변환기 및 버퍼 회로  
Fig. 10. D/A Converter and Buffer Circuit.

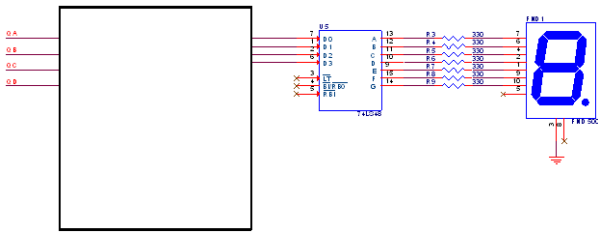


그림 11. 개별 실습자를 위한 회로 설계 요구 부분  
Fig. 11. Circuit Design Part for an Individual Trainee.

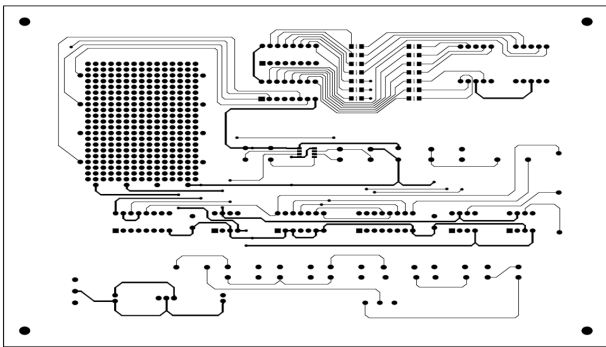


그림 12. 개별 실습자를 위한 회로 설계 PCB  
Fig. 12. PCB for an Individual Trainee.

표 2. 9의 보수 생성기 진리표  
Table 2. Truth Table of 9' Complement Generator.

INPUT				OUTPUT			
QD	QC	QB	QA	D3	D2	D1	D0
0	0	0	0	1	0	0	1
0	0	0	1	1	0	0	0
0	0	1	0	0	1	1	1
0	0	1	1	0	1	1	0
0	1	0	0	0	1	0	1
0	1	0	1	0	1	0	0
0	1	1	0	0	0	1	1
0	1	1	1	0	0	1	0
1	0	0	0	0	0	0	1
1	0	0	1	0	0	0	0

그림 11에서 빈 블록 안은 개별 실습자를 위한 설계 요구 부분이며 그림 12와 같은 PCB 내에 있는 만능기판 영역에 맞는 회로를 설계, 시뮬레이션 하여 부분 회로를 완성하여야만, 전체 회로가 동작될 수 있다.

9의 보수 회로를 구현하려면 다음 진리표와 같이 동작해야 하며, 논리식을 구하고 그 결과를 이용하여 회로를 구현하게 된다.

위 진리표를 카르노 맵을 사용하여 논리식을 간소화하면 다음과 같다<sup>[3]</sup>.

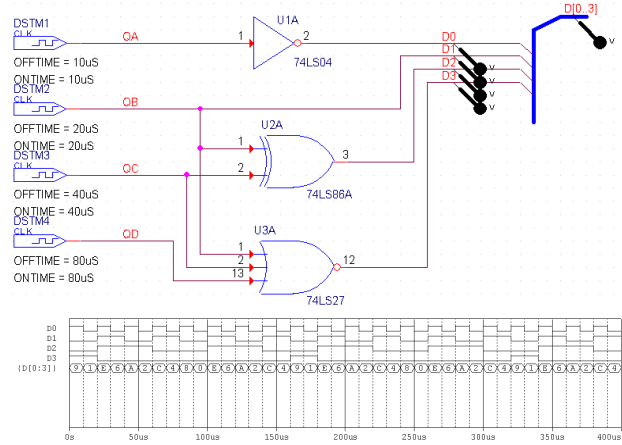


그림 13. 9의 보수 생성기 회로 설계 및 모의실험  
Fig. 13. 9' Complement generator design and simulation.

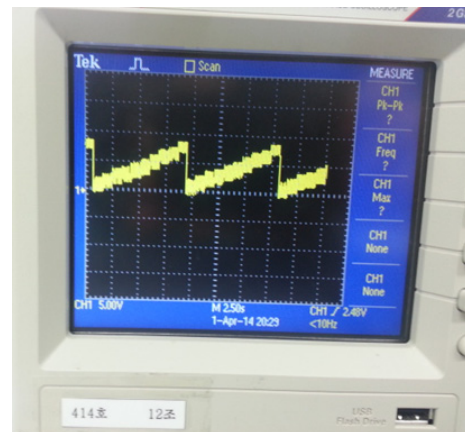


그림 14. 9의 보수 생성기 회로 측정 결과  
Fig. 14. Test results of 9' Complement generator design.

$$D_0 = \overline{QA} \quad D_1 = QB$$

$$D_2 = QC \overline{QB} + \overline{QC} QB = QC \odot QB$$

$$D_3 = \overline{QD} \overline{QC} \overline{QB} = \overline{(QD + QC + QB)}$$

이와 같이 회로를 구현하면 74LS90으로부터 0~9까지 카운트한 값이 입력되면 9의 보수 회로와 74LS48를 통하여 FND1에서 9~0까지 숫자를 표시하게 된다. 즉, FND2은 0~9까지 숫자를 표현하고, FND1는 9~0까지 숫자를 표현하게 되어 FND1가 FND2의 9의 보수로 동작하게 된다. 이와 같이 개별 실습자가 스스로 진리표를 통해 카르노 맵을 작성하여 논리식을 간소화시켜 9의 보수 논리 회로도를 설계하는 과정을 통해 회로 설계, 구현 및 실습 능력을 키울 수 있게 된다. 그림 13은

이러한 과정을 통해 구현된 회로도 및 모의실험 결과를 보여주며, 그림 14는 전체적으로 완성된 결과물의 실제 측정 파형으로서 9의 보수가 계단파로 출력되는 것을 확인할 수 있다.

#### IV. 결 론

본 논문은 기존에 활용되고 있는 각종 전자회로 실습 장치나 전자 관련 기초 회로, 각종 전자부품의 기능 등을 검토·연구하여 전자 관련 학과의 학습 수준과 실무에 부합하는 범위 내에서 전자회로 설계/제작 과정을 습득할 수 있는 실습능력 향상교육에 대하여 소개하였다. 실습에 사용된 개별 실습과제 키트는 PCB 내에 일부 만능기판 영역의 공간을 두어, 실습자의 창의적인 생각과 사고를 이끌어 내어, 전체 회로를 완성시켜 회로의 분석력과 이해력 증대 및 회로 제작의 성취감과 자신감을 증대시킬 수 있도록 구성하였으며, 본 논문에서 소개된 내용은 학생들에게 전자 관련 실무실습 학습 과정을 경험하며 자신감을 증대시켜서 창의적인 전자회로 실습능력을 향상시키기 위한 전자 설계 프로젝트 실습과제로 활용될 수 있을 것으로 기대된다.

#### REFERENCES

- [1] Moon-Goo Lee, "A Study for the Effective Industry Field Training Management," Journal of The Institute of Electronics and Information Engineers, Vol. 48, no. 3, pp. 33-39
- [2] Moon-Su Park, Chae-Wu Nam, Digital Electronic Circuit for Project, Sang Hak Dang, 2013.
- [3] Seok-Gu Im, Kyeong-Ho Hong, Digital Logic Circuit: Theory, Experiment, Simulation, Hanbit Media, 2009.

#### 저 자 소 개



이 원 석(정회원)

1977년 2월 광운대학교 응용전자공학과 공학사 졸업.

1979년 8월 한양대학교 전자통신공학과 공학석사 졸업.

2001년 8월 광운대학교 전자공학과 공학박사 졸업.

1980년 3월~현재 동양미래대학교 전기전자통신공학부 교수

<주관심분야 : 디지털통신, 전자회로설계>



안 태 원(정회원)

1992년 서울대학교 전자공학과 학사 졸업.

1994년 서울대학교 전자공학과 석사 졸업.

2009년 숭실대학교 전자공학과 박사 졸업.

1994년~2002년 삼성전자 반도체 책임연구원.

2002년~현재 동양미래대학교 전기전자통신공학부 부교수

<주관심분야 : 반도체, 회로 및 시스템 설계>