

CMOS 응용 최근 기술 동향

CMOS 밀리미터파 위상 배열 안테나 시스템

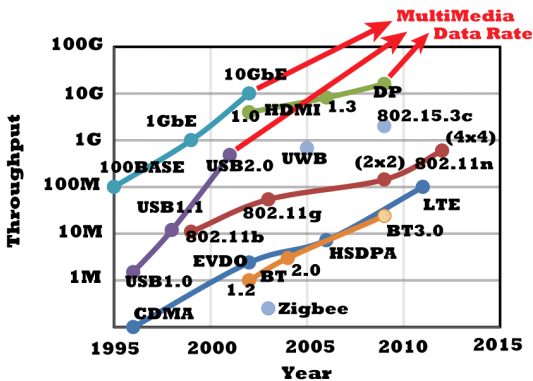
민 병 옥
연세대학교 전기전자공학부

I. 서 론

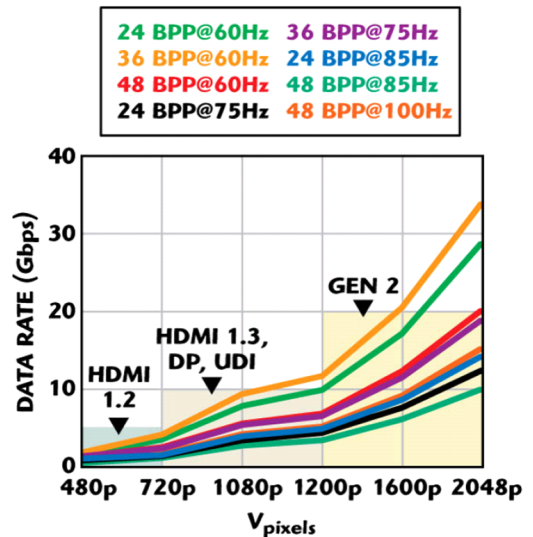
최근 멀티미디어 정보가 수없이 늘어나면서 정보를 무선 송수신하기 위한 여러 가지 노력이 이루어지고 있다. 1990년대 중반 이후 현재까지의 통신 방식은 10년마다 거의 10배 정도로 그 전송 속도가 빨라져 왔으나, 무선 통신 전송 속도는 유선 통신 방식에 멀티미디어 통신을 위해서는 아직 많이 부족한 실정이다(그림 1). 하나의 예로 HD(High Definition) TV의 정보를 압축하지 않고 실시간으로 전송하기 위해서는 3 Gbps(=1,920 × 1,080 pixel × 24 bit/pixel × 60 frame/sec) 이상의 전송 속도를 갖는 통신이 이루어져야 한다(그림 2). 따라서 5세대 이동 통신은 이러한 멀티미디어 환경에 부합하기 위하여 최고 1천 배(× 1,000)의 빠른 전송 속도를 제공하는 것을 목표로

하고 있다. 이를 위하여 10배 높은 주파수 이용 효율, 10배 많은 소형 셀 기지국, 그리고 10배 넓은 주파수 대역폭을 이용하는 기술을 개발하려는 노력이 이루어지고 있다.

기존 셀의 10분의 1 정도로 작은 소형 셀 반경에서 10배 넓은 주파수 대역폭을 이용하여 통신을 하기 위해서 밀리미터파 대역에 대한 관심이 커지고 있다. 파장의 길이가 1~10 mm인 밀리미터파 대역(30~300 GHz)은 그 동안 RF(Radio Frequency)에 비해 사용 빈도가 높지 않았다. 최근 무선 통신 기기가 늘어나면서 RF 대역의 주파수 혼잡으로(frequency con-



[그림 1] 연도별 유무선 통신 방식에 따른 전송 속도



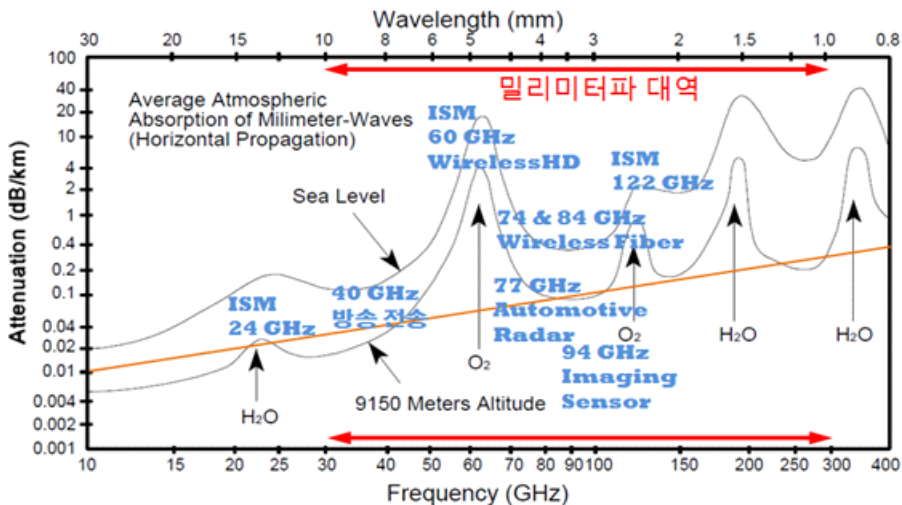
[그림 2] Multimedia 정보 전송을 위해 필요한 Data rate^[1]

gestion) 밀리미터파를 이용 필요성은 더욱 높아진 상황이다. [그림 3]에서처럼 밀리미터파 대역에는 대기 중 감쇄가 높고, 산소나 물 분자에 의해 손실이 많이 증가하는 특정 주파수 대역도 존재한다. 또한, 주파수가 높아지면 전파가 장애물을 만나서 돌아가는 회절(Diffraction) 현상도 약해지고 전파의 직진성이 강해진다. 따라서 밀리미터파를 이용하여 장거리(수 km) 통신을 하기 위해서는, 두 안테나 사이에 손실을 최소화하도록 가장 짧은 경로인 LOS(Line of Sight)에 준하는 통신 채널을 열어 주어야 한다. 고정 위성 통신 같은 경우에는 고지향성 안테나를 사용하여 전파 손실을 최소화하면서 LOS 통신을 할 수 있지만, 이동 통신에서는 고지향성 고정 안테나를 사용할 수 없으므로 위상 배열 안테나를 이용하여 빔 포밍을 해야 한다.

사실 위상 배열 안테나는 전자파로 주변 영역을 감시하고, 표적을 탐지하는 레이더 시스템에서 주로 활용되어온 기술이다. 기존의 많은 레이더 시스템의 분해능이 높은 밀리미터파 대역에서 주로 운용되어 왔으므로, 기존의 레이더 시스템 기술은 최근의 광대역 통신 시스템에 적용 가능한 기술이 많이 있다. 또

한 자동차용 레이더와 같이 군사용 목적이 아닌 레이더 시스템에 연구도 활발하다. 이러한 비군사용 상용 시스템은 그 시스템 가격이 매우 중요한 부분이 된다. 따라서 이러한 위상 배열 안테나 시스템을 저가의 비용으로 개발하기 위하여 CMOS를 이용한 위상 배열 안테나 시스템에 대한 연구가 활발하다. CMOS를 이용한 위상 배열 안테나 시스템 연구 결과들이 기존의 III-V족 기반 하이브리드 시스템에 견줄만한 성능을 보이면서, 최근에는 군사용 레이더 시스템을 저가의 CMOS 공정으로 개발하려는 연구도 이루어지고 있다.

[그림 3]에 표시되어 있듯이, 밀리미터파 Phased array system 응용 분야로는 40 GHz의 방송 신호 전달, 60 GHz WirelessHD 신호 전달, 77 GHz의 차량용 충돌 방지 시스템, 74/84 GHz를 이용 무선 backhaul 구현이 가능한 Wireless Fiber 기술 및 94 GHz의 이미징 센서 기술들이 있다. 회로 기술의 발달에 따라 더 많은 응용 분야가 생길 것으로 예상되며, 결과적으로 CMOS 공정을 이용한 밀리미터파 CMOS SoC는 초광대역 통신 및 저비용 레이더 시스템을 위해 그 개발 필요성이 크다고 할 수 있다.



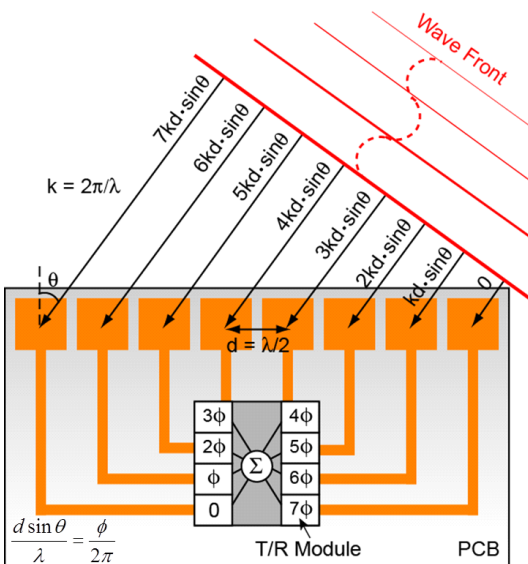
[그림 3] 밀리미터파의 대기 중 손실률과 응용 분야

II. 본 론

2.1 위상 배열 안테나 시스템 원리

밀리미터파 이동 통신에서는 고지향성 안테나 빔을 필요한 방향으로 움직여주는 기술이 필요하며, Phased array system을 이용하면 이를 기계적이 아닌 전기적 방법으로 달성할 수 있다. [그림 4]에서 보듯이, 여러 개의 안테나로 구성된 시스템에서 인접한 안테나에 들어오는 특정 방향의 전파 신호는 $d \cdot \sin\theta$ 만큼의 경로 차이를 보이고, 전기적으로 $d \cdot \sin\theta c$ 만큼의 시간 지연 회로를 이용하여 전파 신호를 합하면 안테나들은 원하는 방향의 전파 신호만을 수신할 수 있다. 실제 시간 지연 회로는 전파 대역폭이 넓지 않으면, 위상 변위기(Phase shifter)로 이용하여 구현하는데, $kd \cdot \sin\theta(=0 \sim 360^\circ)$ 만큼의 위상 차이를 인접한 안테나에 주게 된다. 송신기도 수신기와 정확히 같은 방식으로 고지향성 빔을 형성하고 조절할 수 있다.

Phased array system은 고지향성 빔을 만들고, 안테나 빔의 방향을 조절할 수 있을 뿐만 아니라, 다른



[그림 4] Phased array 안테나 개념도(d : 안테나 간격)

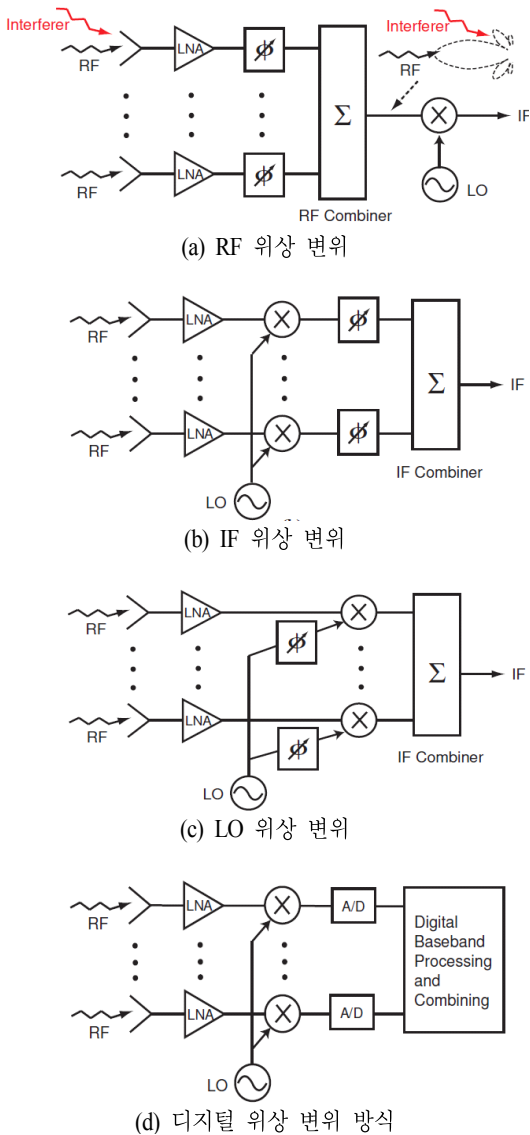
여러 가지 장점이 있다. 송신기는 하나의 안테나를 사용할 때보다 각각의 안테나에서 송출되는 전력이 작아도 공간적으로 그 전력이 합쳐지는 효과가 있기 때문에, 각각의 고출력 증폭기(Power amplifier)의 출력 전력이 안테나 개수 배만큼 작아진다. 수신기는 안테나의 들어온 신호는 더해질 때 같은 위상을 가지고 더해지지만, 각각의 안테나 시스템에서 발생한 잡음은 서로 다른 위상을 가지고 더해지기 때문에 신호 대 잡음비가 하나의 수신기 시스템보다 안테나 개수 배만큼 높아진다. 이러한 Phased array system을 구현하기 위해서는 여러 개의 안테나에는 각각 송신과 수신을 하면서 위상을 변화시켜 줄 회로 시스템이 필요하다. 파장이 짧은 밀리미터파 대역에서는 Phased array system의 안테나의 크기와 간격 역시 짧아지기 때문에, 여러 개의 안테나를 사용하는 것이 큰 부담이 되지 않는다.

2.2 CMOS 위상 배열 안테나 시스템 아키텍처

공정 기술의 발달 때문에 CMOS 트랜지스터의 고속 동작이 가능해지면서, III-V족 반도체 소자를 기판 위에서 연결하는(Hybrid) 방식으로 설계되던 밀리미터파 Phased array system을 실리콘 위에서 SoC(System on Chip) 형태로 설계하려는 시도가 이루어지고 있다. RF 소자 모델이 제공되고 있는 45 nm CMOS 트랜지스터는 f_i 와 f_{max} 가 각각 300 GHz와 200 GHz 이상이기 때문에 밀리미터파에서 동작하는 Phased array system을 구현하는 것이 충분히 가능하다. 하지만 아직 밀리미터파 대역에서는 CMOS 소자 모델의 정확성이 떨어지고, 여러 기생 성분의 예측이 어려우며, 인덕터, 캐패시터, 전송 선로 등의 수동 소자를 full-wave EM 시뮬레이션을 통해 설계해야 하는 어려움이 있기 때문에 이를 극복하기 위한 시스템 구성 소자들에 대한 연구 개발이 필요하다^[2].

CMOS SoC 형태로 Phased array system의 설계가 가능해지면서, 여러 가지 다양한 방법의 시스템 아

키텍처가 연구되고 있다. [그림 5]에서처럼 크게 위상 변위기의 위치에 따라서 RF(밀리미터파) 위상 변위 방식과 LO 위상 변위 방식^{[3]~[6]}, 그리고 IF 위상 변위 방식^[7]과 디지털 위상 변위 방식^{[8]~[10]}이 가능하다. RF 위상 변위 방식은 한 개의 IF 회로를 가지므로 전력 소모가 가장 적고, 주파수 혼합기 이전에



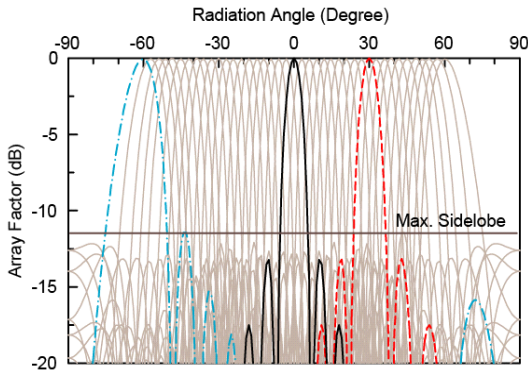
[그림 5] Phased array system 구조

안테나 빔 패턴이 만들어지기 때문에, IF 회로들의 선형성이 좋지 않아도 간섭 신호에 강한 시스템을 구현할 수 있는 장점이 있다. 이 방식은 밀리미터파에서 CMOS 트랜지스터로 구현하기 어려운 위상 변위기를 요구하기 때문에 LO 또는 IF 위상 변위 방식이 대안으로 연구되어 왔다. 최근의 CMOS 트랜지스터로의 발달로 밀리미터파 대역에서도 위상 변위기 개발이 가능하게 되면서, 전통적인 RF 위상 변위 방식의 Phased array system이 많이 연구되고 있다. 디지털 위상 변위 방식은 광대역 시스템을 구현하려면, 매우 빠른 DSP(Digital Signal Processing)을 요구하기 때문에 전력 소모가 크며, 안테나 개수가 많아질수록 구현이 매우 어려워지는 문제점을 가지고 있다^[11].

2.3 위상 배열 안테나 시스템 CMOS 회로 연구

밀리미터파 Phased array system에 필요한 CMOS 회로 소자는 기존 RFIC 회로와 거의 유사하지만, 특별한 회로는 위상 변위기라고 볼 수 있다. 위상 변위기는 신호의 위상을 0~360° 이내에서 변화시킬 수 있는 회로이다. [그림 6]은 4 bit phase shifter를 이용한 8개 안테나의 빔 포밍 패턴을 보여주는데, 22.5° 위상 간격을 가지는 4-bit 위상 변위기로도 안테나 이득 감소나 사이드 로브 레벨의 큰 증가 없이 빔이 형성되는 것을 알 수 있다. 최근의 CMOS 트랜지스터로는 100 GHz에서도 충분히 4-bit 위상 변위기를 구현할 수 있다^[12].

최근 많이 연구되고 있는 밀리미터파 회로 소자로는 Power Amplifier(PA)를 들 수 있다. 위상 배열 안테나의 구조는 각각의 안테나를 위한 PA들이 매우 고출력을 요구하지 않기 때문에, CMOS를 이용한 PA를 사용하는 것이 가능하다^{[13],[14]}. 또한 PA를 CMOS를 이용하여 구현하면, 전체 시스템을 하나의 IC 위에 모두 집적하는 것이 가능한 장점이 있다. 현재 기존 RF 주파수 대역의 PA 연구와 함께 밀리미터파 대역에서는 PA의 효율을 증가시키기 위한 많은 연구가



[그림 6] 4-bit 위상 변위기를 이용한 16개 안테나를 가진 phased array system의 패턴

필요하다.

이외에도 위상 변위기를 송신과 수신기에서 같이 사용하기 위하여 양방향 증폭기에 대한 연구도 이루어지고 있으며, 위상 변화가 적은 가변 증폭기도 연구되고 있다. 물론, 기존 통신 시스템에서 사용되는 주파수 합성기, 혼합기도 그 주파수 대역을 밀리미터파로 높이려는 연구도 활발하다.

III. 결 론

최근 초고속 통신과 저비용 레이다를 위한 CMOS 밀리미터파 위상 배열 안테나 시스템에 대한 연구가 활발하다. CMOS SoC 형태의 위상 배열 시스템을 개발하기 위하여 여러 가지 시스템 아키텍처가 개발되었으며, 이를 구현하기 위한 CMOS 회로 소자에 대한 연구가 이루어지고 있다. 특히 위상 변위기 및 PA에 대한 연구는 SoC 형태의 위상 배열 시스템을 위해 가장 활발히 연구되고 있다.

참 고 문 헌

[1] J. Laskar, S. Pinel, D. Dawn, S. Sarkar, B. Perumana, and P. Sen, "The next wireless wave is a

millimeter wave", *Microwave Journal*, pp. 22-36, 2007.

[2] B. Min, G. Rebeiz, "Single-ended and differential Ka-band BiCMOS phased array front-ends", *IEEE Journal of Solid-State Circuits*, pp. 2239-2250, 2008.

[3] X. Guan, H. Hashemi, and A. Hajimiri, "A fully integrated 24-GHz eight-element phased array receiver in silicon", *IEEE J. Solid-State Circuits*, vol. 39, no. 12, pp. 2311-2320, Dec. 2004.

[4] A. Babakhani, X. Guan, A. Komijani, A. Natarajan, and A. Hajimiri, "A 77-GHz phased array transceiver with on-chip antennas in silicon: Receiver and antennas", *IEEE J. Solid-State Circuits*, vol. 41, no. 12, pp. 2795-2806, Dec. 2006.

[5] H. Krishnaswamy, H. Hashemi, "A fully integrated 24 GHz 4-channel phased array transceiver in 0.13 μm CMOS based on a variable-phase ring oscillator and PLL architecture", *IEEE ISSCC Dig. Tech. Papers*, pp. 124-125, Feb. 2007.

[6] K. Scheir, S. Bronckers, J. Borremans, P. Wambacq, and Y. Rolain, "A 52-GHz phased-array receiver front-end in 90nm digital CMOS", *IEEE ISSCC Dig. Tech. Papers*, pp. 184-185, Feb. 2008.

[7] S. Raman, N. S. Barker, and G. M. Rebeiz, "A W-band dielectric lens-based integrated monopulse radar receiver", *IEEE Trans. Microwave Theory Tech.*, vol. 46, no. 12, pp. 2308-2316, Dec. 1998.

[8] H. Steyskal, "Digital beamforming-An emerging technology", *IEEE Military Commun. Conf.*, vol. 2, pp. 399-403, Oct. 1988.

[9] H. Miyauchi, M. Shinonaga, S. Takeya, H. Uwamichi, and T. Wada, "Development of DBF radars", *Proc. IEEE Int. Symp. Phased Array Syst. Tech.*, pp. 226-230, Oct. 2006.

[10] D. D. Curtis, R. W. Thomas, W. J. Payne, W. H.

- Weedon, and M. A. Deaett, "32-channel X-band digital beamforming plug-and-play receive array", *Proc. IEEE Int. Symp. Phased Array Systems and Technology*, pp. 205-210, Oct. 2003.
- [11] A. Hajimiri, A. Komijani, A. Natarajan, R. Chunnara, X. Guan, and H. Hashemi, "Phased array systems in silicon", *IEEE Communications Magazine*, pp. 122-130, 2004.
- [12] D. Kang, J. Kim, B. Min, and G. Rebeiz, "Single and 4-element Ka-band transmit/receive phased-array silicon RFICs with 5-bit amplitude and phase control", *IEEE Transaction on Microwave Theory and Technique* pp. 3534-3543, 2009.
- [13] A. Agah, J. Jayamon, P. Asbeck, L. Larson, and J. Buckwalter, "Multi-drive stacked-FET power amplifiers at 90 GHz in 45 nm SOI CMOS", *IEEE J. of Solid-State Circuits*, pp. 1148-1157, May 2014.
- [14] T. Quemerais, L. Moquillon, J. Fournier, P. Benech, and V. Huard, "Design-in-reliable millimeter-wave power amplifiers in a 65-nm CMOS process", *IEEE Transaction on Microwave Theory and Techniques*, pp. 1079-1085, Apr. 2012.

≡ 필자소개 ≡

민 병 옥



2002년 8월: 서울대학교 전기공학부 (공학사)

2004년 8월: 미국 University of Michigan, Ann Arbor (공학석사)

2008년 4월: 미국 University of Michigan, Ann Arbor (공학박사)

2008년 1월~2010년 12월: Qualcomm

Inc. Senior Engineer

2011년 9월~현재: 연세대학교 전기전자공학부 조교수

[주 관심분야] 밀리미터파 집적회로, 마이크로파 회로, 위상 배열 안테나 시스템, Analog/RF IC