

전류연속 모드 탭인덕터 부스트 컨버터의 분석과 설계

강정일[†], 한상규¹, 한종희²

Analysis and Design of Continuous Current Mode Tapped-Inductor Boost Converter

Jeong-Il Kang[†], Sang-Kyoo Han¹, and Jonghee Han²

Abstract - As the turns ratio of the tapped-inductor contributes to the step-up ratio, the tapped-inductor boost (TIB) converter has significantly increased level of difficulties in its analysis and design compared to the conventional boost converter where the duty ratio is the sole factor affecting the step-up ratio. In this paper, the operation of the continuous current mode TIB converter is briefly reviewed, the characteristics are analyzed in detail, and a design guideline optimizing the loss in the tapped-inductor is presented with a practical design example. Finally, experimental results from a 12V/120V prototype for 0.25A LED driver application are also presented to confirm the design.

Keywords: tapped-inductor boost converter, converter design

1. 서 론

환경 친화적이며 안전하고 거의 무한히 지속되는 태양광 에너지의 장점은 이미 널리 알려진 바이다. 이와 같은 태양광 에너지를 이용한 발전 시스템은, 고비용의 대규모 설비를 이용하여 한 곳에서 집중적으로 생산된 대용량의 전력을 원거리 각 수요처로 송전하는 기존의 발전 인프라와는 달리, 작게는 수 mW에서부터 크게는 수 백 MW 이상 수준까지 발전 용량을 자유롭게 설계할 수 있는 장점이 있기 때문에, 장치나 건물 또는 소규모 지역 단위의 전력수요를 충족시키기 위한 수단으로 큰 관심을 끌고 있다. 특히, 발전소로부터 전력을 공급받지 못하는 아프리카나 서남아 지역 성장국가들의 경우, 일조량이 풍부한 지역적 특성과 인간개발에 관한 국제사회의 노력에 힘입어 태양광을 이용한 발전 시스템의 보급이 점차 늘어나고 있으며, 산업계에서도 이들 지역에 특화된 제품의 개발에 큰 관심을 가지고 있다^{[1]-[4]}.

이들 지역에서 사용되는 태양광 발전 시스템은 통상

12V 수준의 낮은 전압을 출력하며, 일몰 후나 기상조건이 좋지 않은 때에도 연속적인 전력의 공급이 이루어질 수 있도록 보통 배터리와 결합된 형태로 사용이 된다. 시장조사에 따르면, 이들 지역에서의 전력 시스템의 수요에 대한 주된 동기는 야간 조명과 TV 시청인데, 제한된 전력의 효율적인 사용을 위해 이들 제품은 주로 LED를 광원으로 하여 설계가 된다^[4]. LED의 밝기는 기본적으로 전류에 비례하기 때문에 하나의 제품에 사용되는 모든 LED에 동일한 전류가 흐르도록 하기 위하여 되도록 많은 LED를 직렬로 연결하여 구동하게 되며, 이를 위해 낮은 입력전압을 충분히 높은 전압으로 변환하는 승압형 LED 구동회로가 필요하다.

기존의 부스트 회로방식은 듀티가 증가하여 1에 근접함에 따라 효율이 저하되어 어느 수준 이상의 승압비를 얻는 것이 현실적으로 불가능하며, 듀티 변동에 대해 승압비가 민감하게 변화하여 회로의 제어가 어려워지는 등의 문제가 있다. 이 문제를 극적으로 극복할 수 있는 간단하고 효과적인 방법 중의 하나는 기존의 부스트 회로방식에 사용되는 인덕터를 탭인덕터로 변경한 탭인덕터 부스트 (Tapped-inductor Boost, 이하 TIB) 회로방식을 사용하는 것이다^{[5]-[6]}.

이 TIB 회로방식은 기존의 부스트 회로방식 대비 보다 낮은 듀티에서 높은 승압비를 얻을 수 있는 강력한 장점이 있다. 또한, 출력전압과 동일한 전압이 스위치의 턴-오프 스트레스로 인가되는 기존 부스트 회로방식 대

Paper number: TKPE-2014-19-4-8

Print ISSN: 1229-2214 Online ISSN: 2288-6281

[†] Corresponding author: jeongil.kang@samsung.com

Visual Display R&D Office, Samsung Electronics

Tel: +82-31-277-2984

¹ School of Electrical Engineering, Kookmin University

² Visual Display R&D Office, Samsung Electronics

Manuscript received Dec. 12, 2013; accepted May 22, 2014

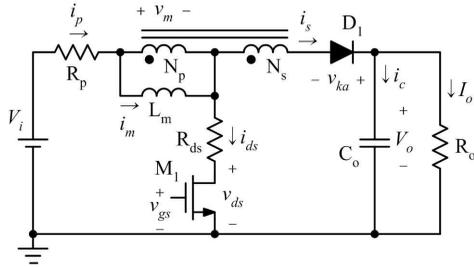


Fig. 1 Tapped-inductor boost (TIB) converter

비, 입력전압과 출력전압을 탭인덕터의 턴 비로 분배한 전압이 스위치 양단에 인가되어 상당히 낮은 내압의 소자를 사용할 수 있다는 매우 매력적인 장점도 있다. 한편, 스위치의 듀티만으로 승압비가 결정되는 기존의 부스트 회로방식 대비 탭인덕터의 턴 비가 승압비를 결정하는 변수로 추가되어 회로의 설계 난이도가 크게 증가하며, 스위치 듀티와 탭인덕터 턴 비에 연관된 특성의 트레이드오프로 인해 최적설계가 용이하지 않다^[7].

본 논문에서는 전류연속 모드로 동작하는 TIB 컨버터의 동작을 간단히 되짚고 특성을 상세히 분석하며, 탭인덕터의 손실을 최적화하는 세부 설계가 포함된 설계기준을 제시한다. 또한, 12V 입력의 120V 0.25A LED 조명명의 사례를 통해 설계의 유효성을 검증한다.

2. Steady-state analysis

2.1 입출력 승압비

TIB 컨버터의 회로를 그림 1에 보이고 있다. 탭인덕터의 턴 비는 $N=N_s/N_p$ 와 같으며, 1차 측의 자화 인덕턴스는 L_m 과 같고, 수식 전개 편의를 위해 $1+N=k$ 라고 한다. 승압회로의 특성 상 입력 측의 높은 전류로 인한 기생저항의 영향이 유의하므로 탭인덕터 1차 권선의 저항 R_p 와 스위치 M_1 의 도통저항 R_{ds} 를 분석에 고려한다. 단, L_m 은 그 값이 충분히 크다고 가정하여 R_p 와 R_{ds} 가 전류의 기울기에 지수적으로 미치는 영향은 무시하며, 입력전압 V_i 와 출력전압 V_o 는 리플없이 일정하다고 가정하고, 스위치의 듀티와 주파수를 각각 D 와 $f=1/T$ 라고 할 때, 주요 동작파형은 그림 2와 같다.

온-모드 [0~DT]: 스위치 M_1 이 턴-온되어 있는 모드로 동작회로는 그림 3(a)와 같다. 출력 다이오드 D_1 이 턴-오프되어 2차 권선이 개방되어 있으므로 1차 전류 i_p 는 자화전류 i_m 과 동일하다. 이 모드에서 자화전류 i_m 은 I_{M1} 에서 I_{M2} 까지 선형으로 증가하며, 자화 인덕턴스 L_m 의 양단에 인가되는 전압 v_m 은 아래와 같다.

$$v_m = V_i - (R_p + R_{ds})i_m \quad (1)$$

오프-모드 [DT~T]: 스위치 M_1 이 턴-오프되어 있는 모드로 동작회로는 그림 3(b)와 같다. 권선 탭이 개방되

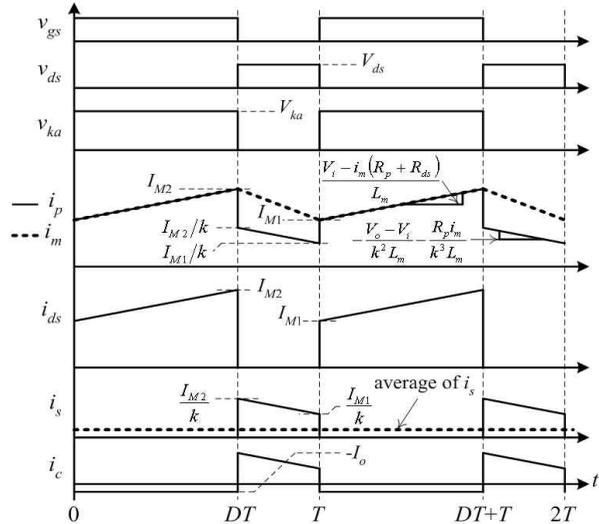


Fig. 2 Key operating waveforms

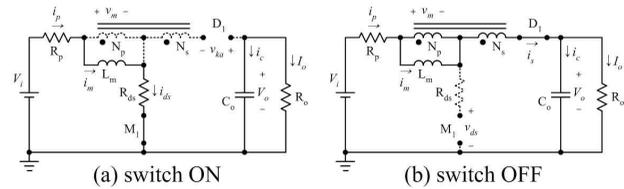


Fig. 3 Topological stages

어 있으므로 i_p 와 i_s 는 서로 동일하며, 이상적인 변압기의 전류 관계를 이용하면 $i_p=i_s=i_m/k$ 의 관계가 구해진다. 자화전류 i_m 은 I_{M2} 에서 I_{M1} 까지 선형으로 감소하고, L_m 양단에 인가되는 전압 v_m 은 아래와 같이 구해진다.

$$v_m = (V_i - V_o)/k - R_p i_m / k^2 \quad (2)$$

정상상태 입출력 관계의 유도에 있어 그 과정과 결과가 지나치게 복잡해지는 것을 피하기 위해 자화전류 i_m 의 리플을 무시하여 스위칭 주기 내 일정한 값 I_M 으로 유지된다고 가정한다. 이때, 2차 전류 i_s 의 평균은 출력 전류 I_o 와 같음을 이용하면 I_M 은 아래와 같이 표현된다.

$$I_M = kI_o / (1 - D) \quad (3)$$

식 (1)과 (2)를 이용하여 자화 인덕턴스에 전압-시간 평형조건을 적용하고, $i_m=I_M$ 의 가정에 따라 식 (3)을 이용하여 i_m 을 소거한 후, $I_o=V_o/R_o$ 를 이용하여 I_o 를 소거하면, TIB 컨버터의 정상상태 입출력 승압비를 아래와 같이 구할 수 있다.

$$\frac{V_o}{V_i} = \frac{1 + ND}{1 - D + \frac{k^2 D}{1 - D} \left(\frac{R_p}{R_o} + \frac{R_{ds}}{R_o} \right) + \frac{R_p}{R_o}} \quad (4)$$

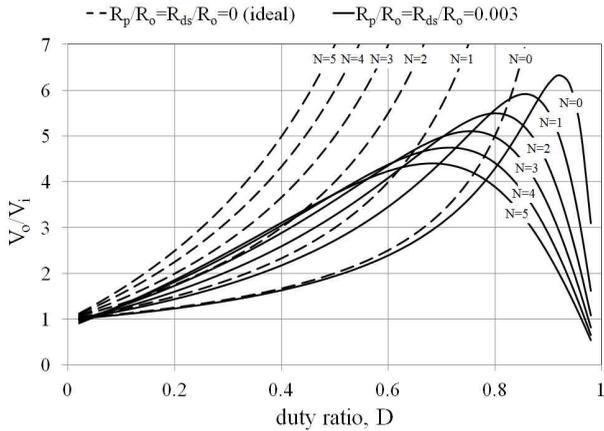


Fig. 4 Step-up ratio curves for different values of N

이 식 (4)에 $N=0$ 과 $k=1$ 을 대입하면 스위치와 인덕터의 기생저항을 고려한 부스트 컨버터의 정상상태 입출력 승압비의 식이 된다.

그림 4는 식 (4)의 정상상태 입출력 승압비를 기존의 부스트 컨버터에 해당하는 $N=0$ 의 경우가 포함된 몇 가지 값의 N 에 대해 D 의 함수로 도시한 것이다. 파선은 $R_p/R_o=R_{ds}/R_o=0$ 인 이상적인 경우를 보이고 있으며, 실선은 N 값의 차이에 따른 특성의 변화가 잘 나타나도록 임의로 $R_p/R_o=R_{ds}/R_o=0.003$ 을 가정한 경우이다.

그림 4로부터 듀티가 1에 근접할수록 승압비가 무한히 증가하는 이상적인 경우에 비해, 기생저항을 고려한 경우 듀티를 증가시켜도 승압비가 더 이상 증가하지 않고 반대로 줄어들기 시작하는 승압한계를 확인할 수 있다. 또한, 승압한계가 나타나기 전의 낮은 듀티에서는 N 이 클수록 승압비가 높아지기는 하지만 이상적인 승압비와의 차이는 더욱 커지고, 승압한계가 나타나는 듀티와 승압한계에서의 최대 승압비가 모두 낮아짐을 알 수 있다. 이는, 탭인덕터의 턴 비가 TIB 컨버터의 승압비에 기여를 하여 N 이 클수록 동일한 입출력 조건에 대한 동작 듀티가 낮아지게 되는데, 이 낮은 듀티로 인해 1차 전류의 피크와 실효치가 증가하여 기생저항에서의 손실이 커짐에 따르는 현상이다. 따라서, TIB 회로방식에 있어 높은 승압비를 얻기 위해 높은 턴 비의 탭인덕터를 사용하는 경우, 입력 측 전류의 피크와 실효치 증가에 따르는 손실을 보상하기 위하여 탭인덕터 권선 및 스위칭 소자의 기생저항을 최소화해야 한다.

2.2 회로 스트레스

이 절에서는 TIB 컨버터의 설계를 돕기 위해 그림 2의 파형을 분석하여 회로의 주요 전류 및 전압 스트레스를 정량화한다. 컨버터의 입출력 사양은 설계를 위해 주어지는 값이므로 이하 V_i , V_o , I_o 는 고정된 값으로 간주한다. 또한, 기생저항 R_p 및 R_{ds} 를 고려하는 경우 결과가 매우 복잡해지고 주요 변수에 대한 특성의 경향을 파악하는 데에 큰 도움이 되지 않으므로 이들의 영향은

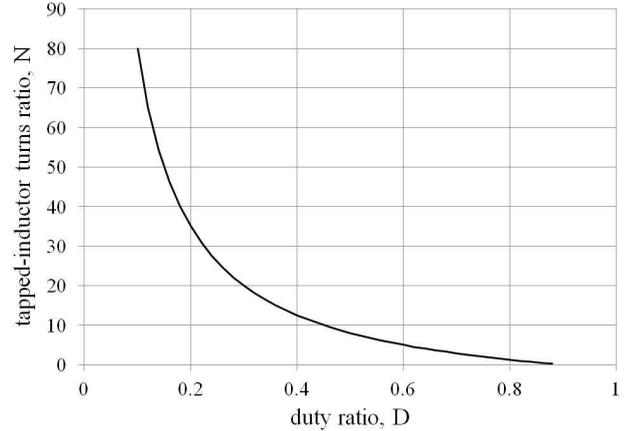


Fig. 5 Duty ratio vs. tapped-inductor turns ratio ($V_o/V_i=10$)

무시한다. 이때, 식 (4)는 아래와 같이 간단해진다.

$$V_o/V_i = (1 + ND)/(1 - D) \tag{5}$$

그림 5에 $V_o/V_i=10$ 의 경우를 가정하여 요구되는 탭인덕터 턴 비를 동작 듀티 D 의 함수로 도시하였다. 듀티를 높이기 위해서는 탭인덕터의 턴 비가 낮게 설계되어야 하며, 반대로 듀티를 낮추기 위해서는 탭인덕터의 턴 비가 높게 설계되어야 함을 확인할 수 있다.

온-모드에서 1차 권선의 전압은 V_i 와 같고 2차 권선에는 NV_i 의 전압이 유기되므로 출력 다이오드 D_1 의 턴-오프 전압 스트레스 V_{ka} 는 V_o 와 NV_i 의 합으로 구해지는데, 식 (5)를 이용하여 N 을 소거하면 V_{ka} 는 아래와 같이 구해진다.

$$V_{ka} = (V_o - V_i)/D \tag{6}$$

오프-모드에서 권선 탭의 전압은 입력전압과 출력전압을 턴 비로 분배한 전압과 같은데, 여기에서도 식 (5)를 이용하여 N 을 소거하면 스위치 M_1 의 턴-오프 전압 스트레스 V_{ds} 를 아래와 같이 구할 수 있다.

$$V_{ds} = V_i/(1 - D) \tag{7}$$

그림 6은 식 (6)과 (7)로 표현되는 다이오드와 스위치의 전압 스트레스를 $V_i=12V$, $V_o=120V$ 의 경우를 가정하여 듀티 D 의 함수로 나타낸 것이다. 동작 듀티가 높을수록 스위치의 전압 스트레스 V_{ds} 는 증가하나, 다이오드의 전압 스트레스 V_{ka} 는 반대로 감소한다. 이는 그림 5에서 확인한 바와 같이 탭인덕터의 턴 비 N 이 작을 때에는 동작 듀티가 커지고, 반대로 N 이 클 때에는 동작 듀티가 작아짐에 따르는 현상이다.

출력전류 I_o 는 2차 전류 i_s 의 평균과 같고 온-모드 구간에서의 1차 전류 i_p 의 증분은 DV_i/L_{mf} 와 같음을 이용

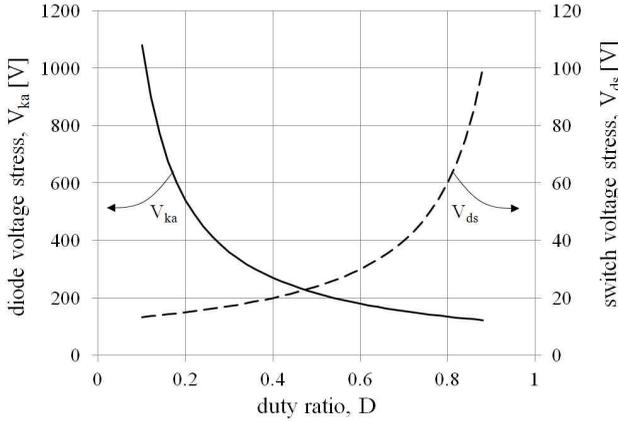


Fig. 6 Trends of diode and switch voltage stresses ($V_i=12V$, $V_o=120V$)

하여 스위칭 주기 내 자화전류 i_m 의 최소값 I_{M1} 과 최대값 I_{M2} 를 구한 후, 식 (5)를 이용하여 각 식에서 N 을 소거하면 아래 식을 얻을 수 있다.

$$I_{M1} = \frac{I_o}{D} \left(\frac{V_o}{V_i} - 1 \right) - \frac{DV_i}{2L_m f} \quad (8)$$

$$I_{M2} = \frac{I_o}{D} \left(\frac{V_o}{V_i} - 1 \right) + \frac{DV_i}{2L_m f} \quad (9)$$

그림 2의 각 전류 파형을 분석하여 실효전류를 계산하고, 식 (5), (8), (9)를 이용하여 N , I_{M1} , I_{M2} 를 소거하면 아래와 같은 결과를 얻을 수 있다.

$$I_{ds,RMS} = \frac{V_o - V_i}{\sqrt{D} V_i} \sqrt{I_o^2 + \frac{1}{12} \left(\frac{DV_i}{L_m f} \right)^2 \left(\frac{DV_i}{V_o - V_i} \right)^2} \quad (10)$$

$$I_{s,RMS} = \sqrt{\frac{1}{1-D}} \sqrt{I_o^2 + \frac{1}{12} \left(\frac{DV_i}{L_m f} \right)^2 \left(\frac{DV_i}{V_o - V_i} \right)^2} \quad (11)$$

$$I_{p,RMS} = \sqrt{I_{ds,RMS}^2 + I_{s,RMS}^2} \quad (12)$$

$$I_{c,RMS} = \sqrt{I_{s,RMS}^2 - I_o^2} \quad (13)$$

그림 7은 $V_i=12V$, $V_o=120V$, $I_o=0.25A$, $f=100kHz$, $L_m=80\mu H$ 의 조건을 가정하여 식 (10)~(13)을 듀티 D 의 함수로 도시한 것이다. 1차 전류 $I_{p,RMS}$ 와 $I_{ds,RMS}$ 는 D 가 높을수록 작아지나, 2차 전류 $I_{s,RMS}$ 와 $I_{c,RMS}$ 는 반대로 D 가 낮을수록 작아지는 트레이드오프가 있다.

3. Design consideration

컨버터 설계에 관해서는 예시 사양이 주어진 경우 보다 직관적인 내용의 전개가 가능한 경우가 많으므로, 본 논문에서는 $V_i=12V$, $V_o=120V$, $I_o=0.25A$ 의 사양을 예로 삼는다. 또한, 탭인덕터 코어는 임의로 설계하는 것이 아니라 사용 가능한 코어를 활용함을 가정한다.

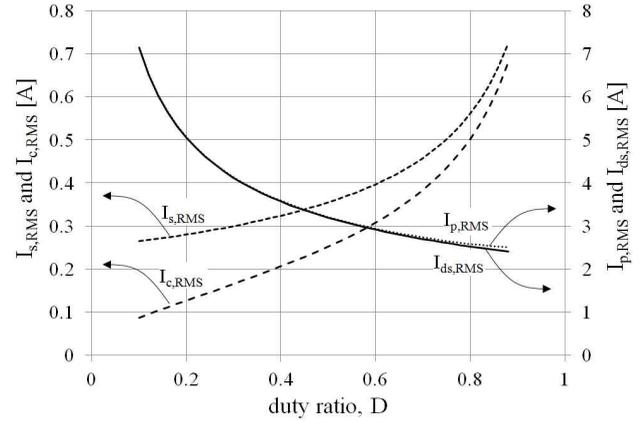


Fig. 7 Trends of various RMS currents ($V_i=12V$, $V_o=120V$, $I_o=0.25A$, $f=100kHz$, $L_m=80\mu H$)

3.1 동작조건 설계

스위칭 주파수는 높으면 높을수록 리액티브 소자의 크기를 줄일 수 있어 유리한 반면, EMI, 효율, 스위칭 노이즈 등 정량적인 예측이 어려운 여러 측면에서 불리하게 된다. 따라서, 스위칭 주파수는 최적화의 과정보다 보통 설계자나 제조사의 경험에 의해 결정된다.

TIB 컨버터는 앞 장에서 살펴본 바와 같이 모든 정상 상태 특성이 탭인덕터의 턴 비에 관한 명확한 트레이드 오프 관계에 있기 때문에 주요 설계 파라미터에 대해 우선순위를 부여하여 설계해야 한다. 스위칭 회로의 신뢰성에 가장 큰 영향을 미치는 소자는 스위치이며 이에 인가되는 전압 스트레스가 작을수록 유리하다. 따라서, 본 논문에서는 이를 최우선으로 고려할 것을 제안한다.

그림 6과 7을 참조하면 동작 듀티가 낮을수록 스위치의 전압 스트레스는 감소하나 다이오드의 전압 스트레스와 1차 전류의 실효치가 크게 증가하게 되므로 최선의 스위치 선정 기준을 설정하고 이를 최소한으로 만족하는 수준에서 D 와 N 을 결정한다.

3.2 탭인덕터 설계

코어의 사용 효율을 고려하여 최대 자속밀도를 코어의 포화 자속밀도 대비 마진을 두어 B_{pk} 로 제한하면 아래의 관계를 얻을 수 있다.

$$N_p I_{M2} = B_{pk} l_g / \mu_0 \quad (14)$$

여기서, l_g 는 코어의 공극의 길이이며, μ_0 는 진공의 투자율로 $4\pi \times 10^{-7} H/m$ 의 값을 가진다. 또한, 자기회로의 개념으로부터 인덕턴스 L_m 은 아래와 같이 구해진다.

$$L_m = N_p^2 \mu_0 A_c / l_g \quad (15)$$

여기서, A_c 는 코어의 단면적을 나타낸다. 식 (9), (14), (15)를 이용하여 I_{M2} 와 L_m 을 소거하면 아래와 같이 N_p 를

구할 수 있다.

$$N_p = \frac{V_i}{NV_i + V_o} \left\{ \frac{B_{pk} l_g}{2\mu_0 I_o} + \sqrt{\left(\frac{B_{pk} l_g}{2\mu_0 I_o} \right)^2 - \frac{l_g (V_o - V_i)}{2\mu_0 A_c f I_o}} \right\} \quad (16)$$

이 식의 유일한 미지수는 공극의 길이 l_g 이며, 이 식을 이용하여 구해지는 식 (15)의 L_m 또한 l_g 를 유일한 미지수로 가진다. 만일, 코어의 최대 자속밀도 B_{pk} 가 너무 낮게 설정되거나, 공극의 길이 l_g 가 너무 짧거나, 코어의 단면적 A_c 가 충분히 크지 않으면 식 (16)의 근호 안의 값이 음수가 되어 유효한 N_p 를 구할 수 없다. 이 경우, 보다 높은 포화 자속밀도를 가지는 재질로 코어를 변경하거나, 공극의 길이 l_g 를 늘이거나, 코어의 단면적 A_c 를 늘이는 것을 고려해야 한다.

한편, 코어의 권선창 면적 A_w 와 fill factor K_u 가 주어졌을 때, 1차와 2차 권선의 단면적을 각각 A_p 와 A_s 라고 하면 아래의 관계를 얻을 수 있다.

$$K_u A_w = N_p A_p + N_s A_s \quad (17)$$

그리고, 코어의 형태에 의해 결정이 되는 탭인덕터의 1차와 2차 권선의 턴 당 평균 길이 (Mean Length per Turn) 를 각각 MLT_p , MLT_s 라고 하면, 각 권선에서의 도통손실 P_p , P_s 는 아래와 같이 구해진다.

$$P_p = \rho I_{p,RMS}^2 \frac{N_p MLT_p}{A_p} \quad (18)$$

$$P_s = \rho I_{s,RMS}^2 \frac{N_s MLT_s}{A_s} \quad (19)$$

여기서, ρ 는 구리선의 저항율로 보통 $1.72 \times 10^{-8} \Omega m$ 의 값을 가지며, 이들 각 권선의 도통손실의 합을 취하고 식 (17)을 이용하여 A_s 를 소거하면, 아래와 같이 탭인덕터 권선에서의 도통손실 P_w 를 구할 수 있다.

$$P_w = \frac{\rho I_{s,RMS}^2 (N_p N)^2 MLT_s}{K_u A_w - N_p A_p} + \frac{\rho I_{p,RMS}^2 N_p MLT_p}{A_p} \quad (20)$$

윗 식에서 $I_{s,RMS}$, $I_{p,RMS}$, N_p 는 식 (11), (12), (16)으로 구해지는데, 이들 모두 공극의 길이 l_g 에 의해 결정되는 값이다. 이들 중 $I_{s,RMS}$ 와 $I_{p,RMS}$ 는 l_g 의 증가에 따라 경계 모드 (Boundary Conduction Mode) 에서의 최대값 대비 약 87% 수준의 최소값으로 수렴하여 그 감소의 경향이 매우 완만하다. 반면, N_p 의 경우 l_g 에 대해 거의 정비례 관계로 지속적으로 증가하므로, 이들의 곱과 합으로 이루어지는 식 (20)의 도통손실은 l_g 가 커질수록 단조적으로 증가하는 경향을 보이는데, 이 점은 다음 장에서 다시 확인된다.

한편, 식 (20)의 A_p 에 따른 경향은, 분모가 0이 되는 두 점에서 무한대로 발산하며 이 두 점 사이에 최소점이 존재한다. 따라서, 식 (20)을 A_p 에 대해 최적화하기 위해 A_p 에 대한 미분식을 0 놓고 풀면, 아래와 같이 식 (20)을 최소화하는 A_p 의 값을 구할 수 있다.

$$A_p = \frac{K_u A_w / N_p}{1 + N \frac{V_i \sqrt{D}}{\sqrt{D V_i^2 + (1-D)(V_o - V_i)^2}} \sqrt{\frac{MLT_s}{MLT_p}}} \quad (21)$$

이 식은 l_g 에 의해 결정되는 N_p 에 의해 결정이 된다.

탭인덕터의 코어손실은 기본적으로 자속밀도의 변화량 ΔB 가 클수록 증가하며, 코어의 사양으로 제공되는 특성을 참조하여 추산할 수 있다. 탭인덕터 코어의 최소 및 최대 자속밀도는 자화전류가 각각 I_{M1} 및 I_{M2} 와 같을 때에 발생하므로, 식 (14)의 관계에 식 (8)과 (9)를 적용하여 얻어지는 최소 및 최대 자속밀도의 차를 계산하면 아래와 같이 ΔB 를 구할 수 있다.

$$\Delta B = \frac{V_i}{N_p A_c f} \frac{V_o - V_i}{NV_i + V_o} \quad (22)$$

식 (16)에 의하면 l_g 가 증가할수록 N_p 는 단조적으로 증가하며, 따라서 식 (22)에 비례하는 코어손실은 l_g 가 증가할수록 단조적으로 감소하게 됨을 알 수 있다.

식 (20)과 식 (22)를 비교하면 코어의 공극의 길이 l_g 에 따른 탭인덕터의 도통손실과 코어손실의 트레이드오프를 확인할 수 있다. 코어의 공극은 코어를 연마하여 구현되는데, 이 길이가 너무 짧거나 길면 품질이나 생산성에 영향이 있기 때문에, 제조사에서 정해 놓은 표준 값을 우선적으로 설정하고, 도통손실과 코어손실을 평가하여 필요한 경우 추가적으로 조정함이 바람직하다.

4. Design example

본 장에서는 앞 장에 예시 사양으로 제시된 $V_i=12V$, $V_o=120V$, $I_o=0.25A$ 사양의 조명용 LED 구동회로의 설계 예를 보이고, 실험을 통해 그 결과를 검증한다.

먼저, 스위칭 주파수는 EMI, 코어손실, 전자기 간섭 등 정량적인 예측이 어려운 비이상적 현상과 주변 회로에 미치는 영향에 관한 기존의 경험에 따라 100kHz로 정한다. 스위칭 소자는 기준에 널리 사용되어 가격이 저렴하고 선택의 폭이 넓은 100V 내압의 MOSFET을 사용하고자 하며, 자기결합 소자의 필연적인 문제인 누설 인덕턴스로 인한 턴-오프 스파이크를 감안하여 50% 이상의 스트레스 마진을 확보하기 위해 V_{ds} 는 50V 이하가 되도록 한다. 그림 6과 식 (7)을 참조하여 $D=0.7$ 로 결정하면 식 (5)로부터 $N=2.86$ 이 얻어지는데, 탭인덕터의

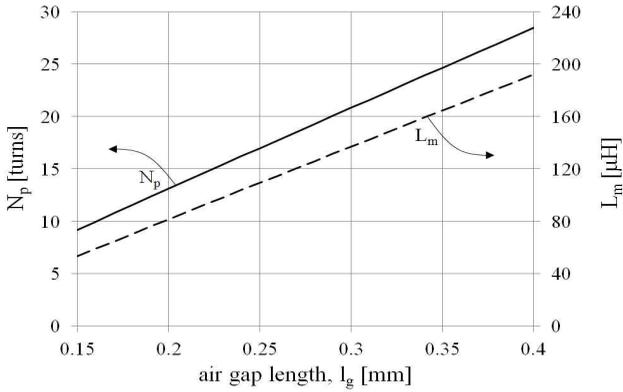


Fig. 8 Trends of N_p and L_m according to l_g

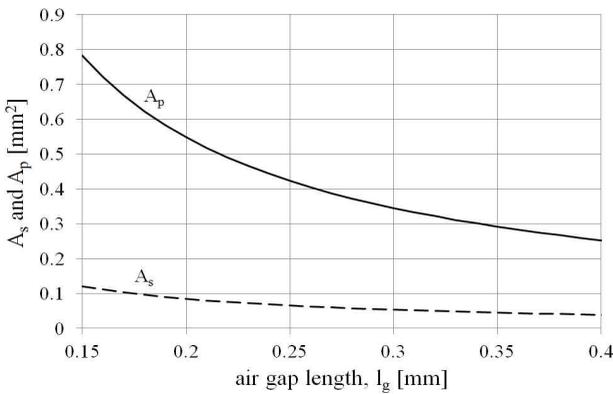


Fig. 9 Trends of A_s and A_p according to l_g

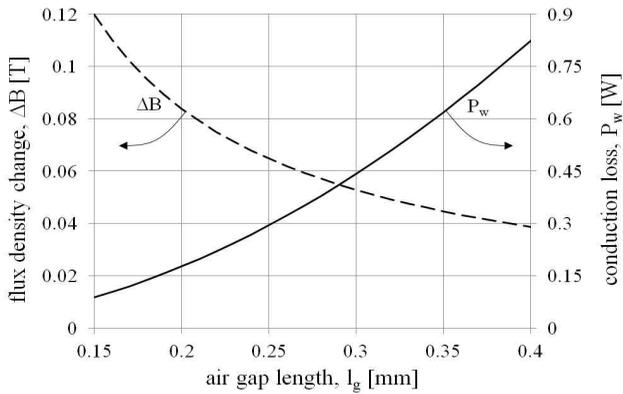
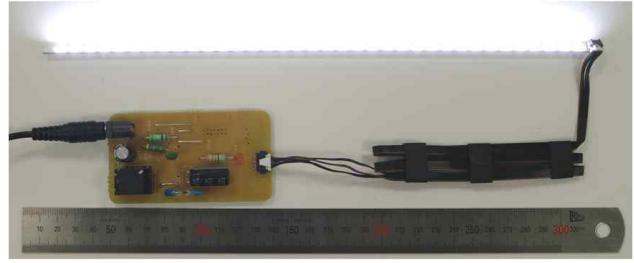


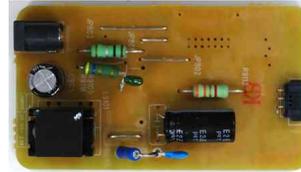
Fig. 10 Trends of ΔB and P_w according to l_g

사양과 품질의 용이한 관리를 위해 $N=3$ 으로 최종 결정한다. 이때, 스위치의 전압 스트레스는 40V가 되며, 출력 다이오드의 전압 스트레스는 154V가 되어 20% 이상의 마진으로 200V 내압의 다이오드를 사용할 수 있다.

포화 자속밀도가 0.41T인 재질의 코어를 사용한다고 가정하면, 최대 자속밀도 B_{pk} 를 이 값의 75% 수준인 0.31T로 제한하는 것은 하나의 좋은 예가 된다. 또한, $A_w=17.6\text{mm}^2$, $A_c=75\text{mm}^2$, $K_u=0.6$, $MLT_p=MLT_s=37\text{mm}$ 와 같은 코어의 사양을 가정하면, 식 (15)~(17)의 L_m , N_p , A_s 와 식 (20)~(22)의 P_w , A_p , ΔB 를 모두 l_g 의 함수로 표현할



(a) Experimental set-up



(b) PCB top side



(c) PCB bottom side

Fig. 11 Photos of prototype converter

수 있다.

그림 8은 l_g 의 값에 따른 N_p 와 L_m 의 경향을 보인 것으로, l_g 가 증가할수록 최대 자속밀도를 B_{pk} 로 유지하기 위한 N_p 와 L_m 이 단조적으로 증가함을 알 수 있다. 그림 9는 l_g 의 값에 따른 A_p 와 A_s 의 경향을 보인 것으로, l_g 가 증가할수록 요구되는 권선의 턴 수가 증가하여 사용 가능한 권선의 단면적이 줄어들음을 보이고 있다. 그림 10은 l_g 의 값에 따른 ΔB 와 P_w 의 경향을 보인 것으로, l_g 가 증가할수록 ΔB 는 단조적으로 감소하는 반면, P_w 의 경우 앞 장에서 식 (20)을 통해 정성적으로 분석한 바와 같이 단조적으로 증가하는 경향을 보여, 탭인덕터의 코어손실과 도통손실 사이의 명확한 트레이드오프 관계를 확인할 수 있다.

그림 8, 9, 10의 참조하면서 탭인덕터 제조사의 코어 공극에 대한 관리기준을 감안하여 $l_g=0.2\text{mm}$ 로 선정하면, $N_p=13$, $N_s=39$, $L_m=80\mu\text{H}$, $A_p=0.55\text{mm}^2$, $A_s=0.085\text{mm}^2$ 와 같이 모든 설계 파라미터들을 결정할 수 있다. 이때, 탭인덕터의 도통손실은 0.18W로 계산되며, ΔB 는 0.084T가 계산된다. 코어의 체적이 1.3cm^3 로 주어진 경우를 가정하면, 코어의 사양으로 주어지는 $\Delta B\text{-W}/\text{cm}^3$ 특성으로부터 0.05W의 코어손실이 계산된다. 탭인덕터의 도통손실과 코어손실의 배분을 조정할 필요가 있는 경우 그림 10을 참조하여 공극의 길이 l_g 를 재조정한다.

식 (10)으로부터 구해지는 $I_{ds,RMS}=2.7\text{A}$ 를 고려하여 100V 34mΩ 사양의 AOD2916을 스위칭 소자로 선정하고, 식 (11)로부터 구해지는 $I_{s,RMS}=0.46\text{A}$ 를 고려하여 200V 1A 사양의 ES1D를 출력 다이오드로 선정한다.

이상 설계된 사항들을 반영하여 $V_i=12\text{V}$, $V_o=120\text{V}$, $I_o=0.25\text{A}$ 의 사양의 조명용 LED의 구동을 위한 100kHz TIB 컨버터 시작품을 제작하였다. 약 2.4μH로 측정된 탭인덕터의 누설 인덕턴스에 의한 스위치 턴-오프 스파

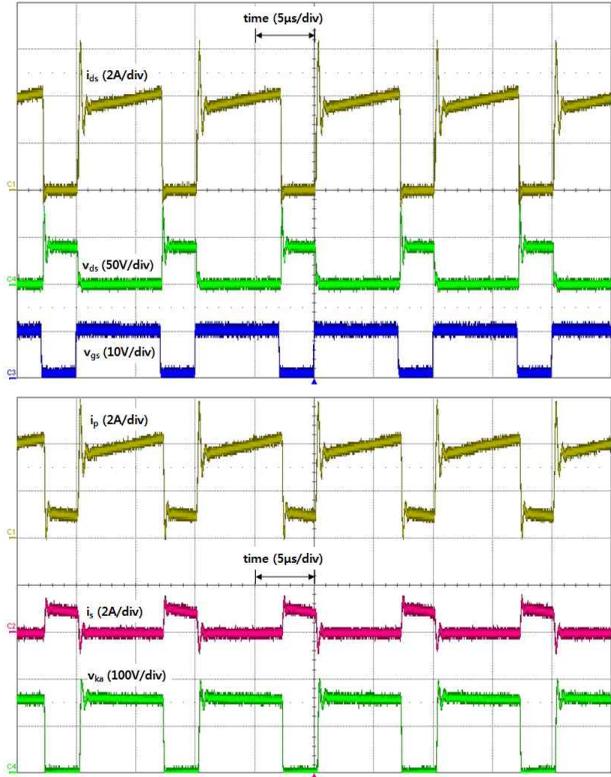


Fig. 12 Experimental waveforms ($V_i=12V$, $V_o=120V$, $I_o=0.25A$)

이크에 대해 10% 이상의 스위치 내압 마진을 확보하기 위해 드레인-소스 간에 2W 4.7Ω 저항과 2.2nF 커패시터로 구성된 RC 스너버를 적용하였다. 또한, 출력 다이오드 양단의 전압 스파이크에 대해서도 1W 4.7kΩ 저항과 470pF 커패시터로 구성된 RC 스너버를 적용하였다. 제작된 시작품의 사진과 주요 동작 파형을 그림 11과 12에 각각 보였으며, 회로의 효율은 92%로 측정되었다. 약 40V 수준의 턴-오프 스파이크를 스위치의 드레인-소스 간 전압 v_{ds} 파형에서 볼 수 있는데, RC 스너버의 파라미터를 조정하여 이를 더욱 낮게 할 수는 있으나, 스너버 저항의 발열이 심해지고 회로의 효율이 크게 저하되는 문제가 있다. 이에 대하여, 고효율의 무손실 스너버를 적용하면 스위치의 턴-오프 스파이크를 매우 낮은 수준으로 억제할 수 있으며, 이에 따라 보다 낮은 내압의 스위치를 사용할 수 있을 뿐만 아니라 추가적인 회로의 성능 개선도 가능하다^{[8]-[12]}.

그림 13은 동일한 코어를 사용하여 몇 가지 서로 다른 턴 비로 재설계된 탭인덕터를 사용하여 $V_i=12V$, $V_o=120V$, $I_o=0.25A$ 의 사양을 만족하는 듀티를 실험적으로 구해서 그림 5의 이론치와 비교하여 도시한 것이다. 각 경우에 대한 측정 효율도 함께 도시하였다. 탭인덕터의 턴 비가 높을수록 동작 듀티가 낮아지기는 하지만 이론치에 비해서는 점차 높아지면서 그 차이가 증가하는 경향을 보이는데, 이는 듀티가 낮을수록 입력전류의 피크치와 실효치가 점차 증가하여 기생저항에 의한 손실이

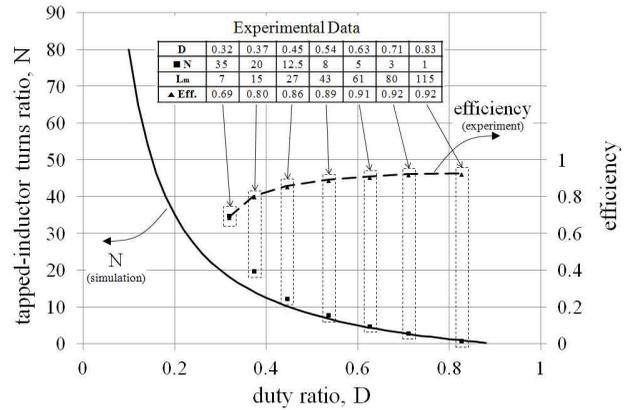


Fig. 13 Simulated and experimental relationships between D and N with measured efficiencies ($V_i=12V$, $V_o=120V$, $I_o=0.25A$)

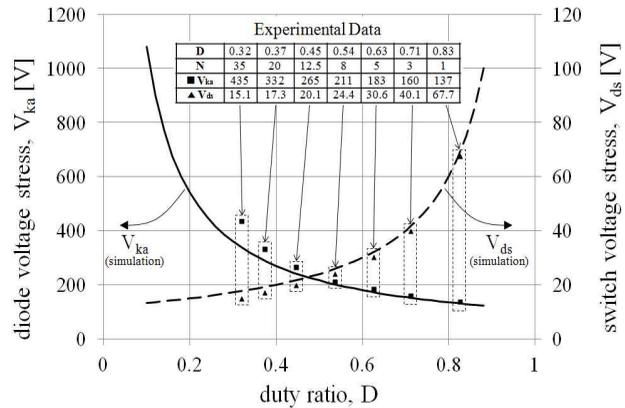


Fig. 14 Simulated and experimental relationships between D and V_{ka} and between D vs. V_{ds} ($V_i=12V$, $V_o=120V$, $I_o=0.25A$)

증가함에 따라 이상적인 조건의 이론적 듀티만으로 요구되는 출력을 얻지 못함에 따르는 결과이다. 그림 13의 측정 효율도 듀티가 낮을수록 급격히 낮아짐을 보이고 있다.

그림 14는 그림 13에서 실험된 각 조건에 대하여 스위치와 다이오드의 전압 스트레스를 측정하여 그림 6의 이론치와 비교한 결과이다. 그림 13에서 확인된 바와 마찬가지로 탭인덕터의 턴 비가 높아짐에 따라 주어진 입력 출력 사양에 대해 이상적인 조건의 이론치보다 높은 동작 듀티를 필요로 하므로 스위치 전압 스트레스는 이론치보다 낮아지고 다이오드 전압 스트레스는 이론치보다 높아지는 경향을 보인다.

6. 결론

본 논문에서는 저전압 태양광 에너지를 이용하는 고승압비 LED 구동 응용을 위한 전류연속 모드 TIB 회로 방식의 특성을 정량적으로 상세히 분석하여 서로 트레

이드오프 관계에 있는 여러 특성들을 확인하였으며, 이를 바탕으로 탭인덕터의 손실을 고려한 설계기준을 제시하였다. 특히, 탭 인덕터의 턴 비가 높을수록 동작 듀티와 스위치에 인가되는 전압 스트레스는 낮아지는 반면 입력전류의 실효치가 높아져 손실이 크게 증가하고, 이로 인해 컨버터가 낼 수 있는 최대 승압비가 낮아지는 특성이 있음을 확인하였다. 따라서, 요구되는 동작 사양과 특성을 만족하는 한 동작 듀티는 되도록 높게 하고 탭인덕터의 턴 비는 되도록 낮게 하는 것이 바람직하다.

References

- [1] S. Misak and L. Prokop, "Off-grid Power Systems," in *Proc. EEEIC*, pp. 14-17, 2010.
- [2] D. Frame et al., "A Community Based Approach for Sustainable Off-Grid PV Systems in Developing Countries," in *Proc. IEEE Power and Energy Society General Meeting*, pp. 1-7, 2011.
- [3] A. A. Freitas et al., "Off-Grid PV System to Supply a Rural School on DC Network," in *Proc. ICREPQ*, No. 535, 2010.
- [4] (2013). Global LEAP awards [Online]. Available: <http://www.globalleapawards.org>.
- [5] N. Vazquez, L. Estrada, C. Hernandez, and E. Rodriguez, "The Tapped-Inductor Boost Converter," in *Proc. ISIE*, pp. 538-543, 2007.
- [6] J.-M. Kang, S.-H. Lee, S.-S. Hong, and S.-K. Han, "Voltage Clamped Tapped-Inductor Boost Converter with High Voltage Conversion Ratio," *Trans. of KIIPE*, Vol. 17, No. 1, pp. 34-40, Feb. 2012.
- [7] J.-i. Kang, S.-K. Han, and J. Han, "Design of Tapped-Inductor Boost Converter Operating in Continuous Conduction Mode," in *Proc. KIIPE Annual Fall Conference*, pp. 1-2, 2013.
- [8] D.-H. Jang, J.-I. Kang, and S.-K. Han, "High Efficiency Lossless Snubber for Photovoltaic Maximum Power Point Tracker," *Trans. of KIIPE*, Vol. 18, No. 5, pp. 485-491, Oct. 2013.
- [9] C.-J. Tseng and C.-L. Chen, "A Passive Lossless Snubber Cell for Nonisolated PWM DC/DC Converters," *IEEE Trans. Ind. Electron.*, Vol. 45, No. 4, pp. 593-601, Aug. 1998.
- [10] R. T. H. Li and H. S.-H. Chung, "A Passive Lossless Snubber Cell With Minimum Stress and Wide Soft-Switching Range," *IEEE Trans. Power Electron.*, Vol. 25, No. 7, pp. 1725-1783, Jul. 2010.
- [11] K. M. Smith, Jr. and K. M. Smedley, "Engineering Design of Lossless Passive Soft Switching Methods for PWM Converters. I. With Minimum Voltage Stress Circuit Cells," *IEEE Trans. Power Electron.*, Vol. 16, No. 3, pp. 336-344, May 2001.
- [12] J.-i. Kang, S.-K. Han, and J. Han, "Non-dissipative Snubber for Tapped-Inductor Boost Converter in Continuous Conduction Mode for High Step-up Application," in *Proc. KIIPE Annual Fall Conference*, pp. 3-4, 2013.



강정일(姜正一)

1973년 9월 1일생. 1995년 2월 한국과학기술원 전기 및 전자공학과 졸업. 1997년 동 대학원 전기 및 전자공학과 졸업(석사). 2002년 동 대학원 전자전산학과 졸업(공학박). 현재 삼성전자 영상디스플레이 사업부

개발실 수석연구원.



한상규(韓翔圭)

1973년 12월 13일생. 1999년 2월 부산대 전기공학과 졸업. 2001년 2월 한국과학기술원 전자전산학과 졸업(석사). 2005년 2월 동 대학원 전자전산학과 졸업(공학박). 2005년 3월 ~ 2005년 8월 한국과학기술원 정보전자연구소 박사후연구원. 2005년 9월 ~ 현재 국민대 전자공학부 부교수. 당 학회 편집위원.



한종희(韓宗熙)

1962년 3월 15일생. 1988년 인하대 전자공학과 졸업. 2007년 1월 ~ 2011년 11월 삼성전자 영상디스플레이 사업부 상무. 2011년 12월 ~ 2013년 11월 동 사업부 개발팀장(전무). 2013년 12월 ~ 현재 동 사업부 개발실장 겸 차세대 전략팀장(부사장).